

UNIVERSIDADE FEDERAL DO PARANÁ



EDUARDO CARVALHO

GRR20001098

**SIMULAÇÕES ELÉTRICAS DE
TRANSISTORES POLIMÉRICOS**

**CURITIBA – PR
AGOSTO – 2005**



UNIVERSIDADE FEDERAL DO PARANÁ

SETOR DE TECNOLOGIA – CENTRO POLITÉCNICO

DEPARTAMENTO DE ELETRICIDADE

CURSO DE ENGENHARIA ELÉTRICA

EDUARDO CARVALHO

GRR20001098

SIMULAÇÕES ELÉTRICAS DE TRANSISTORES POLIMÉRICOS

*Trabalho de graduação apresentado
à disciplina TE105A – Projeto de
Graduação, sob a Orientação do Professor
Wilson Arnaldo Artuzi Júnior.*

**CURITIBA – PR
AGOSTO – 2005**

AGRADECIMENTOS

Agradeço, em primeiro lugar, aos meus pais e familiares, que foram os principais responsáveis por atingir meus objetivos com sucesso.

Agradeço aos verdadeiros amigos que me acompanharam nesses cinco anos de luta, compartilhando bons momentos e acima de tudo me ajudando e motivando em momentos de dificuldade.

Agradeço ao Professor Orientador Wilson Arnaldo Artuzi Júnior, por despertar meu interesse pela pesquisa, e pelo auxílio nos momentos difíceis.

Agradeço ao Coordenador do Curso, Professor Horácio Tertuliano dos Santos Filho, pela sua paciência e atenção dedicada aos acadêmicos, e por sua luta constante pela melhoria do curso.

RESUMO

Nesse trabalho, foram realizadas simulações elétricas em transistores de efeito de campo cujo canal semiconductor é o polímero poly(3-hexylthiophene).

O trabalho inicia-se com um breve histórico da eletrônica e do transistor, passando então ao funcionamento de um transistor de efeito de campo e uma definição de polímeros, exemplificada pelo polímero usado nas simulações.

No segundo capítulo, é descrito o modelo teórico adotado como base de comparação, sendo dadas as fórmulas utilizadas para a plotagem dos gráficos de resultados.

Em seqüência, é descrito o procedimento realizado para efetuar as simulações, dando ênfase aos pontos mais importantes.

Por último, os resultados são apresentados e as simulações são comparadas ao modelo teórico e também às medições realizadas no laboratório de nanoestruturas do Departamento de Engenharia Elétrica da Universidade de Princeton.

SUMÁRIO

1. INTRODUÇÃO	1
1.1 TRANSISTOR	2
1.1.1 FET	3
1.2 POLÍMEROS	4
1.3 APLICAÇÕES	5
2. MODELO TEÓRICO	6
2.1 FÓRMULAS	6
2.1.1 Região de Acumulação	6
2.1.2 Região de Depleção	7
2.1.3 Região de Isolamento	8
2.2 GRÁFICOS	9
3. SIMULAÇÕES ELÉTRICAS	10
3.1 MÉTODO FETD	11
3.2 NO SOFTWARE GiD	12
3.3 NO SOFTWARE MATLAB	17
3.4 CONSIDERAÇÃO DE DEFEITOS NOS TRANSISTORES	18
3.5 GRÁFICOS	19
4. RESULTADOS	20
5. CONCLUSÃO	25
6. REFERÊNCIAS BIBLIOGRÁFICAS	26

LISTA DE FIGURAS

FIGURA 01 – Histórico de Mobilidades em Polímeros.....	2
FIGURA 02 – Primeiro Transistor Construído (1947).....	3
FIGURA 03 – Modelo Esquemático de um FET	3
FIGURA 04 – Estrutura Química do P3HT	5
FIGURA 05 – Modelo das ligações no P3HT	5
FIGURA 06 – Camada inversa na região de acumulação	6
FIGURA 07 – Camada inversa na região de isolamento.....	8
FIGURA 08 – Gráficos do Modelo Teórico.....	9
FIGURA 09 – Modelo Geométrico de um Transistor de 70nm	12
FIGURA 10 – Modelo de um Transistor de 70nm com materiais associados.....	13
FIGURA 11 – Fontes de Corrente Aplicadas ao Modelo.....	14
FIGURA 12 – Exemplo de forma de onda das tensões de entrada.....	14
FIGURA 13 – Medidor de Tensão Aplicado ao Modelo.....	15
FIGURA 14 – Exemplo de forma de onda da corrente de saída	15
FIGURA 15 – Malha Gerada	15
FIGURA 16 – Modelos de Transistores Simulados	18
FIGURA 17 – Gráficos do Modelo Simulado.....	19
FIGURA 18 – Comparativo de Geometrias em um transistor de 200nm.....	20
FIGURA 19 – Transistor de 70nm	21
FIGURA 20 – Transistor de 200nm	22
FIGURA 21 – Transistor de 1000nm	23

LISTA DE TABELAS

TABELA 01 – Variáveis, Suas Representações e Unidades	7
TABELA 02 – Materiais e seus Parâmetros.....	12

LISTA DE ABREVIATURAS E SIGLAS

BJT – Bipolar Junction Transistor

ENIAC - Eletronic Numerical Integrator And Computer

FDTD – Finite Difference Time Domain

FET – Field Effect Transistor

FETD – Finite Element Time Domain

FVTD – Finite Volume Time Domain

MoM – Método dos Momentos

OTFT – Organic Thin-film Transistor

P3HT – poly(3-hexylthiophene)

PEC – Perfect Eletric Conductor

SCLC – Space-charge-limited Conduction

1. INTRODUÇÃO

Com o desenvolvimento tecnológico ocorrido na década de 40, principalmente devido à Segunda Guerra Mundial, surgiu o primeiro computador inteiramente eletrônico. Este foi projetado e contruído pelas forças armadas norte-americanas para o seu laboratório de balística, e chamado de ENIAC (Eletronic Numerical Integrator And Computer). Foi feito com válvulas, ocupava uma área de 167 metros quadrados, pesava 27 toneladas, consumia 160 quilowatts de potência e custou quase 500.000 dólares. [01]

Em 1947, foi inventado o transistor, que substituiu a válvula, superando-a na maioria das características. Desde então, quase todos os projetos de equipamentos eletrônicos usam transistores. A eletrônica começou a seguir as tendências de miniaturização e barateamento. Atualmente os equipamentos eletrônicos são feitos com circuitos integrados à base de silício, que é um elemento bastante abundante na superfície terrestre (mais de um quarto da crosta em peso), porém o processamento necessário para purificá-lo é relativamente caro. Para circuitos miniaturizados, o silício ainda é a melhor opção, porém quando se trata de circuitos de grande área, como monitores, faz-se necessária uma opção mais barata, e é esse o objetivo do estudo de polímeros como semicondutores.

O estudo de materiais orgânicos sendo utilizados como semicondutores vem mostrando resultados promissores. O progresso relatado quanto ao aumento da mobilidade para um mesmo material, mudando apenas a maneira de processá-lo, incentiva o investimento na área.

As características relevantes ao desempenho de um semicondutor são a mobilidade dos portadores de carga e o tempo necessário para mudar de estado (ligado/desligado). O fator que ainda impede a substituição do silício em circuitos de grandes áreas é a mobilidade, ainda muito baixa em materiais orgânicos. A mobilidade de elétrons no silício pode chegar a $1400 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$. Um dos polímeros mais estudados, o “poly(3-hexylthiophene)” (P3HT), usado nesse trabalho, teve sua mais alta mobilidade registrada até agora em $0,1 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$. Esse polímero foi utilizado devido ao artigo [02], do qual vêm as medições de corrente nos transistores manufaturados, usadas na comparação com as simulações. Além do P3HT, outros polímeros vêm sendo estudados e, através de técnicas desenvolvidas para aumentar a mobilidade, já é possível prever, num futuro não muito distante, a viabilidade de produção industrial de circuitos baseados em materiais

FIGURA 02 – Primeiro Transistor Construído (1947)

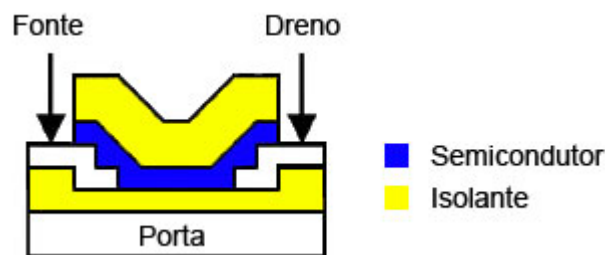


Existem dois tipos básicos de transistores: Bipolar de Junção (BJT) e de Efeito de Campo (FET). Os transistores nesse trabalho utilizados são de efeito de campo, mais especificamente transistores de filme fino orgânico (OTFT), cujo funcionamento será abordado no capítulo seguinte.

1.1.1 FET

O transistor de efeito de campo é composto por um canal semicondutor, três terminais chamados de fonte (source), dreno (drain) e porta (gate), e um material isolante, dispostos conforme mostrado na figura 03.

FIGURA 03 – Modelo Esquemático de um FET



O princípio de funcionamento do transistor está ligado ao semicondutor. Um semicondutor é um material cuja condutividade elétrica, em situação normal, está entre a de um condutor e a de um isolante. Considerando as camadas energéticas eletrônicas, a camada de valência e a camada de condução em um semicondutor não têm partes

sobrepostas como as de um condutor, porém a distância entre elas não é tão grande quanto em um isolante. Com isso, energizando-se um semiconductor, alguns elétrons da camada de valência conseguirão ultrapassar a barreira energética e chegar à camada de condução, tornando-se móveis e possibilitando a passagem da corrente elétrica.

O semiconductor pode ser de dois tipos: intrínseco ou extrínseco. O semiconductor intrínseco é puro, enquanto o extrínseco é dotado de impurezas inseridas nele propositadamente através de um processo chamado dopagem. A dopagem é usada para aumentar o número de portadores de carga em um semiconductor, e, dependendo da impureza utilizada, o semiconductor pode se tornar do tipo P ou do tipo N. Ser do tipo P significa ter portadores de carga positivos, enquanto no tipo N existem portadores de carga negativos.

Considerando que o semiconductor é do tipo P, ativa-se o transistor aplicando um potencial negativo na porta. Esse potencial atrai as cargas positivas de grande parte do semiconductor e estas ficam acumulados na região do semiconductor mais próxima ao isolante que separa o semiconductor da porta. Com a diferença de potencial aplicada entre a fonte e o dreno (V_{ds}) e mais esses portadores de carga livres no semiconductor, uma corrente elétrica flui do dreno para a fonte (I_{ds}). Para cortar a passagem de corrente elétrica, aplica-se um potencial nulo na porta, fazendo com que os portadores de carga se dispersem por repulsão, ocupando todo o espaço do semiconductor. Sendo assim, um portador está muito distante do outro, dificultando a passagem da corrente elétrica. Esses são os dois modos básicos de operação do transistor.

1.2 POLÍMEROS

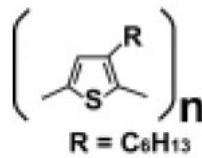
Polímeros são substâncias constituídas de moléculas caracterizadas pela repetição múltipla de uma ou mais espécies de átomos ou grupos de átomos (unidades constitucionais) ligados uns aos outros em quantidades suficientes para fornecer um conjunto de propriedades que não variam acentuadamente com a adição ou a remoção de uma ou algumas unidades constitucionais. [06]

Os polímeros podem ser naturais ou sintéticos (artificialmente produzidos).

O polímero em enfoque neste trabalho é o P3HT, que é um polímero sintético e também um semiconductor do tipo P, cuja estrutura química é mostrada na figura 04 [07], onde n representa um número inteiro pelo qual a estrutura é multiplicada para formar o

polímero, *S* é o enxofre e *R* representa a cadeia com seis átomos de carbono e treze de hidrogênio.

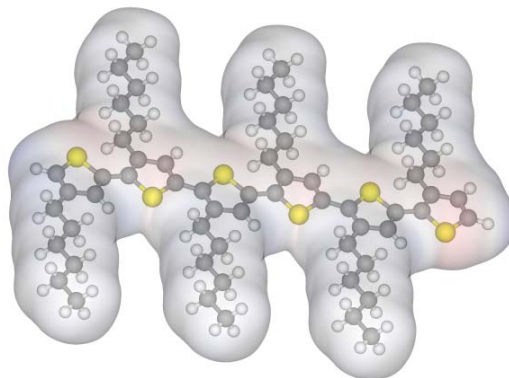
FIGURA 04 – Estrutura Química do P3HT



A maneira como as ligações entre as unidades constitucionais são feitas influi na mobilidade do semiconductor. As ligações covalentes devem estar alinhadas com o sentido de condução para uma maior mobilidade. [07]

Um modelo das ligações entre as unidades constitucionais é mostrado na figura 05, onde os átomos de enxofre estão em amarelo, os de carbono em cinza escuro e os de hidrogênio em cinza claro. [08]

FIGURA 05 – Modelo das ligações no P3HT



1.3 APLICAÇÕES

Algumas possíveis aplicações para a tecnologia de OTFTs são:

- Telas planas de matriz ativa baseadas em pixels de cristal líquido ou diodos emissores de luz;
- Cartões inteligentes; e
- Etiquetas eletrônicas.

2. MODELO TEÓRICO

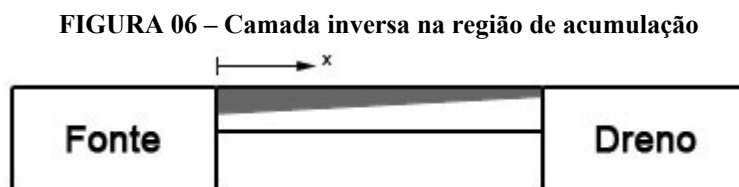
O modelo teórico adotado é o de cargas superficiais [09], que leva em conta efeitos de condução limitada de cargas espaciais (SCLC) e aprisionamento de portadores de cargas. Ele possui diferentes fórmulas para as possíveis regiões de operação do transistor. As regiões de operação são: região de acumulação, região de depleção e região de isolamento. Estas são delimitadas de acordo com o valor da tensão entre o dreno e a fonte (V_{ds}).

O efeito de condução limitada de cargas espaciais (SCLC) é basicamente a injeção de cargas no semiconductor pelos condutores energizados. O aprisionamento de portadores de carga é devido a cargas opostas, chamadas de armadilhas, que se ligam aos portadores impedindo que eles continuem móveis. As armadilhas podem ser introduzidas pelo efeito SCLC, e por isso deve-se considerar os dois efeitos juntos para um melhor resultado.

2.1 FÓRMULAS

2.1.1 Região de Acumulação

Para essa região, a tensão entre o dreno e a fonte é menor que a tensão aplicada na porta ($V_{ds} < V_g$), sendo que quanto maior o V_{ds} , maior a inclinação da camada inversa do canal, mostrada na figura 06. A camada inversa é a região onde a excitação devida às tensões aplicadas causa a disponibilidade de portadores de carga, podendo conduzir corrente elétrica.



A equação que dá as características de corrente é

$$I_{ds} = \frac{W\mu}{L} \left\{ \frac{\epsilon\epsilon_0 D}{2} \Delta E_x^2(L) + C_i \left[(V_g + V_0)V_{ds} - \frac{V_{ds}^2}{2} \right] \right\}, \quad (1)$$

onde as variáveis, o que representam e as unidades de grandeza estão na tabela 1 a seguir.

TABELA 01 – Variáveis, Suas Representações e Unidades

Variável	Representa	Unidade
Ids	Corrente que flui do dreno para a fonte	A
W	Largura do canal	m
μ	Mobilidade elétrica do semiconductor	m² V⁻¹ s⁻¹
L	Comprimento do canal	m
ε	Permissividade relativa do semiconductor	-
ε ₀	Permissividade absoluta do vácuo	F m ⁻¹
D	Altura do semiconductor	m
ΔE _x	Varição do campo elétrico na direção x	V
C_i	Capacitância por unidade de área do isolante	F m⁻²
V _g	Tensão entre a base e a fonte	V
V₀	Tensão devida à dopagem	V

2.1.2 Região de Depleção

Para essa região, o valor da tensão entre o dreno e a fonte está entre o valor da tensão aplicada na porta e o valor da tensão de “pinch-off” ($V_g < V_{ds} < V_p$), dada pela fórmula

$$V_p = V_g + V_0 \left(1 + \frac{C_i}{2C_s} \right), \quad (2)$$

onde C_s é a capacitância por unidade de área do semiconductor, dada em F m⁻².

Sendo que V_0 é dado por

$$V_0 = -\frac{Q_0}{C_i}, \quad (3)$$

onde Q_0 é a carga por unidade de área sem tensões aplicadas, dada por

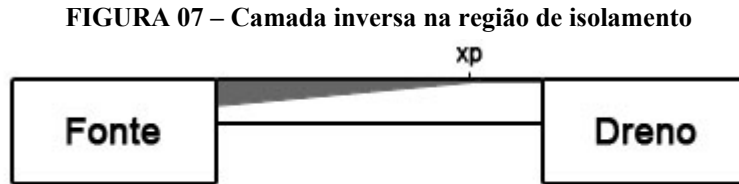
$$Q_0 = \pm en_0 D_i, \quad (4)$$

na qual e corresponde à carga de um elétron, n_0 é a densidade de portadores de carga livres, com unidade de grandeza m⁻³, e D_i é a espessura do isolante entre o semiconductor e a porta, em metros.

Calculando V_0 para o caso em questão, obtém-se $V_0 = -1,13 \cdot 10^{-5}$ V, o que mostra que V_p pode ser aproximado por V_g , fazendo com que essa região possa ser desconsiderada nesse caso.

2.1.3 Região de Isolamento

Para essa região, o valor da tensão entre o dreno e a fonte é maior que a tensão de “pinch-off” ($V_{ds} > V_p$), fazendo com que a camada inversa seja composta por um filamento de cargas que vai do dreno até a coordenada horizontal x_p , medida na direção x com início na interface entre a fonte e o semiconductor, e uma rampa da coordenada x_p até a fonte, conforme a figura 07.



A equação que dá as características de corrente é

$$I_{ds} = \frac{W\mu}{L} \left[\frac{\epsilon\epsilon_0 D}{2} \Delta E_x^2(L) + C_i \frac{\beta}{2} \right], \quad (5)$$

onde

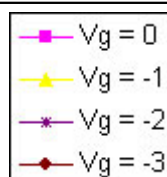
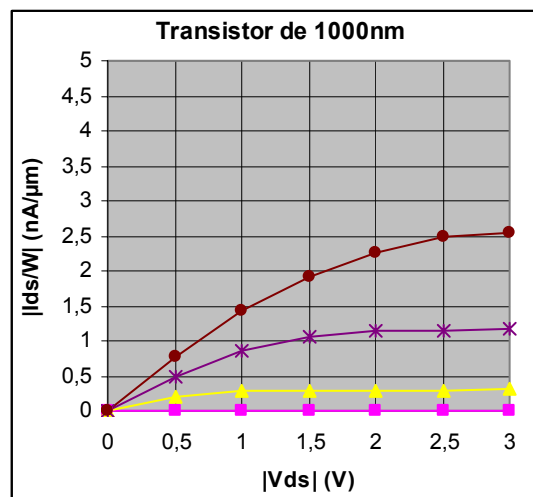
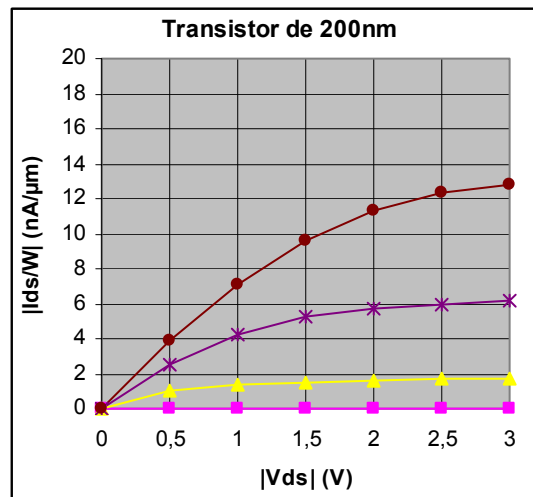
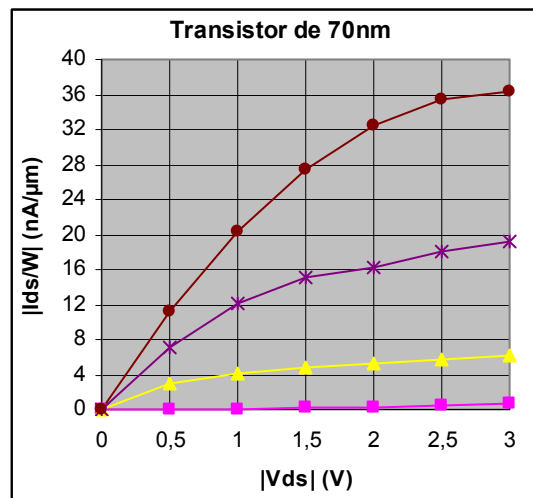
$$\beta = (V_g + V_0)^2 + \frac{e^2 n_0^2 D^3}{3\epsilon\epsilon_0}, \quad (6)$$

$$E_x(L) \approx \frac{3}{2} \frac{V_{ds} - V_p}{L - x_p}, \quad (7)$$

$$\frac{(V_{ds} - V_p)^2}{\beta} = \frac{4C_i}{9\epsilon\epsilon_0 D} \frac{(L - x_p)^3}{x_p}. \quad (8)$$

2.2 GRÁFICOS

FIGURA 08 – Gráficos do Modelo Teórico



3. SIMULAÇÕES ELÉTRICAS

As simulações elétricas foram feitas com a utilização de um algoritmo baseado no método FDTD (Finite Difference Time Domain), do software GiD (Geometry and Data) para modelagem e inserção dos dados e do software MatLab para a aplicação do algoritmo.

Para esse tipo de simulação existem diversos métodos que podem ser utilizados, os quais podem ser classificados em dois grupos principais: Domínio do Tempo e Domínio da Frequência. No domínio do tempo, os principais métodos são: Método das Diferenças Finitas (FDTD), Método dos Elementos Finitos (FETD) e Método dos Volumes Finitos (FVTD). No domínio da frequência o principal é o Método dos Momentos (MoM).

Como a análise proposta nesse trabalho não é baseada em frequência, o método utilizado não será no domínio da frequência. Entre os métodos disponíveis para o domínio do tempo, o Método dos Volumes Finitos também não é adequado pois a proposta é analisar bidimensionalmente um transistor de maneira que os resultados sejam dependentes da largura do canal (W) para generalização, sobrando então os métodos das Diferenças Finitas e dos Elementos Finitos, dentre os quais foi escolhido o Método dos Elementos Finitos pois este considera o espaço discretizado como um conjunto de elementos, que é justamente a saída de dados do programa GiD (malha discretizada em triângulos).

Esse método é escolhido no software GiD (Geometry and Data) antes de começar a modelar. Sequencialmente é feita a modelagem e inserção dos dados e então, através do software MatLab, obtém-se os resultados da simulação. Os detalhes relevantes serão mais bem explicados nas subdivisões desse capítulo.

3.1 MÉTODO FETD

É um método que utiliza uma rede ortogonal balanceada para fazer uma análise descontínua dos campos eletromagnéticos no espaço. Ele surgiu das soluções numéricas no domínio do tempo das equações de Maxwell. É bastante utilizado, exceto para estruturas de formas aleatórias que não se adaptam ao reticulado ortogonal.

Usando o conceito de FETD aplicado a células tetraédricas, foi criado um método capaz de analisar os campos eletromagnéticos em estruturas de forma aleatória [10]. A adaptação desse método de três dimensões para duas é o algoritmo utilizado nas simulações desenvolvidas nesse trabalho.

O método baseia-se na estrutura de uma célula tetraédrica, utilizando os comprimentos das arestas, as áreas das faces, os comprimentos das linhas que unem o baricentro da célula com os baricentros das faces da célula e as áreas das superfícies formadas por essas linhas para compor matrizes que serão utilizadas na equação matricial de ondas, a qual é derivada das equações de Maxwell na forma integral.

Para resolver essa equação matricial, é utilizado o método Newmark, pois ele leva a uma solução estável, independente da duração do passo de tempo usado, porém a solução por ele obtida é implícita, o que requer a solução de um sistema linear de equações a cada passo no tempo.

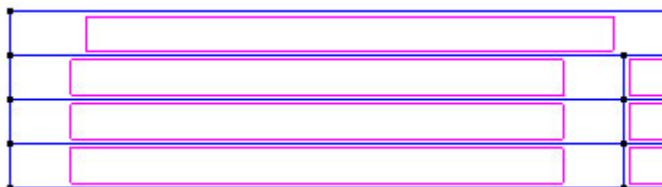
3.2 No SOFTWARE GiD

Todo o aprendizado sobre a utilização do programa GiD foi obtida do artigo [11] e de discussões com o orientador.

Primeiramente, é feita a escolha do tipo de problema (nome no GiD), que é, na verdade, o algoritmo a ser utilizado para a simulação, cuja procedência é descrita no subcapítulo anterior.

A modelagem começa com a criação de pontos, depois a união desses formando linhas, e com elas, cria-se as superfícies. O modelo geométrico do transistor fica como mostrado na figura 09, com as linhas em azul e as superfícies em rosa.

FIGURA 09 – Modelo Geométrico de um Transistor de 70nm



Com a geometria pronta, a próxima etapa é a associação de materiais às linhas e superfícies para identificar os parâmetros a serem utilizados na simulação. Para isso, deve-se criar os materiais e especificar os parâmetros de cada um. Os materiais aqui utilizados e os parâmetros que devem ser modificados para eles estão descritos na tabela 02.

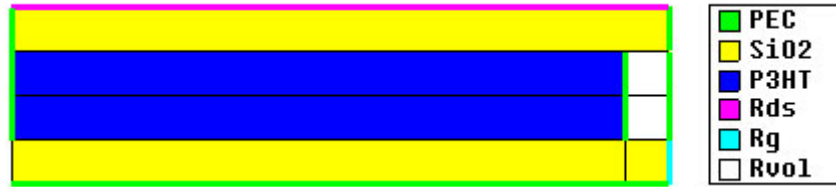
TABELA 02 – Materiais e seus Parâmetros

Material	Permissividade Relativa	Condutividade Volumétrica (S/m)	Condutividade Superficial (S)	Mobilidade (cm ² V ⁻¹ s ⁻¹)
PEC			10⁶	
SiO ₂	4			
P3HT	3			8*10⁻⁴
Rds			75	
Rg			5	
Rvol		0,5		

O ar é um material que não é necessário criar, pois o programa já vem com seus parâmetros. PEC significa condutor elétrico perfeito (Perfect Electric Conductor) e

representa um contato metálico. Com os materiais criados e associados às linhas e superfícies, o modelo do transistor fica conforme mostrado na figura 10.

FIGURA 10 – Modelo de um Transistor de 70nm com materiais associados



Os materiais Rds, Rg e Rvol são utilizados porque o algoritmo de simulação só aceita a aplicação de fontes de corrente e só mede tensões, e a simulação envolve a aplicação de fontes de tensão e medição de corrente. As resistências são colocadas para contornar esse problema. Os valores de condutividade dessas resistências são calculados pelas fórmulas

$$R_v = \frac{1}{\sigma_v} \frac{l}{W \cdot h} \rightarrow \sigma_v = \frac{1}{R_v} \frac{l}{W \cdot h} \rightarrow \sigma_v = \frac{l}{h} \text{ e} \quad (9)$$

$$R_s = \frac{1}{\sigma_s} \frac{l}{W} \rightarrow \sigma_s = \frac{1}{R_s} \frac{l}{W} \rightarrow \sigma_s = l, \quad (10)$$

sendo que as resistências são estipuladas em 1Ω para facilitar os cálculos e fazer com que o erro causado na medição da corrente seja desprezível ($<10^{-6}$). Como a condutividade para resistores superficiais, no caso Rds e Rg, tem módulo igual ao comprimento, a condutividade de Rg é sempre $5 \cdot 10^{-9}$, pois seu comprimento é sempre o mesmo, e a de Rds varia de acordo com o comprimento do canal semiconductor. Para o resistor Rvol, usa-se a fórmula do R_v para o comprimento fixo de 5nm e a altura fixa de 10nm, sendo a condutividade volumétrica de Rvol igual a meio siemens por metro.

A próxima etapa da modelagem envolve a aplicação das fontes de corrente, conforme a figura 11.

FIGURA 11 – Fontes de Corrente Aplicadas ao Modelo

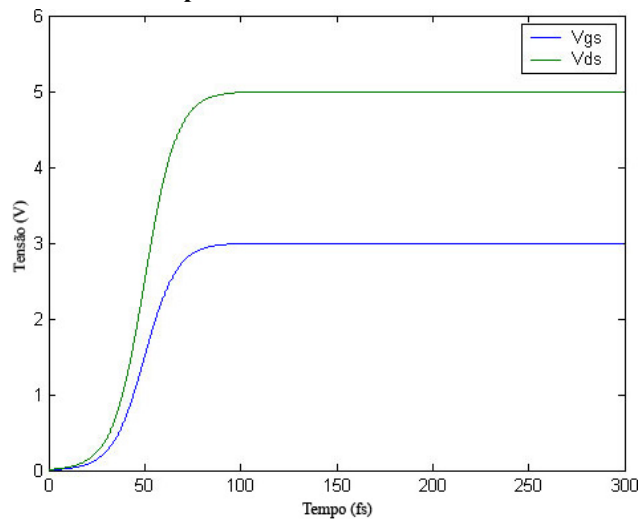
■ 2
■ 1

As fontes de corrente são identificadas apenas por números, e suas formas de onda são descritas no arquivo “pulse.m”, localizado no diretório criado pelo programa ao salvar o modelo. O número da fonte corresponde à linha em que está a descrição de sua forma de onda dentro da função p no arquivo citado acima, cujo conteúdo é mostrado abaixo:

```
function p=pulse(n,dt,T)
u = 6*n*dt/T-3;
p = [
    3*(1/2+tanh(u)/2) % Vgs
    5*(1/2+tanh(u)/2) % Vds
];
```

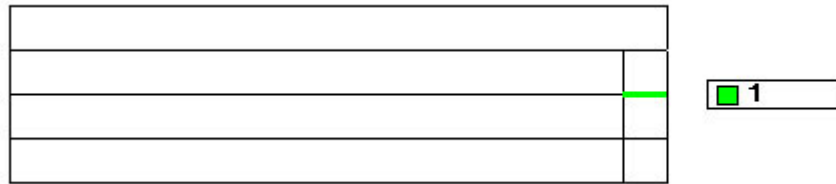
Um exemplo da forma de onda resultante da função p acima é mostrado na figura 12 a seguir.

FIGURA 12 – Exemplo de forma de onda das tensões de entrada



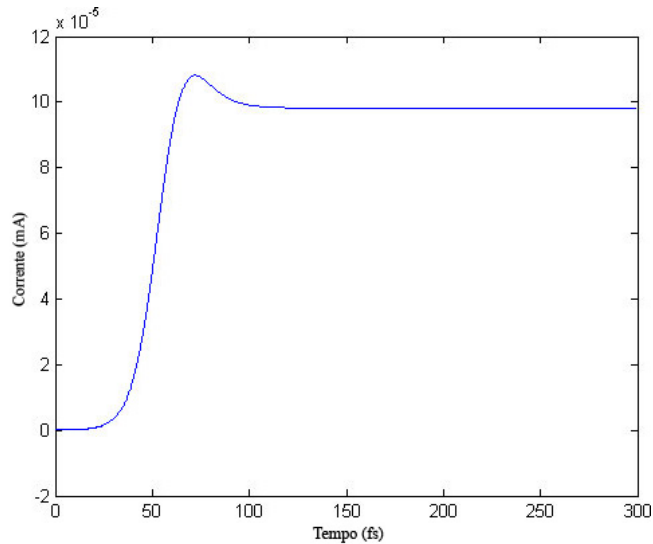
Então, aplicam-se os medidores de tensão, conforme a figura 13.

FIGURA 13 – Medidor de Tensão Aplicado ao Modelo



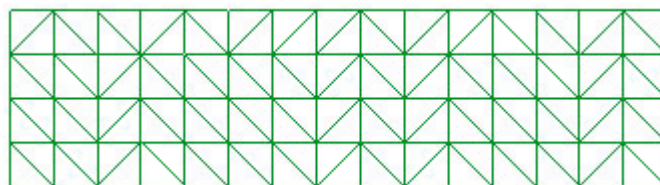
O medidor de tensão é aplicado entre as extremidades do resistor volumétrico, com a finalidade de medir a corrente que passa pelo transistor. Um exemplo da forma de onda medida é mostrado na figura 14 a seguir.

FIGURA 14 – Exemplo de forma de onda da corrente de saída



Feito isso, deve-se gerar a malha, primeiro selecionando os elementos que nela influem com condições (fontes de corrente ou medidores de tensão). Para modelos relativamente simples como esse, pode-se selecionar todos os elementos. Isso garante a funcionalidade da malha. A malha gerada deve ficar como na figura 15.

FIGURA 15 – Malha Gerada



Antes de terminar essa etapa de modelagem, é necessário inserir os dados do problema. O programa trás a tela de inserção desses dados já preenchida com valores padronizados, dos quais é necessário mudar apenas dois para a simulação dos transistores, que são: *tempo de duração da fonte de excitação* e *tempo de simulação*.

O tempo de duração da fonte de excitação, para a forma de onda utilizada (degrau), corresponde ao tempo de subida, sendo que após esse tempo, a tensão é mantida constante. Esse tempo de subida do degrau é determinado em função da frequência de interesse da análise. Como não foi estabelecida uma frequência específica para análise, esse valor foi sendo estimado até que o resultado da simulação fosse coerente (a forma de onda se estabiliza), o que aconteceu para uma frequência de 10 GHz (tempo de subida do degrau em 0,1 ps).

O tempo de simulação também é um valor obtido por estimativa, podendo-se utilizar a estimativa inicial de duas vezes o tempo de duração da fonte de excitação. Tal valor é eficiente para tensões altas entre fonte e dreno, porém, quando o valor dessa aproxima-se do zero, é necessário aumentar um pouco esse tempo para garantir que ao final da simulação, o sistema já tenha estabilizado.

Para completar a etapa realizada no programa GiD, usa-se a função calcular, que faz a consistência da geometria e da malha, criando três arquivos (fetd.m, postp.m e pulse.m) que serão usados pelo MatLab para realizar a simulação.

3.3 NO SOFTWARE MATLAB

Essa etapa é simples. Ela consiste em executar o arquivo “fetd.m”, criado pelo GiD, e obter um gráfico como resultado. Deve-se verificar se a forma de onda nesse gráfico atinge a estabilidade. Se não, deve-se voltar ao GiD e aumentar o tempo de simulação até que a forma de onda estabilize. O valor final corresponde à corrente que flui do dreno para a fonte (I_{ds}) para os valores de V_{ds} e V_g colocados no arquivo “pulse.m”.

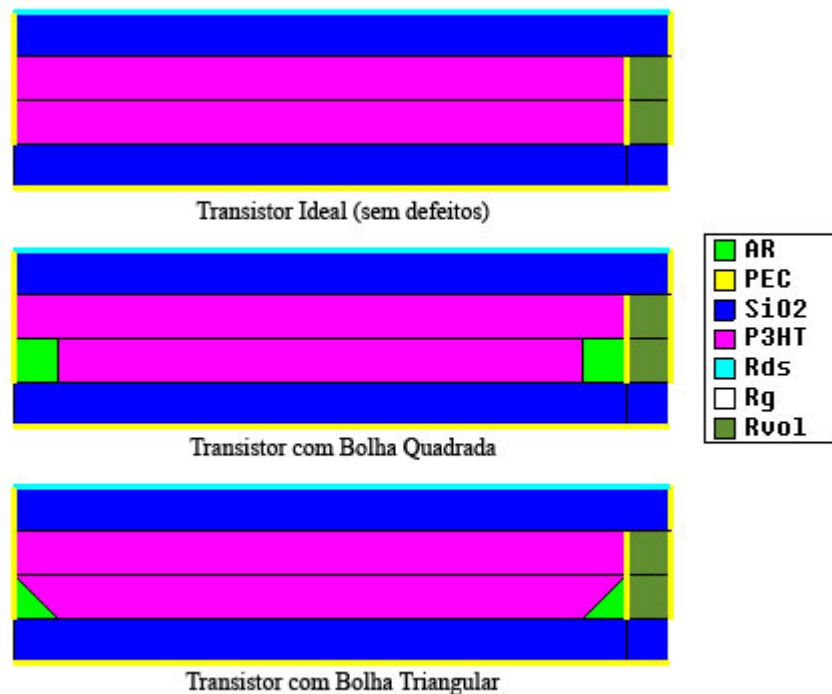
O procedimento descrito acima é repetido para valores de V_{ds} entre 0 V e -3 V, com passo de 0,5 V, e valores de V_g entre 0 V e -3 V, com passo de 1 V.

3.4 CONSIDERAÇÃO DE DEFEITOS NOS TRANSISTORES

As simulações foram realizadas primeiramente para os transistores geometricamente ideais, cujos resultados são dados no lado esquerdo da figura 17. Após essa etapa, e visto que existem defeitos nos transistores reais, foram realizadas as simulações para os transistores considerando as bolhas de ar que são formadas nas regiões de borda inferiores do local destinado ao semicondutor. Essas bolhas são criadas porque o semicondutor é depositado sob a forma líquida e os líquidos têm uma certa coesão entre as moléculas que lhes garante as propriedades de tensão superficial e capilaridade, e que são responsáveis por evitar que o ar dessas bolhas suba.

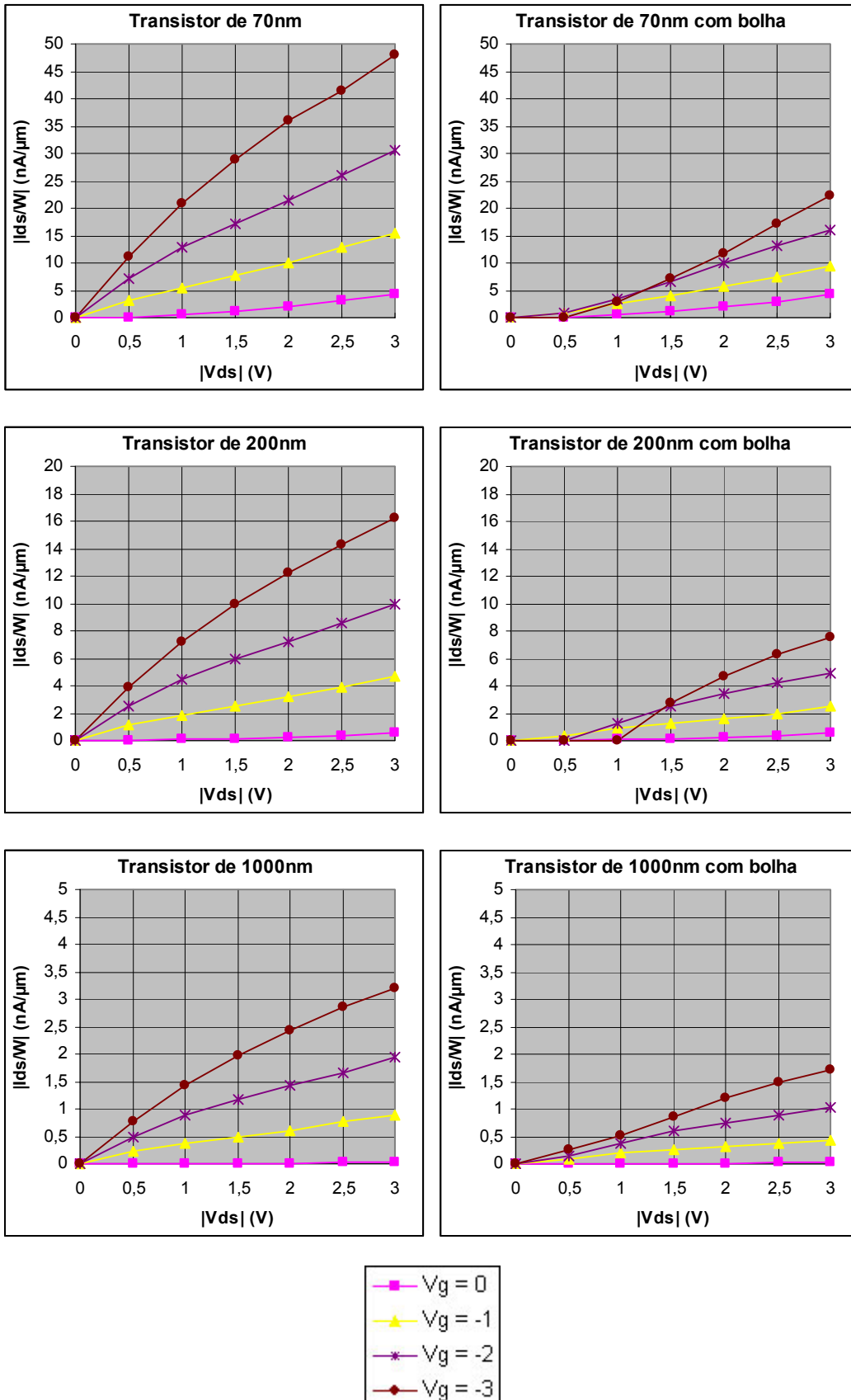
O formato da bolha de ar criada não é regular nem uniforme, portanto foram testados os formatos triangular e quadrado, conforme mostrado na figura 16. As simulações que mais chegaram perto dos resultados experimentais foram as obtidas com bolhas quadradas, sendo este modelo de transistor com defeitos (o de bolha quadrada) utilizado deste ponto em diante.

FIGURA 16 – Modelos de Transistores Simulados



3.5 GRÁFICOS

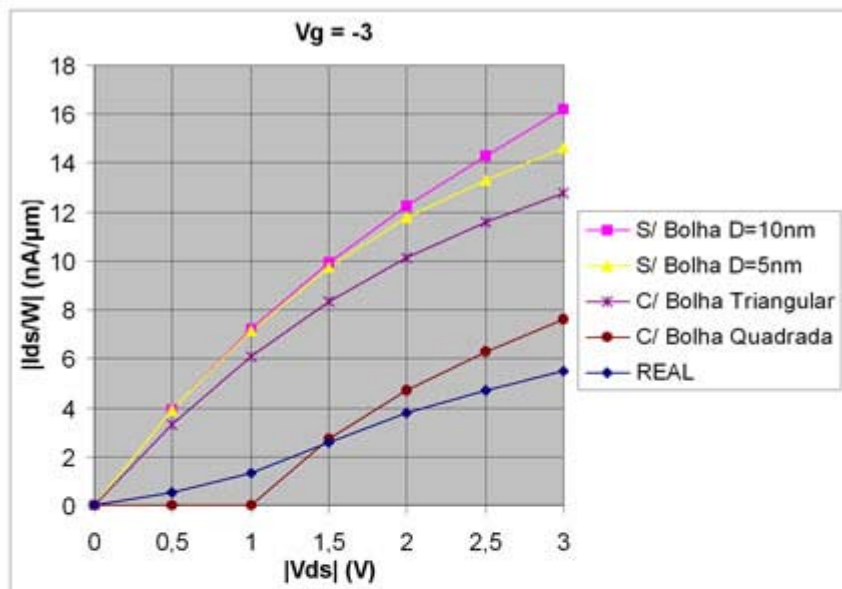
FIGURA 17 – Gráficos do Modelo Simulado



4. RESULTADOS

Além do formato da bolha de ar, a espessura do semiconductor também foi testada a fim de aproximar a simulação dos resultados experimentais. A figura 18 mostra algumas geometrias testadas e um gráfico com os resultados para $V_g = -3$ V, em um transistor de 200 nm. Pelo gráfico é fácil perceber que o efeito da bolha triangular é muito pequeno, sendo a corrente muito parecida com a do caso sem bolha. A bolha quadrada é a que mais se aproxima da corrente real medida. Outro efeito possível de se observar é que uma menor espessura do canal resulta em uma maior tendência de saturação da corrente.

FIGURA 18 – Comparativo de Geometrias em um transistor de 200nm



Sem bolha com a espessura do P3HT em 10nm



Sem bolha com a espessura do P3HT em 5nm



Com bolha triangular e espessura do P3HT em 5nm



Com bolha quadrada e espessura do P3HT em 10nm



As figuras 19, 20 e 21 mostram os resultados para os transistores cujo comprimento do canal é 70nm, 200nm e 1000nm, respectivamente. Conforme a legenda, em rosa estão os resultados do modelo teórico descrito no capítulo 2. Em amarelo, os valores simulados considerando o transistor geometricamente ideal. Em roxo, os valores simulados considerando a bolha de ar formada durante a aplicação do polímero na fabricação do transistor. E em marrom, os resultados obtidos por medição em transistores reais, manufaturados no laboratório de nanoestruturas da Universidade de Princeton [02].

FIGURA 19 – Transistor de 70nm

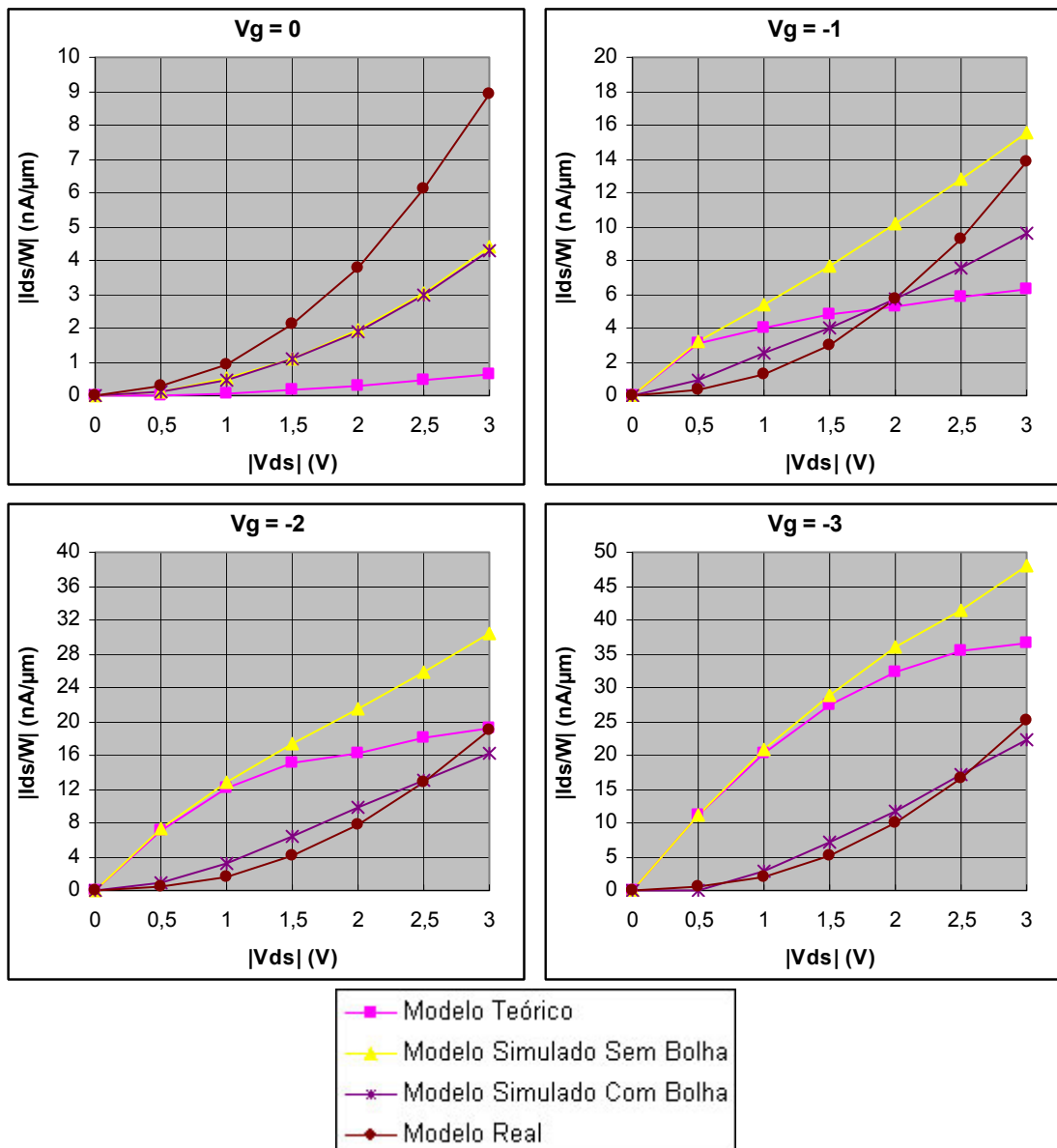
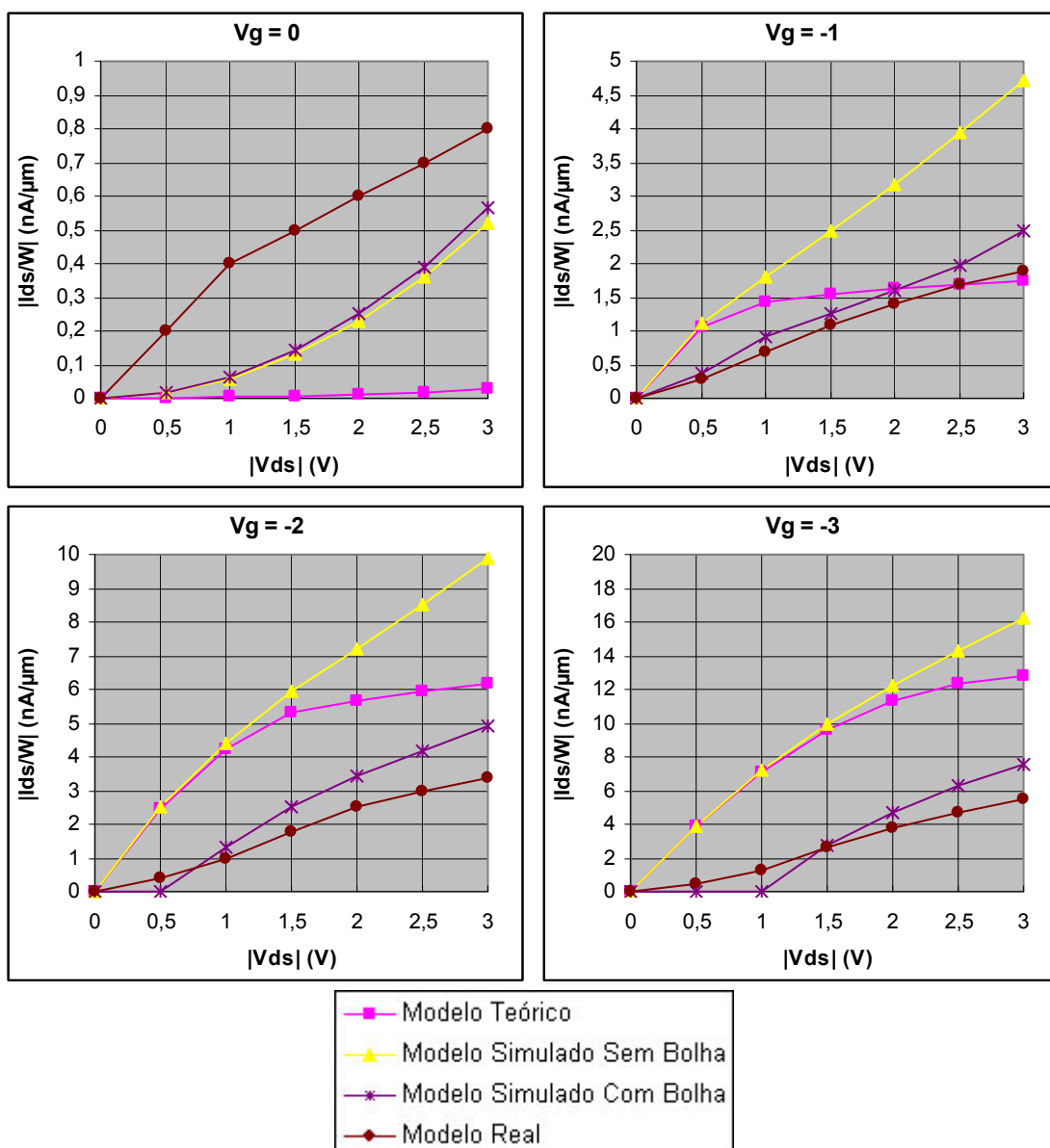
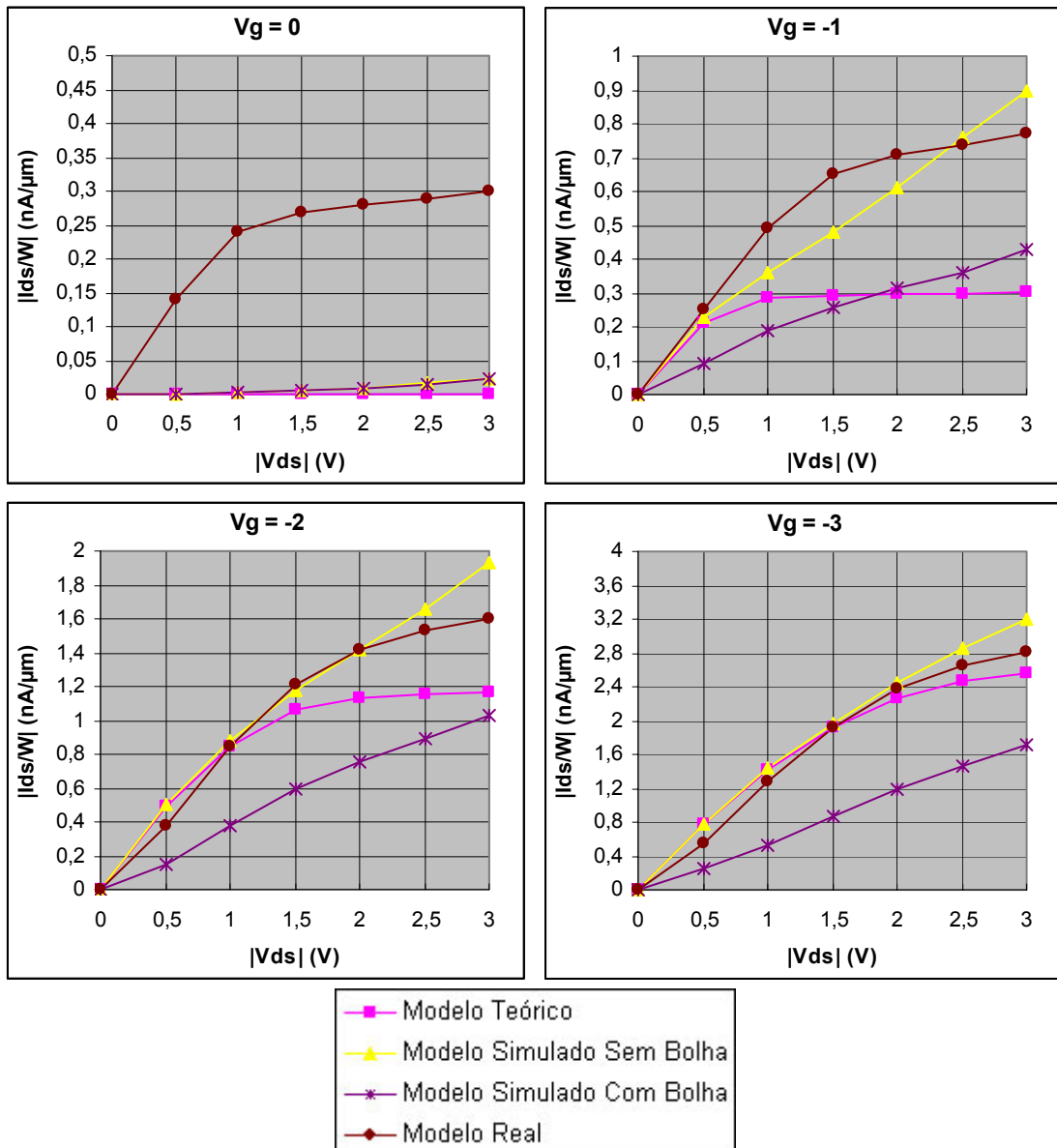


FIGURA 20 – Transistor de 200nm



Os resultados obtidos para os transistores de 70 nm e 200 nm mostram que a simulação que prevê o efeito da bolha de ar, criada na deposição do polímero no momento de fabricação do transistor, é a que mais se aproxima do transistor real.

FIGURA 21 – Transistor de 1000nm



Já para o transistor de 1000 nm, a simulação que não prevê o efeito da bolha é que chegou mais perto dos valores medidos, levando a crer que, mesmo havendo a bolha de ar, o tamanho dela perto do tamanho desse transistor seria desprezível, e também o seu efeito na redução da corrente.

Além disso, pode-se observar que, para todos os transistores, quando a tensão aplicada na porta é nula, nem as simulações e nem o modelo teórico se aproximam dos valores medidos. De acordo com o artigo [12], isso se deve à formação de um canal de acumulação de portadores de carga na interface com o substrato, tipicamente observado em

OTFTs feitos através de vaporização de pentacene³. Pode-se supor que esse efeito também acontece em OTFTs confeccionados através de litografia⁴. Esse efeito pode ser reduzido utilizando-se o layout de transistor chamado Corbino, o qual possui o terminal da fonte ao redor do semicondutor e o terminal do dreno no centro, reduzindo a corrente de fuga entre os transistores.

É possível observar também que, quanto menor o comprimento do canal semicondutor do transistor, menor é a tendência que este tem de saturar. Isso pode ser explicado pelo efeito da “condução limitada de cargas espaciais” (SCLC) [09]. Esse efeito pode ser reduzido diminuindo-se a espessura do canal semicondutor, o que pode ser constatado na figura 18.

³ Polímero utilizado como semicondutor

⁴ Método de fabricação utilizado no artigo [02], usado para comparações

5. CONCLUSÃO

O presente trabalho, que teve seu objetivo principal em simular o funcionamento de transistores de filme fino orgânico, demonstrou a dificuldade existente em fazê-lo.

No início da modelagem, ainda não era conhecido o fato de apenas se poder aplicar fontes de corrente e medir tensão. Também não é possível fechar polígonos com linhas se estas não formarem uma superfície.

Essas dificuldades foram resolvidas através dos resistores implantados, dos quais o resistor Rvol também apresentou problemas, pois foi inicialmente colocado um resistor superficial para a medida da tensão, o qual não permitia uma forma de onda estável na saída. Foi então colocado o resistor volumétrico em seu lugar, resolvendo o problema.

Também existiu certa dificuldade em encontrar bibliografia para o desenvolvimento do trabalho, o que se deve ao assunto ser bastante recente e ainda não muito difundido. Os livros publicados sobre esse assunto são estrangeiros e não estão disponíveis nas bibliotecas locais. O trabalho foi inteiramente desenvolvido com base em artigos e publicações online.

Embora as simulações não tenham correspondido exatamente às medições feitas em transistores reais, elas se aproximaram gradativamente durante o processo de modelagem, que começou com transistores ideais e seguiu em busca dos defeitos que poderiam alterar os resultados, chegando-se ao modelo do transistor com a bolha de ar, que conseguiu atingir resultados bastante satisfatórios para os transistores de menor canal.

Espera-se que esse trabalho seja útil a quem for simular transistores, ou outro componente eletrônico baseado em semicondutores, como um roteiro comentado, com algumas dicas de procedimento em etapas um pouco mais complicadas.

É bem provável que breve chegue-se a uma mobilidade satisfatória em polímeros, possibilitando que essa tecnologia seja usada na fabricação de telas eletrônicas finas, flexíveis e baratas, perto dos atuais monitores de cristal líquido. Para que isso aconteça, espera-se que este trabalho seja de alguma ajuda.

6. REFERÊNCIAS BIBLIOGRÁFICAS

- [01] *IEEE Virtual Museum – The history of electricity, electronics, and computers*, <http://www.ieee-virtual-museum.org/index.php>, acessado em 06/2005.
- [02] **AUSTIN, Michael D.; CHOU, Stephen Y.**; *Fabrication of 70nm channel length polymer organic thin-film transistors using nanoimprint lithography*. Applied Physics Letters, Vol. 81, Num. 23, p. 4431-4433, 2002.
- [03] **DIMITRAKOPOULOS, C. D.; MASCARO, D. J.**; *Organic thin-film transistors: A review of recent advances*. IBM J. RES. & DEV. VOL. 45 N°. 1, p. 12, 2001.
- [04] *Transistor*, <http://en.wikipedia.org/wiki/Transistor>, acessado em 06/2005.
- [05] *Point Contact Transistor*, <http://www.pbs.org/transistor/science/events/pointctrans.html>, acessado em 07/2005.
- [06] *Definições Básicas de Termos Relacionados a Polímeros*, <http://www.ima.ufrj.br/bibliot/nomportdef.htm>, acessado em 07/2005.
- [07] **NISHIMURA, H.; IIZUKA, M.; SAKAI, M.; NAKAMURA M.; KUDO, K.**; *Controllability of P3HT-FET threshold voltage characteristics by post-treatment*. Trans.MRS-J 29 [3], p. 16, 2004.
- [08] *Geoff's Photos :: Conducting Polymers :: P3HT*, <http://geoffhutchison.net/gallery/polymers/P3HT>, acessado em 06/2005.
- [09] **KOEHLER, Marlus; BIAGGIO, Ivan**; *Space-charge and trap-filling effects in organic thin film field-effect transistors*. Physical Review B 70, 045314, p.2-4, 2004.
- [10] **ARTUZI JUNIOR, Wilson Arnaldo**; *An Unconditionally Stable FDTD Method Using Tetrahedral Cells*. MOMAG, 2004, São Paulo. Anais do MOMAG2004, v.1, 2004.
- [11] **SCHMIDKE, Walkelly**; *Curso de Simulação de Interferência Eletromagnética pelo Método FDTD*. 2004.
- [12] **KLAUK, Hagen; GUNDLACH, David J.; NICHOLS, Jonathan A.; JACKSON, Thomas N.**; *Pentacene Organic Thin-Film Transistors for Circuit and Display Applications*. IEEE TRANSACTIONS ON ELECTRON DEVICES, Vol. 46, N°. 6, p. 1260, 1999.