

**GEISE MOURA BURCI**

**MODELAGEM DE FONTES E CARGAS DIGITAIS PARA ANÁLISE DE  
INTEGRIDADE DE SINAIS USANDO O MÉTODO DOS ELEMENTOS FINITOS**

**CURITIBA  
NOVEMBRO DE 2008**

**GEISE MOURA BURCI**

**MODELAGEM DE FONTES E CARGAS DIGITAIS PARA ANÁLISE DE  
INTEGRIDADE DE SINAIS USANDO O MÉTODO DOS ELEMENTOS FINITOS**

**Projeto de Final de Curso apresentado à  
Disciplina de Projeto de Graduação como  
requisito parcial à conclusão do Curso  
de Engenharia Elétrica, Setor de  
Tecnologia, Departamento de Engenharia  
Elétrica, Universidade Federal do Paraná.**

**Orientador: Prof. Dr. Wilson Arnaldo  
Artuzi Júnior**

**CURITIBA  
NOVEMBRO DE 2008**

## **AGRADECIMENTOS**

A Deus pela vida e oportunidades concedidas.

Ao Prof. Dr. Wilson A. Artuzi Jr. pela paciente orientação.

Ao colega Me. Thomaz M. N. Verastegui pela sempre pronta ajuda e colaboração.

Aos meus pais Lenice e Gilberto Burci pelo amor e educação.

Ao meu noivo Leonardo Barbosa pelo apoio e compreensão.

Ao colega Miguel Ângelo S. Sampaio pelas idéias e incentivo na escolha do tema.

À Siemens Enterprise Communications pela utilização do software ICX.

A todos os professores do curso de Engenharia Elétrica da Universidade Federal do Paraná pelos ensinamentos transmitidos.

## SUMÁRIO

LISTA DE TABELAS .....	iv
LISTA DE FIGURAS .....	iv
LISTA DE SÍMBOLOS E SIGLAS .....	vii
RESUMO.....	viii
ABSTRACT .....	ix
1 INTRODUÇÃO .....	1
2 CONSIDERAÇÕES GERAIS .....	3
2.1 MÉTODO DOS ELEMENTOS FINITOS (FEM) .....	3
2.2 ICX.....	3
2.2.1 Modelo IBIS.....	4
2.3 FENÔMENOS ELETROMAGNÉTICOS EM ESTUDO .....	5
2.3.1 Overshoot e Undershoot .....	5
2.3.2 Crosstalk .....	7
3 MODELOS DE FONTES E CARGAS DIGITAIS .....	9
3.1 MODELO IBIS .....	9
3.2 Circuito Equivalente .....	10
3.2.1 Equações .....	13
3.2.2 Método Trapezoidal.....	14
3.2.3 Método de Newton Raphson.....	15
3.3 FORMA DE ONDA.....	17
4 OBTENÇÃO DOS PARÂMETROS UTILIZADOS .....	19
5 RESULTADOS .....	24
5.1 LINHA SIMPLES.....	24
5.2 LINHAS ACOPLADAS .....	30
6 CONCLUSÃO.....	48
7 REFERÊNCIAS BIBLIOGRÁFICAS .....	50

## LISTA DE TABELAS

TABELA 1 - Valores utilizados como parâmetros para as fontes e cargas digitais ...23

## LISTA DE FIGURAS

FIGURA 2.1- <i>Overshoot</i> e <i>Undershoot</i> .....	5
FIGURA 2.2- Efeito do <i>crosstalk</i> na trilha “vítima” produzido pelo sinal que passa na trilha “agressora” .....	8
FIGURA 3.1- Modelo IBIS .....	9
FIGURA 3.2 - Circuito equivalente para fontes digitais .....	11
FIGURA 3.3 - Circuito equivalente para cargas digitais .....	12
FIGURA 3.4 - Análise das malhas e do nó.....	13
FIGURA 3.5 - Pulso de corrente para o FEM.....	18
FIGURA 4.1 - Curva de <i>pulldown</i> dos transistores do modelo IBIS .....	19
FIGURA 4.2 - Modelo do diodo .....	20
FIGURA 4.3 - Curva do diodo do modelo IBIS .....	21
FIGURA 4.4 - Aproximação da curva do diodo pelas equações .....	22
FIGURA 5.1 - Estrutura de linha simples para o ICX .....	24
FIGURA 5.2 - Estrutura de linha simples para o FEM.....	25
FIGURA 5.3 – Tensão em função do tempo obtida na fonte.....	26
FIGURA 5.4 - Tensão em função do tempo obtida na carga .....	27
FIGURA 5.5 - Tensão em função do tempo obtida na fonte para diferentes resoluções de tempo do ICX .....	28
FIGURA 5.6 - Tensão em função do tempo obtida na carga para as diferentes resoluções de tempo do ICX .....	28
FIGURA 5.7 - Tensão em função do tempo obtida na fonte utilizando-se resistor de terminação.....	29
FIGURA 5.8 - Tensão em função do tempo obtida na carga utilizando-se resistor de terminação.....	30

FIGURA 5.9 - Estrutura de linhas acopladas para o ICX .....	31
FIGURA 5.10 - Estrutura de linhas acopladas para o FEM utilizando $h=0,5\text{mm}$ .....	31
FIGURA 5.11 - Tensão em função do tempo obtida na fonte da trilha “vítima” para $h=0,5\text{mm}$ .....	33
FIGURA 5.12 - Tensão em função do tempo obtida na carga da trilha “vítima” para $h=0,5\text{mm}$ .....	33
FIGURA 5.13 - Sinal obtido na fonte e na carga da trilha “agressora” para $h=0,5\text{mm}$ .....	34
FIGURA 5.14 - Tensão em função do tempo obtida na fonte da trilha “vítima” para as diferentes resoluções de tempo do ICX, para $h=0,5\text{mm}$ .....	35
FIGURA 5.15 – Tensão em função do tempo obtida na carga da trilha “vítima” para as diferentes resoluções de tempo do ICX, para $h=0,5\text{mm}$ .....	35
FIGURA 5.16 - Resultado da utilização de resistores de terminação nas fontes das trilhas “agressora” e “vítima” obtido na fonte da trilha “vítima” para $h=0,5\text{mm}$ .....	36
FIGURA 5.17 - Resultado da utilização de resistores de terminação nas fontes das trilhas “agressora” e “vítima” obtido na carga da trilha “vítima” para $h=0,5\text{mm}$ .....	37
FIGURA 5.18 - Resultado da utilização dos resistores de terminação para fonte e carga da trilha “agressora” para $h=0,5\text{mm}$ .....	38
FIGURA 5.19 – Efeito dos resistores de terminação na fonte da trilha “vítima” para as diferentes resoluções de tempo do ICX para $h=0,5\text{mm}$ .....	39
FIGURA 5.20 - Efeito dos resistores de terminação na carga da trilha “vítima” para as diferentes resoluções de tempo do ICX para $h=0,5\text{mm}$ .....	39
FIGURA 5.21 - Estrutura de linhas acopladas para o FEM utilizando $h= 0,1\text{mm}$ .....	40
FIGURA 5.22 - Tensão em função do tempo obtida na fonte da trilha “vítima” para $h=0,1\text{m}$ .....	41
FIGURA 5.23 - Tensão em função do tempo obtida na carga da trilha “vítima” para $h=0,1\text{mm}$ .....	41
FIGURA 5.24 - Sinal medido na fonte e na carga da trilha “agressora” para $h=0,1\text{mm}$ .....	42
FIGURA 5.25 - Tensão em função do tempo obtida na fonte da trilha “vítima” para as diferentes resoluções de tempo do ICX para $h=0,1\text{mm}$ .....	43
FIGURA 5.26 - Tensão em função do tempo obtida na carga da trilha “vítima” para as diferentes resoluções de tempo do ICX para $h=0,1\text{mm}$ .....	43

FIGURA 5.27 - Resultado da utilização de resistores de terminação nas fontes das trilhas “agressora” e “vítima” obtido na fonte da trilha “vítima” para $h=0,1\text{mm}$ .....	44
FIGURA 5.28 - Resultado da utilização de resistores de terminação nas fontes das trilhas “agressora” e “vítima” obtido na carga da trilha “vítima” para $h=0,1\text{mm}$ .....	45
FIGURA 5.29 - Resultado da utilização dos resistores de terminação para fonte e carga da trilha “agressora” para $h=0,1\text{mm}$ .....	46
FIGURA 5.30 - Efeito dos resistores de terminação na fonte da trilha “vítima” para as diferentes resoluções de tempo do ICX para $h=0,1\text{mm}$ .....	47
FIGURA 5.31 - Efeito dos resistores de terminação na carga da trilha “vítima” para as diferentes resoluções de tempo do ICX para $h=0,1\text{mm}$ .....	47

## LISTA DE SÍMBOLOS E SIGLAS

ASCII	<i>American Standard Code for Information Interchange</i>
BEM	<i>Boundary Element Method</i>
CI	Circuito Integrado
EMI	Interferência Eletromagnética
FEM	<i>Finite Element Method</i>
FR4	<i>Flame Retardant 4</i> – Material Isolante
h	Altura do dielétrico FR4
IBIS	<i>I/O Buffer Information Specification</i>
IS	<i>Interconnect Synthesis</i>
VHDL-AMS	<i>Hardware Description Language – Analog and Mixed Signals</i>
SPICE	<i>Simulation Program with Integrated Circuit Emphasis</i>



## RESUMO

Este projeto apresenta a modelagem de fontes e cargas digitais a fim de se fazer a análise de integridade de sinais pelo Método dos Elementos Finitos. É apresentado o circuito equivalente obtido a partir do modelo IBIS seguido das equações provenientes da análise do mesmo. Também é apresentada a forma como os valores utilizados para as análises foram obtidos. Os resultados obtidos foram comparados com aqueles produzidos pelo software ICX. Primeiramente foram feitas as análises para uma linha simples, com o objetivo de verificar os fenômenos de *overshoot* e *undershoot*. Após foi realizada análise em linhas acopladas a fim de se verificar o *crosstalk*. A comparação entre os métodos mostrou resultados parecidos, porém com algumas diferenças provenientes das distintas naturezas dos métodos e dos parâmetros utilizados.

Palavras-chave: Método dos Elementos Finitos, fontes, cargas.

## **ABSTRACT**

This project presents a digital sources and loads modeling for signal integrity analysis through Finite Element Method. It is being presented an equivalent circuit obtained from IBIS model, followed by equations derived from this model. It is also being presented how the values used in analyses were obtained. Results from Finite Element Method were compared with those produced by ICX. First off all, analyses were done for a simple line, in order to verify overshoot and undershoot phenomenon. After that it was made analysis in coupled lines in order to verify crosstalk. Results confrontation showed similar results, despite some differences derived from the distinct methods and parameters nature.

Key-words: Finite Element Method, sources, loads.

## 1 INTRODUÇÃO

Este trabalho tem por objetivo a modelagem de fontes e cargas digitais para análise da integridade do sinal presente em uma trilha que liga uma fonte a uma carga utilizando o Método dos Elementos Finitos (FEM). Os resultados obtidos a partir desta análise foram comparados com os resultados produzidos pelo software ICX, utilizando-se circuitos com as mesmas características.

Integridade do sinal é a medida da qualidade do sinal elétrico abordando dois aspectos: o tempo e a qualidade do sinal. Um sinal com uma integridade aceitável é aquele que não é distorcido por propriedades elétricas das interconexões. A análise da integridade do sinal é feita principalmente em placas de circuito impresso que contém sinais de alta velocidade, visando minimizar o tempo de fabricação das mesmas, uma vez que através dessa análise é possível corrigir antecipadamente vários erros que possam vir a ocorrer no momento da fabricação da placa, principalmente dos protótipos. [1] [2] [3]

Alguns problemas relacionados com a integridade os sinais são interferência entre trilhas adjacentes (neste trabalho será usado o termo *crosstalk*), não monotonicidade das bordas, subtensões e sobretensões (neste trabalho serão usados os termos *undershoot* e *overshoot* respectivamente), parasitas, degradação do tempo de subida, entre outros. Os problemas de integridade de sinal podem ser classificados em quatro grupos: 1) Quando a qualidade do sinal está associada a apenas uma trilha, 2) Associada ao acoplamento de duas ou mais trilhas, 3) Relacionado à distribuição dos sinais de alimentação e 4) Relacionados com a interferência eletromagnética (EMI), que inclui a susceptibilidade da placa a campos eletromagnéticos externos [3]. Esses problemas podem causar a degradação e o não funcionamento dos dispositivos digitais. Neste trabalho serão apresentados apenas os problemas relacionados ao primeiro e ao segundo grupo.

A modelagem das fontes e cargas foi feita tomando-se como base o modelo IBIS (*I/O Buffer Information Specification*), utilizado pelo ICX. A partir do circuito equivalente foram feitas as equações necessárias para gerar entradas para o FEM propriamente dito. Os resultados produzidos por esse método são utilizados para gerar os gráficos de tensão no tempo.

As estruturas a serem analisadas FEM foram desenhadas no GID, um software de pré e pós processamento de dados para análises e simulações. Também no GID foram incluídos dados referentes à simulação, como tempo de simulação, duração da fonte, resolução da simulação dentre outros. As estruturas analisadas estão apresentadas no capítulo cinco deste trabalho. O processamento dos dados e a obtenção dos gráficos foram feitos pelo software MATLAB, um software de alto desempenho voltado para cálculos numéricos.

A estrutura utilizada pelo software ICX para comparação dos resultados foi desenhada utilizando softwares da Mentor Graphics, como “Design Architect”, para elaboração do esquema elétrico e “Board Station Layout” para a confecção do desenho da placa. Esta estrutura também está apresentada no capítulo cinco.

O capítulo dois apresenta algumas considerações gerais sobre os métodos de análise utilizados neste trabalho, como o FEM e o ICX, além de uma breve descrição sobre os fenômenos eletromagnéticos analisados para verificação da integridade dos sinais.

No capítulo três é apresentado o circuito equivalente e as equações obtidas para modelagem das fontes e das cargas digitais. O capítulo quatro descreve como os parâmetros utilizados neste trabalho foram obtidos, entendendo-se por parâmetros os valores de corrente, resistências, indutâncias, entre outros. O capítulo seis traz as conclusões resultantes da elaboração deste projeto.

## 2 CONSIDERAÇÕES GERAIS

### 2.1 MÉTODO DOS ELEMENTOS FINITOS (FEM)

O FEM tem sua origem no campo da análise de estruturas mecânicas, sendo aplicado em problemas de eletromagnetismo a partir de 1968. Esse método é útil para resolução de equações diferenciais, tendo uma grande aplicação na resolução de problemas que contêm regiões com contornos de superfícies irregulares. A análise por elementos finitos envolve basicamente quatro etapas: 1) discretização do objeto em um número finito de sub-regiões ou elementos, 2) obtenção das equações que regem um elemento típico, 3) conexão de todos os elementos no domínio do tempo e 4) resolução do sistema de equações obtido [4].

O FEM permite a modelagem de qualquer tipo de estrutura, até mesmo as mais complexas, tanto do ponto de vista geométrico quanto do ponto de vista constitutivo, incluindo estruturas com características diversas como as que envolvem materiais heterogêneos, anisotrópicos e mesmo não-lineares [5].

Esse método funciona como um simulador de ondas eletromagnéticas e para a utilização do mesmo para análise de integridade de sinais são necessários modelos matemáticos de fontes e cargas digitais.

### 2.2 ICX

O ICX é um software produzido e comercializado pela Mentor Graphics Corporation que faz a verificação do ambiente em placas de circuito impresso de sinais de alta velocidade, simulando efeitos de ruído, atrasos e outros fenômenos que ocorrem quando da existência de sinais de alta velocidade. O módulo do ICX utilizado para fazer as análises de integridade dos sinais é o IS (*Interconnect Synthesis*). A versão do mesmo utilizada neste trabalho foi a 3.5.04.

O ICX trabalha com um módulo de extração de parâmetros integrados e um simulador de linhas de transmissão multi-condutoras em que toda a placa é modelada, incluindo efeitos complexos relacionados com áreas de cobre na placa, divisão dos planos de alimentação, trilhas de alimentação, etc. Os componentes são modelados utilizando modelos IBIS. O ICX também suporta vários tipos de modelos como SPICE (*Simulation Program with Integrated Circuit Emphasis*), S-Parameter e VHDL\_AMS (*Hardware Description Language – Analog and Mixed Signals*), além do modelo IBIS tradicional [6].

A obtenção dos parâmetros para realização das análises é feita utilizando métodos numéricos para extração de campos eletromagnéticos. Para fazer as análises, pode-se escolher entre três métodos: ICX *Advanced*, Método dos Elementos de Fronteira (*Boundary Element Method – BEM*) e o Método dos Momentos. Neste trabalho foi utilizado o método ICX *Advanced* pelo fato de ser mais exato que os outros dois [7].

O BEM e o Método dos Momentos são o mesmo método, porém com diferentes nomes. Sua formulação é baseada em equações integrais e requer a construção das funções de Green, que podem ser complicadas de se obter para estruturas complexas, não sendo muito apropriado para materiais dielétricos não homogêneos. Além disso, esse método requer a solução de matrizes densas [2].

### 2.2.1 Modelo IBIS

O modelo IBIS é um modelo industrial padrão, em formato ASCII, utilizado para modelar as características dos circuitos integrados.

Constitui-se de um método de modelagem rápido e preciso, baseado em dados da curva tensãoXcorrente do circuito integrado. Os dados para obtenção das curvas são provenientes de medidas ou simulações de circuitos completos, feitos a partir de simuladores como o SPICE ou a partir de dados empíricos, utilizando traçadores de curvas ou parâmetros de corrente contínua de sistemas de medidas [8].

O modelo IBIS traz informações sobre o componente, como nome, disposição dos pinos, características do empacotamento e também informações sobre o

comportamento do componente, como curvas dos diodos, curvas dos transistores, tempo de subida, entre outros. Este modelo será apresentado no capítulo 3.1.

## 2.3 FENÔMENOS ELETROMAGNÉTICOS EM ESTUDO

### 2.3.1 Overshoot e Undershoot

*Overshoot* e *Undershoot* são denominações a sobretensões e subtensões que ocorrem devido a reflexões causadas pelo descasamento de impedância entre a linha de transmissão e a fonte ou carga. Representam, respectivamente, os picos de tensão acima e abaixo das tensões máximas e mínimas desejadas, conforme mostra a figura 2.1.

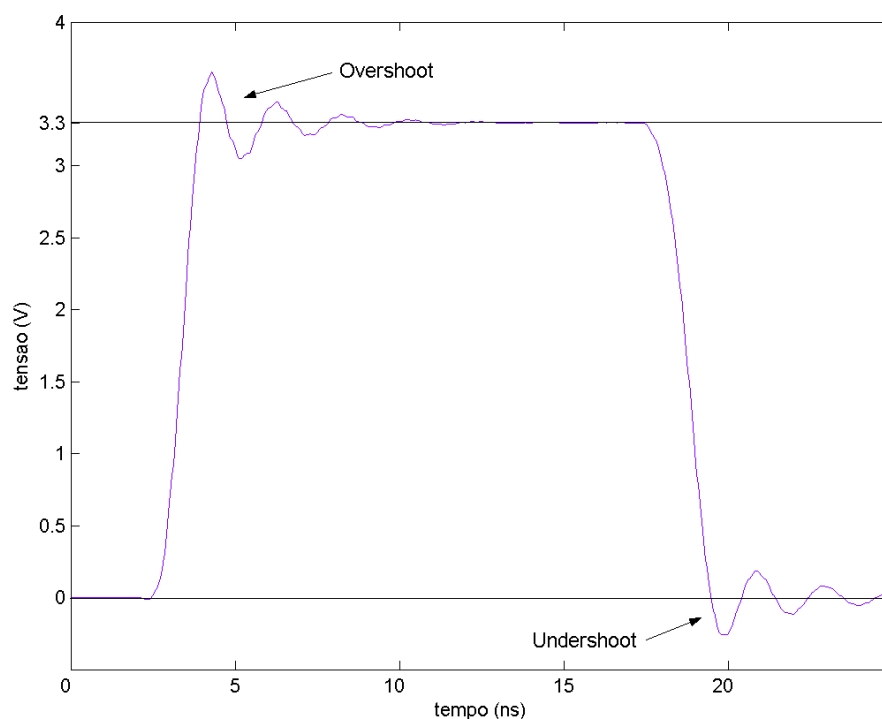


FIGURA 2.1 – *Overshoot* e *Undershoot*.

A relação entre a impedância da linha de transmissão e a impedância da fonte, ou carga, chama-se coeficiente de reflexão, representado por  $\rho$ . Para uma

linha curto circuitada, o coeficiente de reflexão é -1, já para uma linha aberta, ou com alta impedância na carga, esse coeficiente é +1. Os valores -1 e 1 significam que todo o sinal é refletido para a fonte, invertido ou não, respectivamente. Quando o coeficiente de reflexão é zero, ou seja, quando não há reflexões, ocorre o casamento de impedâncias [9].

Problemas dessa espécie podem ser minimizados utilizando-se terminações, que geralmente são um ou dois componentes discretos colocados na linha, próximo à fonte ou ao receptor. Essa terminação deve ter um valor tal que quando somada com o valor da impedância da fonte ou da carga, resulte no valor da impedância da trilha em questão, para o caso de terminações em série com a linha de transmissão. A terminação limita o tempo de subida do sinal e absorve o sinal refletido, embora não elimine completamente os problemas relacionados com o descasamento de impedância [10].

As terminações podem ser colocadas tanto na fonte quanto na carga. No caso de terminações colocadas em série com a carga pode-se verificar que a onda se propaga com toda intensidade em todo o comprimento da linha de transmissão, todas as reflexões são amortecidas pelo resistor de terminação e a tensão recebida pela carga é igual à tensão transmitida pela fonte [11].

No caso de terminações colocadas em série com a fonte, pode-se observar que os resistores de terminação atenuam o sinal, que se propaga por toda a linha com a metade de sua intensidade. Ao final da linha, encontrando uma impedância muito alta, o circuito funciona como uma linha aberta e o sinal é refletido com coeficiente de reflexão +1. A metade do sinal propagado mais a metade do sinal refletido fazem com que o sinal chegue à carga com a completa intensidade. A metade do sinal refletido se propaga de volta na linha de transmissão até ser absorvido pelo resistor de terminação da fonte. As terminações na fonte têm a vantagem de ter um menor tempo de subida e menores reflexões residuais na linha quando comparadas com as terminações na carga [11].



### 2.3.2 Crosstalk

*Crosstalk* é o nome dado ao fenômeno produzido pelo acoplamento eletromagnético de duas ou mais trilhas em uma placa de circuito impresso quando estas são traçadas muito próximas umas das outras. O *crosstalk* surge devido às indutâncias e capacitâncias mútuas.

A capacitância mútua está presente sempre que se têm dois circuitos acoplados eletricamente. A tensão presente em um circuito induz um campo elétrico no outro. Já a indutância mútua surge quando se tem uma corrente percorrendo a trilha. Essa corrente gera um campo magnético que influenciará a trilha próxima. Tanto a indutância quanto a capacitância mútua decaem com o aumento da distância [11].

O acoplamento capacitivo faz com que a corrente induzida na vítima (trilha influenciada pela corrente da portadora do sinal) flua tanto na mesma direção quanto na direção oposta à corrente do agressor (trilha que carrega o sinal), semelhantemente ao que se vê em capacitores, ou seja, os elétrons com sinais diferentes se repelem [12].

O acoplamento indutivo faz com que a corrente que percorre a trilha agressora gere um campo magnético em torno de si o qual interceptará a vítima e induzirá uma corrente de direção oposta na mesma, ocorrendo o que se vê em transformadores, geradores e motores [12].

Os efeitos dos acoplamentos indutivos e capacitivos tendem a se reforçar quando as correntes na vítima estão na direção oposta, e a se cancelar quando na mesma direção que a corrente da trilha agressora. O que se vê na análise do *crosstalk* é o resultado da interação dos acoplamentos.

Para evitar ou minimizar o efeito do *crosstalk* alguns cuidados devem ser tomados no momento do traçado das trilhas, como por exemplo, manter a distância das trilhas que contêm o sinal em pelo menos três vezes a altura do dielétrico, procurar traçar as trilhas perpendicularmente entre as camadas adjacentes, colocar as linhas de transmissão o mais próximo possível do plano de terra, o que irá ajudar no desacoplamento dos sinais [13].

A figura 2.2 representa o resultado do *crosstalk* para duas trilhas paralelas.

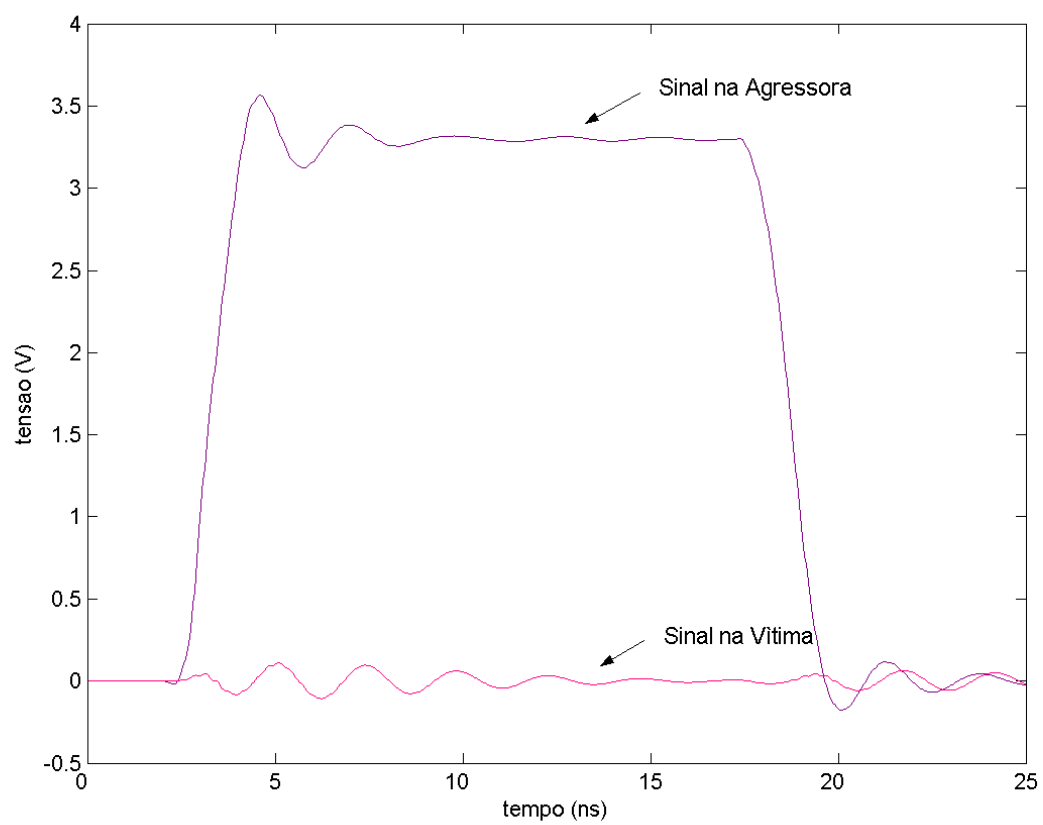


FIGURA 2.2 – Efeito do *crosstalk* na trilha “vítima” produzido pelo sinal que passa na trilha “agressora”.

### 3 MODELOS DE FONTES E CARGAS DIGITAIS

#### 3.1 MODELO IBIS

O modelo IBIS, já apresentado no capítulo 2.2.1, tem sua forma apresentada na figura abaixo:

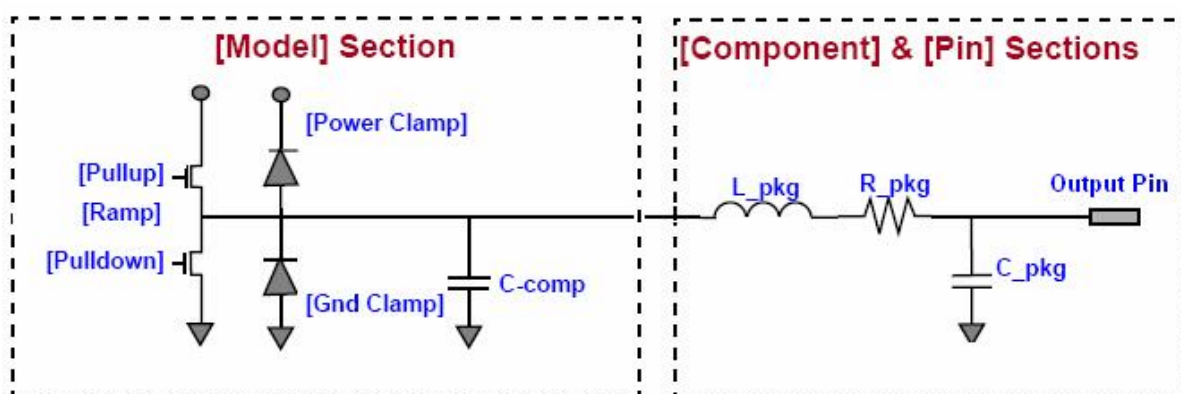


FIGURA 3.1 – Modelo IBIS

Onde:

- $[Pullup]$ : Representa os dados do buffer no estado alto, fornecendo a curva tensãoXcorrente de subida do transistor.
- $[Pulldown]$ : Representa os dados do buffer no estado baixo, fornecendo a curva tensãoXcorrente de descida do transistor.
- $[Ramp]$ : Contém dados  $dV/dT$  de subida e descida do sinal para uma carga resistiva. O  $dV$  é a medida de 20% a 80% da distância nas bordas de descida ou subida e o  $dT$  é o tempo de transição do sinal [8].
- $[Power Clamp]$ : Diodo de corte quando este está conectado a uma alimentação.
- $[GND Clamp]$ : Diodo de corte quando este está conectado a uma referencia de terra.
- $C\_comp$ : capacitância do terminal do componente, não incluindo a capacitância do encapsulamento.

Os parâmetros seguintes trazem informações sobre o empacotamento do componente.

- $C_{pkg}$ : capacitância do encapsulamento.
- $R_{pkg}$ : resistência do encapsulamento.
- $L_{pkg}$ : indutância do encapsulamento.

A fim de obter os valores dos parâmetros necessários para as simulações neste trabalho, foi utilizado o circuito integrado 74LCX125, um *CMOS QUAD BUS BUFFER* de baixa tensão, indicado para aplicações de baixa potência e em aplicações com sinais de alta velocidade. Através do modelo IBIS deste componente foram obtidos os seguintes valores:

- $C_{comp} = 8\text{pF}$
- $R_{pkg} = 101\text{m}\Omega$
- $L_{pkg} = 3,37\text{nH}$
- $C_{pkg} = 0,08\text{pF}$

O  $C_{pkg}$ , por ter um valor muito pequeno foi desprezado na modelagem das fontes e cargas digitais e o  $C_{comp}$  foi incorporado ao modelo do diodo, como será visto adiante.

### 3.2 Circuito Equivalente

A partir do modelo IBIS chegou-se ao seguinte circuito equivalente para as fontes digitais:

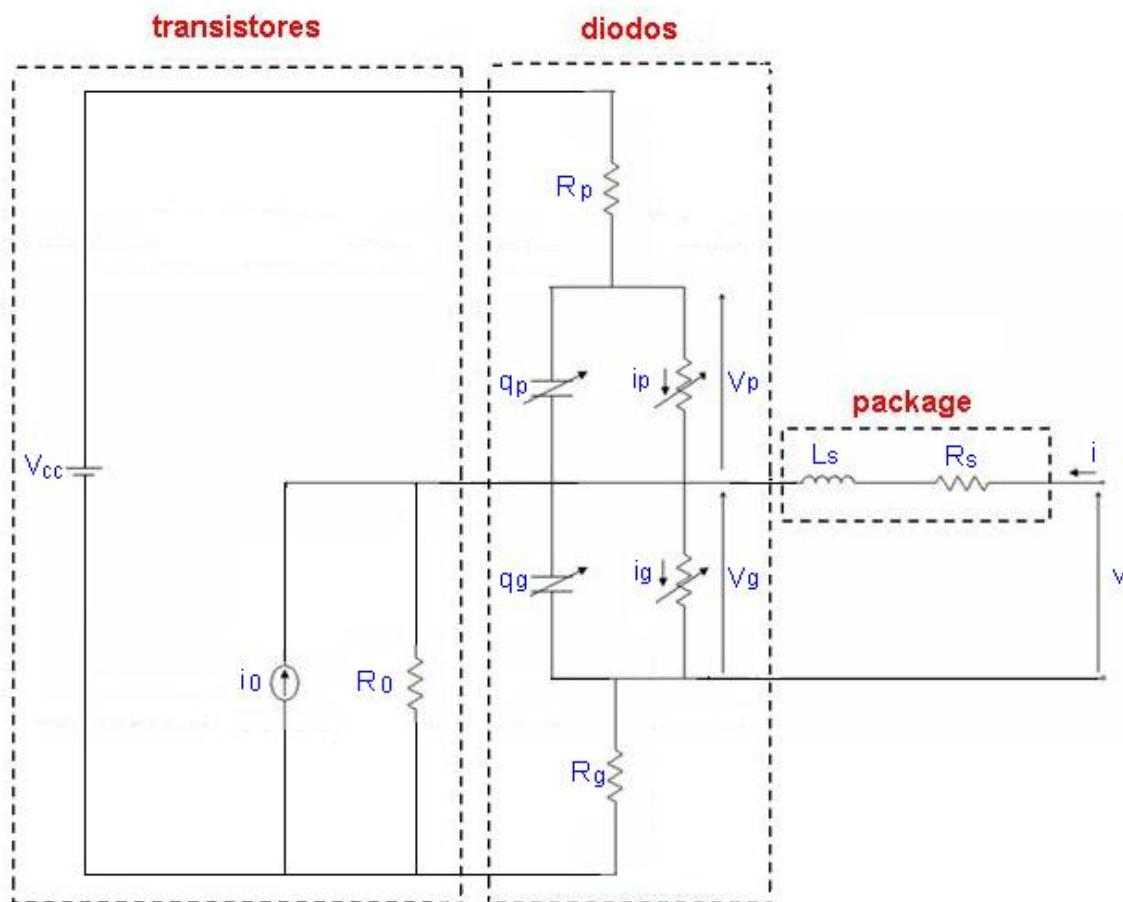


FIGURA 3.2 – Circuito equivalente para fontes digitais.

Onde,

- $V_{cc}$  – tensão constante
- $i_0$  – fonte de corrente equivalente dos transistores
- $R_0$  – resistência equivalente dos transistores
- $q_p, q_g$  - capacitância variável dos diodos
- $i_p, i_g, V_p, V_g$  - corrente e tensão na resistência variável dos diodos
- $L_s$  – indutância do encapsulamento.
- $R_s$  – resistência do encapsulamento.
- $v$  – tensão no terminal do circuito.
- $i$  – corrente no terminal do circuito.

Para as cargas, o circuito equivalente está na figura 3.3.

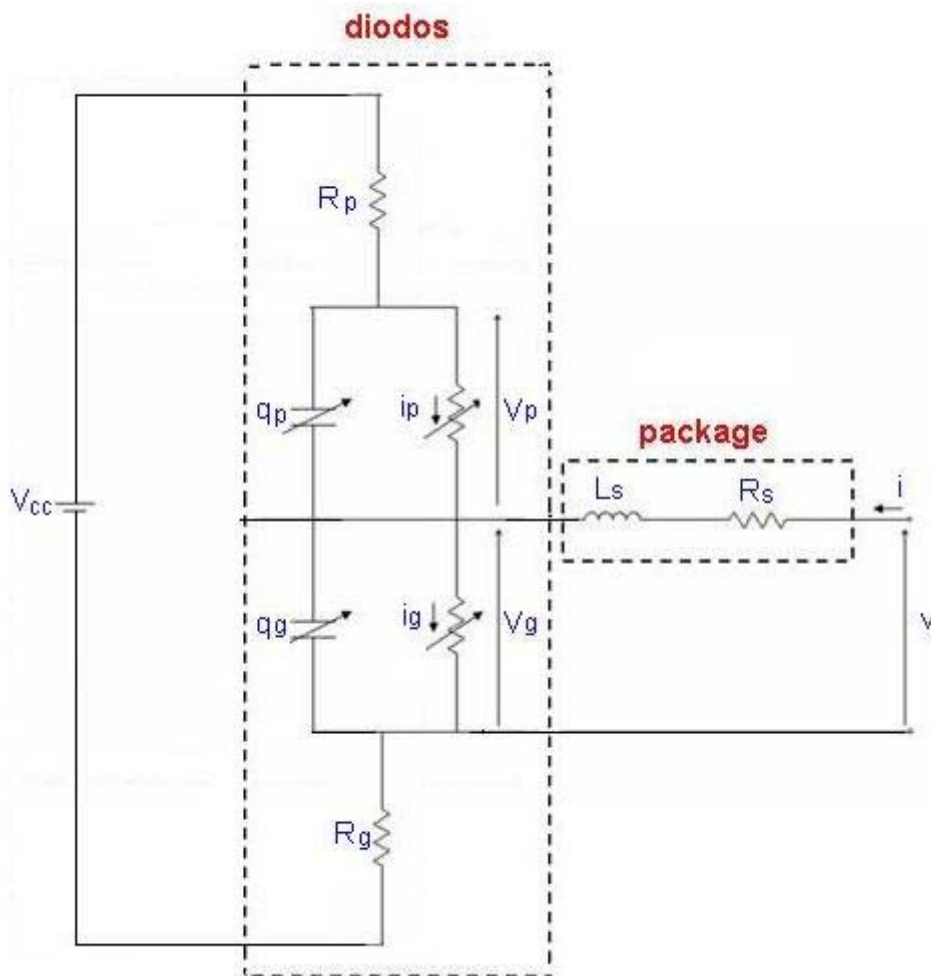


FIGURA 3.3 – Circuito equivalente para cargas digitais.

Cada transistor foi modelado como uma fonte de corrente em paralelo a uma resistência. A partir do equivalente de Norton chegou-se a representação esquemática da figura 3.2. Os diodos foram modelados com um resistor variável em paralelo com um capacitor também variável, sendo desprezadas a resistência e indutância séries do mesmo.

Pode-se notar que o circuito utilizado para a carga é o mesmo que o utilizado para a fonte, porém sem a fonte de corrente.

### 3.2.1 Equações

As equações foram obtidas através da análise das malhas e dos nós do circuito equivalente, conforme representado abaixo.

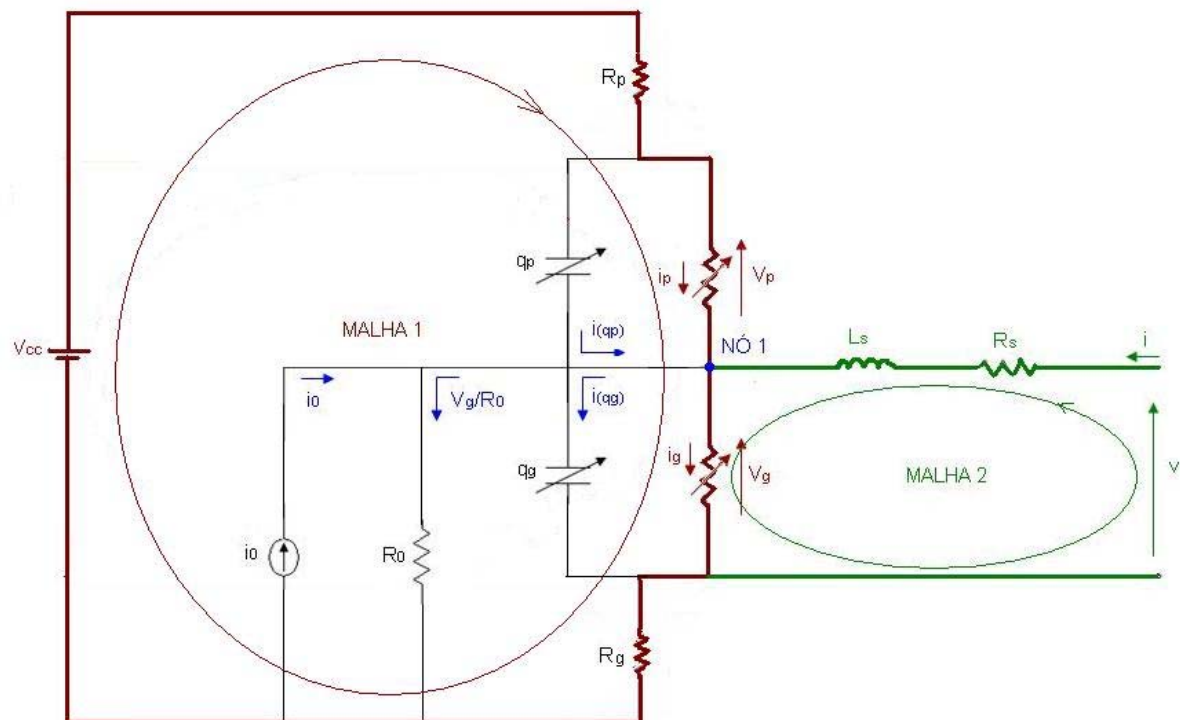


FIGURA 3.4 – Análise das malhas e do nó.

Malha 1:

$$V_g + R_g \left[ i_g(V_g) + \frac{dq_g(V_g)}{dt} \right] + V_p + R_p \left[ i_p(V_p) + \frac{dq_p(V_p)}{dt} \right] - V_{cc} = 0 \quad (3.1)$$

Malha 2:

$$R_s i + \frac{dL_s}{dt} i + V_g + R_g \left[ i_g(V_g) + \frac{dq_g(V_g)}{dt} \right] - v = 0 \quad (3.2)$$

Nó 1:

$$i_g(V_g) - i_p(V_p) + \frac{d}{dt} q_g(V_g) - \frac{d}{dt} q_p(V_p) + \frac{V_g}{R_0} - i_0 - i = 0 \quad (3.3)$$

A corrente e a carga do diodo estão representadas pelas equações 3.4 e 3.5.

$$i_{g, p}(V_{g, p}) = I_s (1 - e^{-V_{g, p}/V_T}) \quad (3.4)$$

$$q_{g, p}(V_{g, p}) = C_{jo} \left[ V_{g, p} - |V_{g, p}| + \left( \frac{V_0}{1-M} \right) \left( 1 + \frac{|V_{g, p}|}{V_j} \right)^{1-M} \right] \quad (3.5)$$

Sendo:

- $i_{g,p}$  - corrente do diodo
- $I_s$  - corrente de fuga do diodo
- $V_T$  - tensão térmica
- $C_{jo}$  - capacitância sem polarização externa
- $V_0$  - tensão de junção sem polarização externa
- $M$  - coeficiente adimensional relativo à capacitância em polarização reversa

### 3.2.2 Método Trapezoidal

Através do método trapezoidal é possível obter o valor da função numa média entre os momentos  $n$  e  $n+1$ . As equações 3.6 e 3.7 representam esse método.

$$f(t + \Delta t/2) \approx \frac{f(t + \Delta t) + f(t)}{2} = \frac{f^{n+1} + f^n}{2} \quad (3.6)$$

$$f'(t + \Delta t/2) \approx \frac{f(t + \Delta t) - f(t)}{\Delta t} = \frac{f^{n+1} - f^n}{\Delta t} \quad (3.7)$$

Aplicando a equação 3.6 nos termos sem derivadas e a equação 3.7 nos termos com derivadas nas equações 3.1, 3.2 e 3.3 obtêm-se respectivamente as equações 3.8, 3.9 e 3.10.



$$\begin{aligned}
& V_g^{n+1} + V_g^n + R_g \left\{ i_g(V_g^{n+1}) + i_g(V_g^n) + [q_g(V_g^{n+1}) - q_g(V_g^n)] \frac{2}{\Delta t} \right\} + \\
& V_p^{n+1} + V_p^n + R_p \left\{ i_p(V_p^{n+1}) + i_p(V_p^n) + [q_p(V_p^{n+1}) - q_p(V_p^n)] \frac{2}{\Delta t} \right\} \\
& - 2V_{CC} = 0 = V_1
\end{aligned} \tag{3.8}$$

$$\begin{aligned}
& (i^{n+1} - i^n) + R_s (i^{n+1} + i^n) + V_g^{n+1} + V_g^n + R_g \left\{ i_g(V_g^{n+1}) + \right. \\
& \left. i_g(V_g^n) + [q_g(V_g^{n+1}) - q_g(V_g^n)] \frac{2}{\Delta t} \right\} - 2v^{n+1/2} = 0 = V_2
\end{aligned} \tag{3.9}$$

$$\begin{aligned}
& i_g(V_g^{n+1}) + i_g(V_g^n) - i_p(V_p^{n+1}) - i_p(V_p^n) + \frac{2}{\Delta t} [q_g(V_g^{n+1}) - q_g(V_g^n) - q_p(V_p^{n+1}) + q_p(V_p^n)] \\
& + \frac{V_g^{n+1} + V_g^n}{R_0} - 2i_0^{n+1/2} - i^{n+1} - i^n = 0 = I
\end{aligned} \tag{3.10}$$

Sendo V1, V2 e I os resíduos da equação.

### 3.2.3 Método de Newton Raphson

Para achar a solução da equação foi aplicado o método numérico de Newton Raphson, pelo qual o valor do elemento no tempo n+1 é igual ao valor do elemento no tempo n diminuído do valor da função no tempo n dividido por sua derivada, ou seja:

$$x_{n+1} = x_n - \frac{f(x_n)}{f'(x_n)} \tag{3.12}$$

A forma matricial para o Método de Newton para o sistema de equações 3.8, 3.9 e 3.10 para o n-ésimo passo no tempo e para a m-ésima iteração do método é dada por:

$$\begin{pmatrix} i^{n+1} \\ V_g^{n+1} \\ V_p^{n+1} \end{pmatrix}_{m+1} = \begin{pmatrix} i^{n+1} \\ V_g^{n+1} \\ V_p^{n+1} \end{pmatrix}_m - \begin{pmatrix} \frac{\partial V_1}{\partial i^{n+1}} & \frac{\partial V_1}{\partial V_g^{n+1}} & \frac{\partial V_1}{\partial V_p^{n+1}} \\ \frac{\partial V_2}{\partial i^{n+1}} & \frac{\partial V_2}{\partial V_g^{n+1}} & \frac{\partial V_2}{\partial V_p^{n+1}} \\ \frac{\partial I}{\partial i^{n+1}} & \frac{\partial I}{\partial V_g^{n+1}} & \frac{\partial I}{\partial V_p^{n+1}} \end{pmatrix}_m^{-1} \begin{pmatrix} V_1 \\ V_2 \\ I \end{pmatrix}_m \quad (3.13)$$

Calculando-se as derivadas e resolvendo a matriz inversa tem-se:

$$\begin{pmatrix} i^{n+1} \\ V_g^{n+1} \\ V_p^{n+1} \end{pmatrix}_{m+1} = \begin{pmatrix} i^{n+1} \\ V_g^{n+1} \\ V_p^{n+1} \end{pmatrix}_m - \frac{1}{f} \begin{pmatrix} -ae & ae+bd & -ab \\ ce & b & bc \\ a+cd & -a & -ac \end{pmatrix}_m \begin{pmatrix} V_1 \\ V_2 \\ I \end{pmatrix}_m \quad (3.14)$$

Onde:

$$a = 1 + R_g i_g'(V_g^{n+1}) + R_g q_g'(V_g^{n+1}) \frac{2}{\Delta t} \quad (3.15)$$

$$b = 1 + R_p i_p'(V_p^{n+1}) + R_p q_p'(V_p^{n+1}) \frac{2}{\Delta t} \quad (3.16)$$

$$c = R_s + \frac{2L_s}{\Delta t} \quad (3.17)$$

$$d = i_g'(V_g^{n+1}) + q_g'(V_g^{n+1}) \frac{2}{\Delta t} + \frac{1}{R_0} \quad (3.18)$$

$$\mathbf{e} = \mathbf{i}_p'(V_p^{n+1}) + \mathbf{q}_p'(V_p^{n+1}) \frac{2}{\Delta t} \quad (3.19)$$

$$\mathbf{f} = \mathbf{ace} + \mathbf{bcd} + \mathbf{ab} \quad (3.20)$$

Desta forma são calculados pelo modelo de fontes e cargas aqui apresentados os valores de  $i$ ,  $V_g$  e  $V_p$  e devolvido para o FEM o valor de  $v$ . A iteração continua até se obter valores aceitáveis para os resíduos.

### 3.3 FORMA DE ONDA

O pulso de onda utilizado pelo software ICX aproxima-se de um pulso quadrado. Para isso foi feita a modelagem de tal pulso utilizando-se as funções da tangente hiperbólica deslocadas no tempo, conforme é mostrado na equação:

$$i(t) = \left\{ \frac{\tanh[2\pi(t-3)/T] + 1}{2} - \frac{\tanh[2\pi(t-13)/T] + 1}{2} \right\} i_0 \quad (3.21)$$

Sendo,

- $i_0$  - valor da fonte de corrente
- $T$  - período de tempo, que controla se o pulso é mais ou menos rápido.

Neste trabalho foi utilizado o valor de  $T=2$  ns.

A forma de onda obtida está representada na figura 3.5.

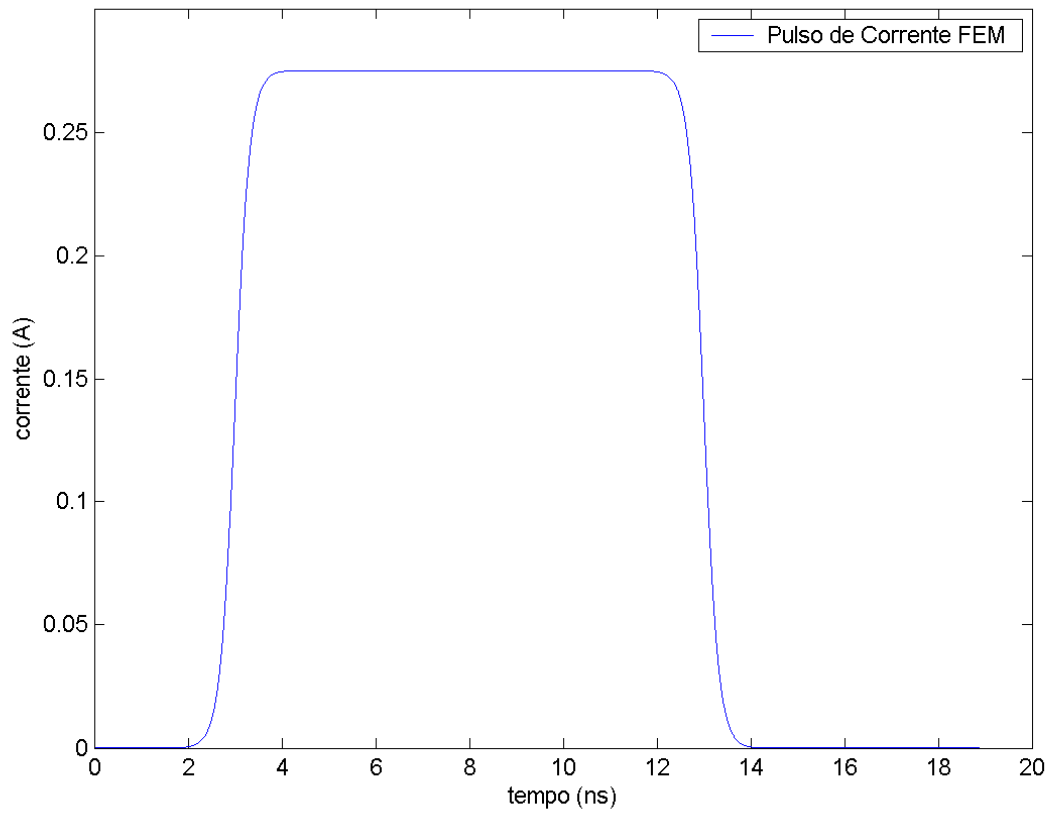


FIGURA 3.5 – Pulso de corrente para o FEM.

#### 4 OBTENÇÃO DOS PARÂMETROS UTILIZADOS

Os parâmetros utilizados foram obtidos a partir do modelo IBIS do componente 74LCX125. Alguns deles foram obtidos de forma direta e outros através de equações e aproximações das curvas fornecidas pelo modelo IBIS. Os parâmetros obtidos e a forma de obtenção de cada um deles será descrita a seguir.

O valor da resistência dos transistores foi obtido pela parte linear da curva do estado baixo (*pulldown*) dos transistores, fornecida pelo modelo IBIS. Dividindo-se a tensão pela corrente, chega-se a  $R_0=11,92\Omega$ , que foi aproximado para o valor de  $R_0=12\Omega$  conforme representado na figura 4.1.

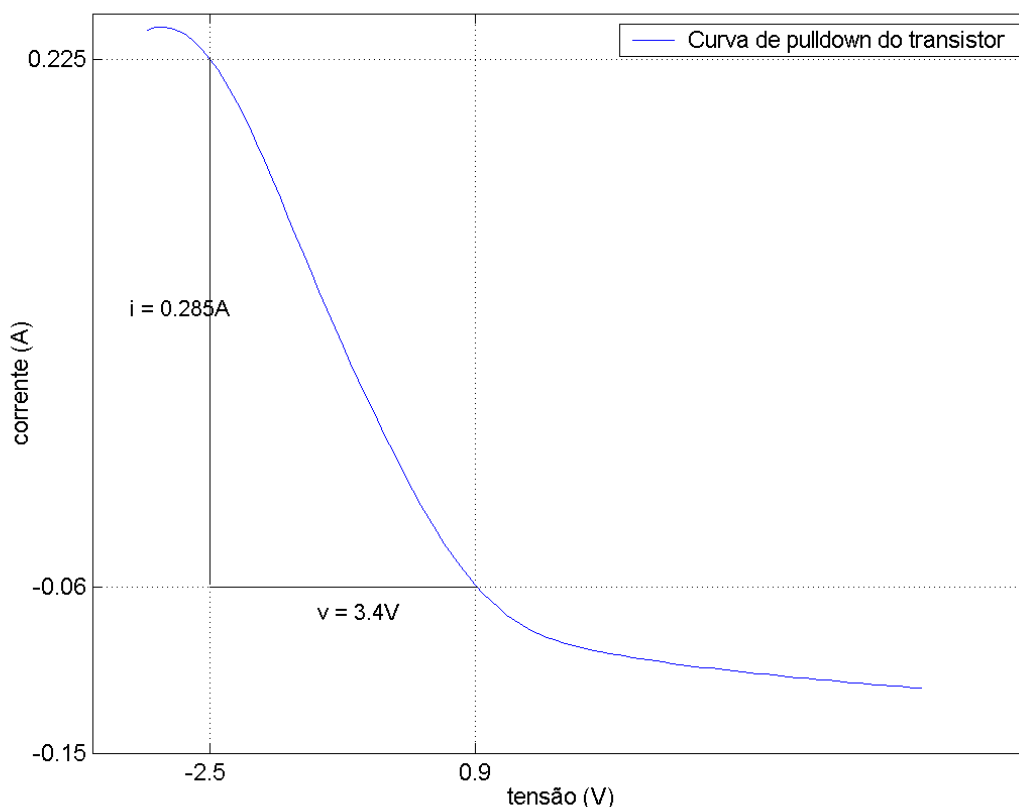


FIGURA 4.1 – Curva de *pulldown* dos transistores do modelo IBIS.

A partir de  $R_0$ , obteve-se  $i_0$ . Como a tensão  $V_{cc}$  desejada é de 3,3V, o valor de  $i_0$  é o igual a  $V_{cc}/R_0$ , ou seja,  $i_0=0,275A$ .

Para a obtenção dos parâmetros  $I_s$ ,  $n$  e  $V_T$  do diodo foi usada a equação 4.1, que indica o valor da tensão no modelo do diodo dado pela figura 4.2.

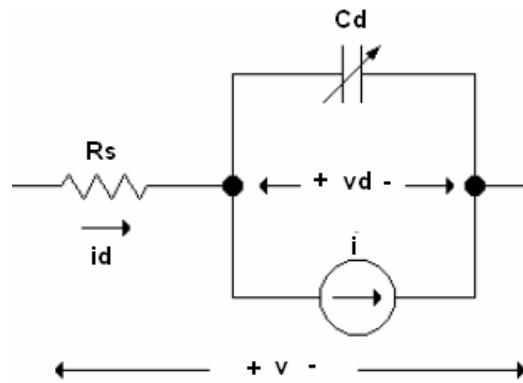


FIGURA 4.2 – Modelo do diodo.

$$v = n V_T \ln\left(\frac{i}{I_s} + 1\right) + R_s i \quad (4.1)$$

Sendo  $v$  a tensão entre os terminais do diodo e  $R_s$  a resistência série.

Reescrevendo a equação 4.1 e considerando-se que  $i \gg I_s$ , chega-se a equação 4.2.

$$n V_T \ln(i) - n V_T \ln(I_s) = v - R_s i \quad (4.2)$$

Pode-se aproximar a equação 4.2 a uma equação da reta sendo:

$$A = n V_T \quad (4.3)$$

$$B = - n V_T \ln(I_s) \quad (4.4)$$

$$x = \ln(i) \quad (4.5)$$

$$y = v - R_s i \quad (4.6)$$

Primeiro foi calculado o valor de  $R_s$  através da divisão da tensão pela corrente, obtidos pela parte linear da curva do diodo fornecida pelo modelo IBIS, conforme mostra a figura 4.3.

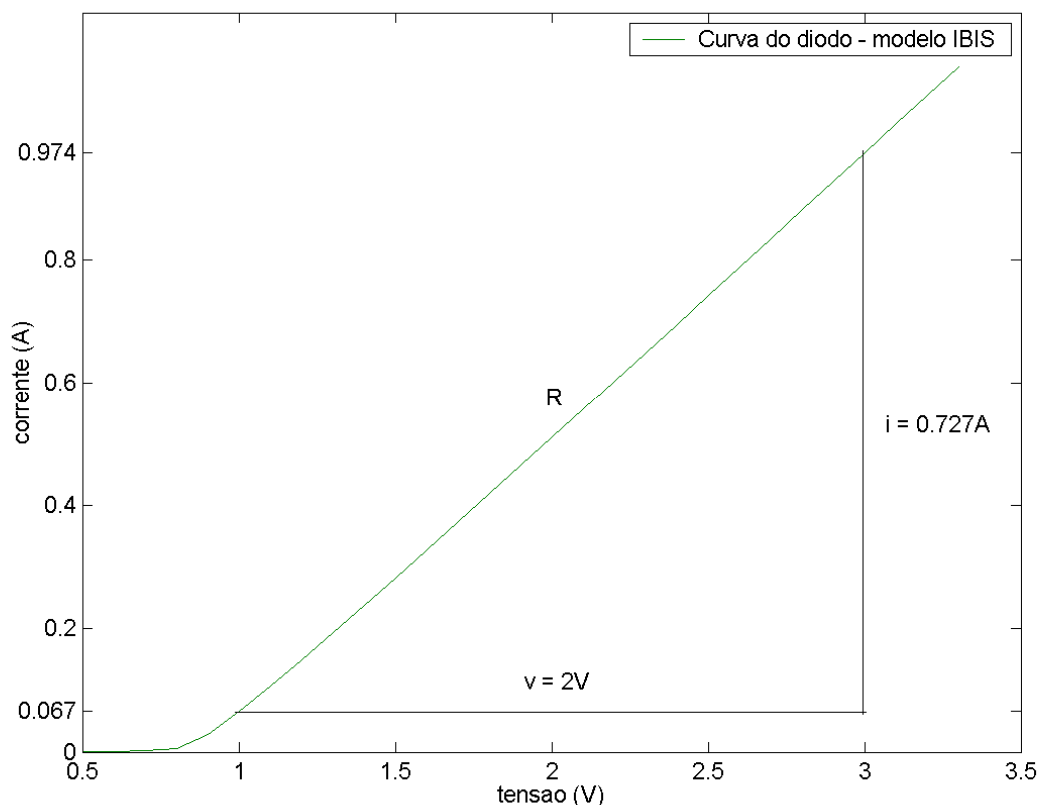


FIGURA 4.3 – Curva do diodo do modelo IBIS

O valor obtido para  $R_s$ , pelo gráfico foi de  $2,75\Omega$ .

Este valor foi substituído na equação 4.6, juntamente com os valores de  $i$  e  $v$  provenientes da curva do diodo. O mesmo foi feito na equação 4.5 para obter o valor de  $x$ . Com  $x$  e  $y$  calculados, acharam-se as raízes  $A$  e  $B$  do polinômio  $Ax+B=y$ . A partir de  $A$  e  $B$  chegou-se aos valores de  $n$ ,  $V_T$  e  $I_s$ . Com todos os valores substituídos na equação 4.1 foi plotada curva do diodo modelada por esta equação.

A fim de se melhorar os resultados e chegar a uma curva o mais próximo possível da fornecida pelo modelo IBIS, foram feitas várias interações para obter o valor de  $R_s$ . O melhor resultado, apresentado pela figura 4.4, foi de  $R_s=2,1\Omega$ . Com esse valor chegou-se a  $A = 0,0455$ ,  $B=0,09624$ . Substituindo o valor de  $A$  na equação 4.3, achou-se  $n=1,82$ , para um  $V_T=25mV$ . Com esses valores na equação 4.4, achou-se que  $I_s=0,651562135nA$ .

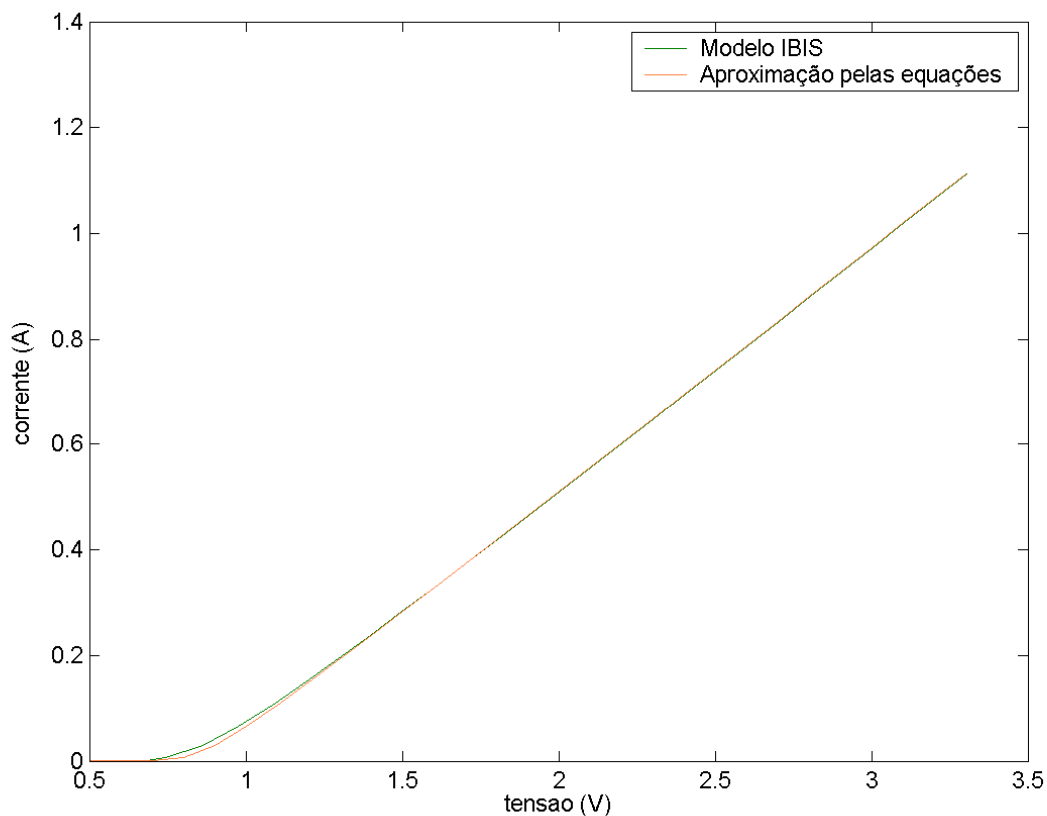


FIGURA 4.4 – Aproximação da curva do diodo pelas equações.

Os valores de  $L_s$ ,  $R_s$  e  $q_{g,p}$  foram obtidos diretamente do modelo IBIS.

- $L_s = L_{pkg} = 3,3nH$
- $R_s = R_{pkg} = 0,1\Omega$
- $C_{jo} = q_{g,p} = C_{comp} = 8nF$

Para os valores de  $V_0$ ,  $m$  e  $\delta$  (carga de difusão), foram usados os valores típicos, ou seja,  $V_0=1$ ,  $m=0,5$  e  $\delta=0$

A tabela com os valores utilizados para fontes, cargas e a fonte secundária, usada para análise do *crosstalk*, estão tabela 1.



	<b>FONTE1</b>	<b>FONTE2</b>	<b>CARGA</b>	
<i>L<sub>s</sub></i>	3,3	3,3	3,3	nH
<i>R<sub>s</sub></i>	0,1	0,1	0,1	ohm
<i>I<sub>s</sub></i>	0,651562135e-9	0,651562135e-9	0,651562135e-9	A
<i>n<sub>t</sub></i>	1,82	1,82	1,82	
<i>V<sub>T</sub></i>	0,025	0,025	0,025	V
<i>C<sub>jo</sub></i>	4e-3	4e-3	4e-3	nF
<i>V<sub>0</sub></i>	1	1	1	V
<i>m</i>	0,5	0,5	0,5	
<i>δ</i>	0	0	0	ns
<i>R<sub>0</sub></i>	12	12	1000	ohm
<i>V<sub>cc</sub></i>	3,3	3,3	3,3	V
<i>i<sub>0</sub></i>	0,275	0	0	A

TABELA 1 – Valores utilizados como parâmetros para as fontes e cargas digitais.

## 5 RESULTADOS

### 5.1 LINHA SIMPLES

Para simulação de *overshoot* e *undershoot* foi utilizado o esquema de uma linha simples ligando uma fonte a uma carga. No ICX essa ligação foi feita utilizando dois CI's 74LCX125, ligando o pino de saída de um ao pino de entrada de outro.

O comprimento da trilha estudada é de 10 mm e sua largura de 0,5 mm, conforme mostra a figura 5.1.

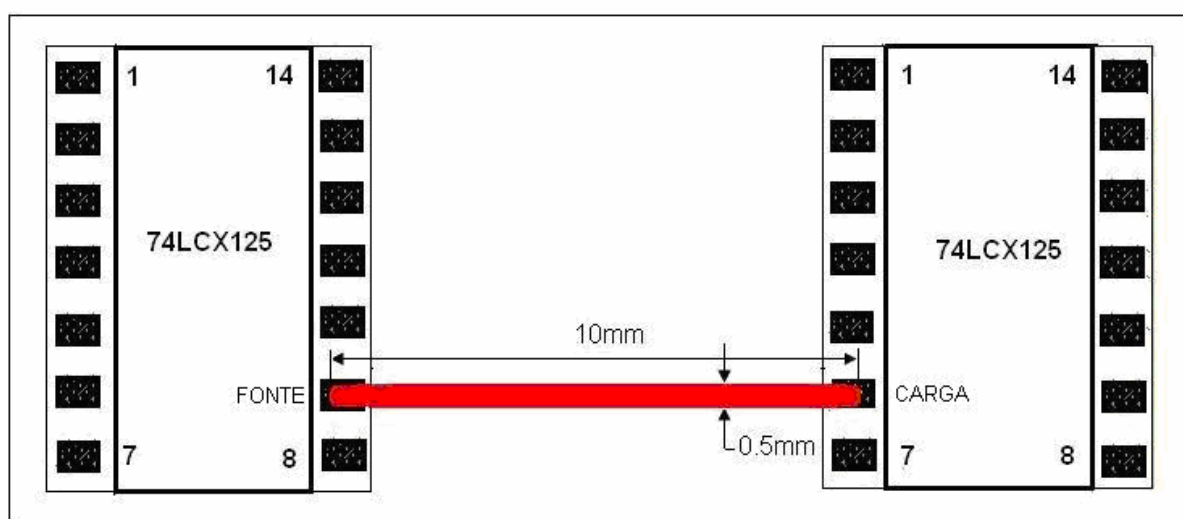


FIGURA 5.1 – Estrutura de linha simples para o ICX.

A placa em análise possui apenas duas camadas, sendo a primeira constituída de cobre, aqui chamado de “terra”, com resistividade de 10 elevado a sexta potencia S/mm. As camadas laterais também são constituídas de cobre. O material isolante é o FR4, com permissividade de 4,5 e relutividade 1. As camadas podem ser visualizadas na figura 5.2, a qual também representa o circuito utilizado pelo FEM, desenhado no software GID.

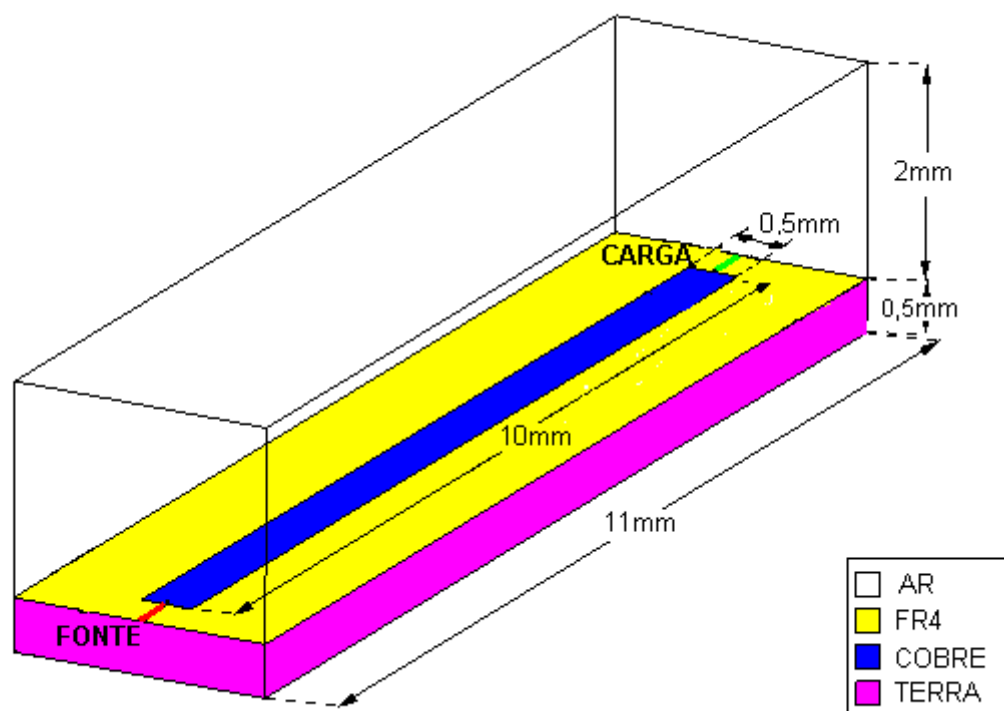


FIGURA 5.2 – Estrutura de linha simples para o FEM.

Para a análise pelo FEM, foi colocada em cada extremidade da trilha uma pequena linha de 0,5 mm ligando a mesma ao potencial de terra. A linha que representa a fonte digital foi assinalada com a condição "FONTE", cujos parâmetros encontram-se na tabela 1. Os valores aplicados a essa linha para a fonte digital estão indicados na primeira coluna da tabela 1 no capítulo 4.

Após a divisão da estrutura foi gerada uma malha de 264 nós e 850 tetraedros. Foi escolhido um tempo de simulação de 20ps, duração da fonte de 0,25ns, passo de tempo normalizado de 5 e 10 iterações por passo.

Os mesmos procedimentos e condições descritos acima foram aplicados para simular a tensão na carga digital, linha assinalada com a opção "CARGA" na figura 5.2, porém ao invés de utilizar a coluna 1 tabela 1, foi utilizada a coluna 3 da mesma. As tensões foram medidas em ambas as linhas, tanto na fonte quanto na carga digital.

Foram realizadas análises separadas para as fontes e para as cargas. Os resultados obtidos para as fontes, pelo FEM e pelo ICX, estão na figura 5.3, na qual se podem ver os picos de tensão positivos, *overshoot*, e uma oscilação até a

estabilização em 3,3V, seguidos de um pico de tensão negativo, *undershoot*, e mais uma pequena oscilação.

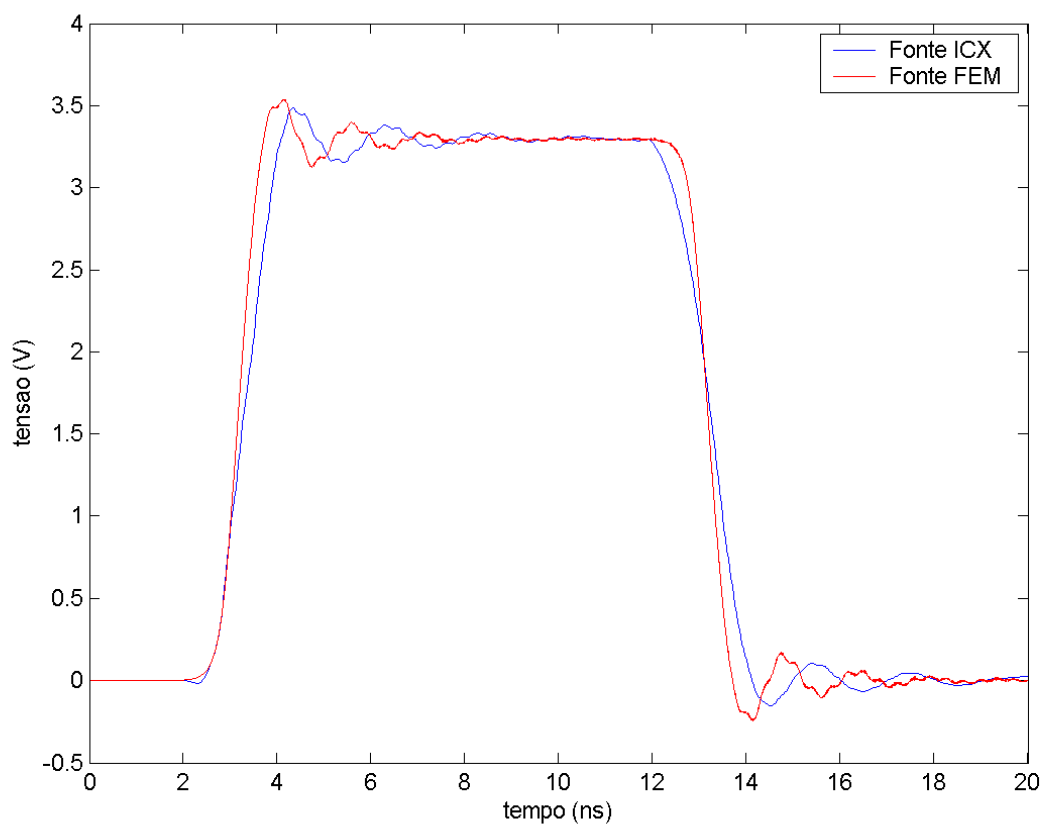


FIGURA 5.3 – Tensão em função do tempo obtida na fonte.

Os resultados obtidos para as cargas, tanto pelo FEM quanto pelo o ICX podem ser vistas na figura 5.4.

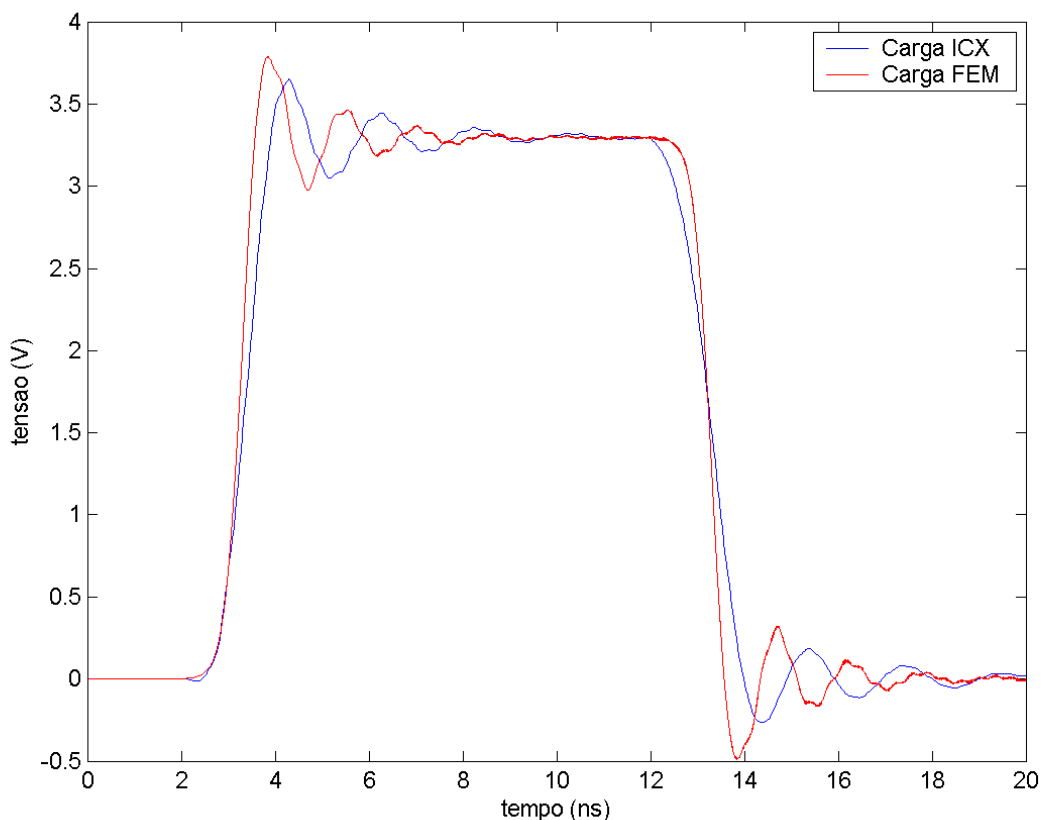


FIGURA 5.4 – Tensão em função do tempo obtida na carga.

A simulação no ICX mostrou diferentes resultados quando se variou a resolução de tempo aplicada. Para resoluções de tempo maiores observam-se maiores picos de *overshoot* e *undershoot* e uma maior oscilação. Os picos de tensão e as oscilações diminuem com a diminuição da resolução de tempo. Quanto menor a resolução, mais elementos são agregados à análise. Por exemplo, para a linha em questão, para a resolução de tempo de 20ps, foram utilizados 1001 pontos para fazer o gráfico. Para a resolução de 30ps, 668 e para a de 50ps foram utilizados 401 pontos. As diferentes curvas obtidas pelo ICX variando-se a resolução de tempo, tanto para a fonte quanto para a carga podem ser vistas nas figuras 5.5 e 5.6 respectivamente.

A comparação dos resultados entre o FEM e o ICX foi feita utilizando-se a resolução de tempo de 30ps, que foi a que mais se aproximou dos resultados obtidos pelo FEM.

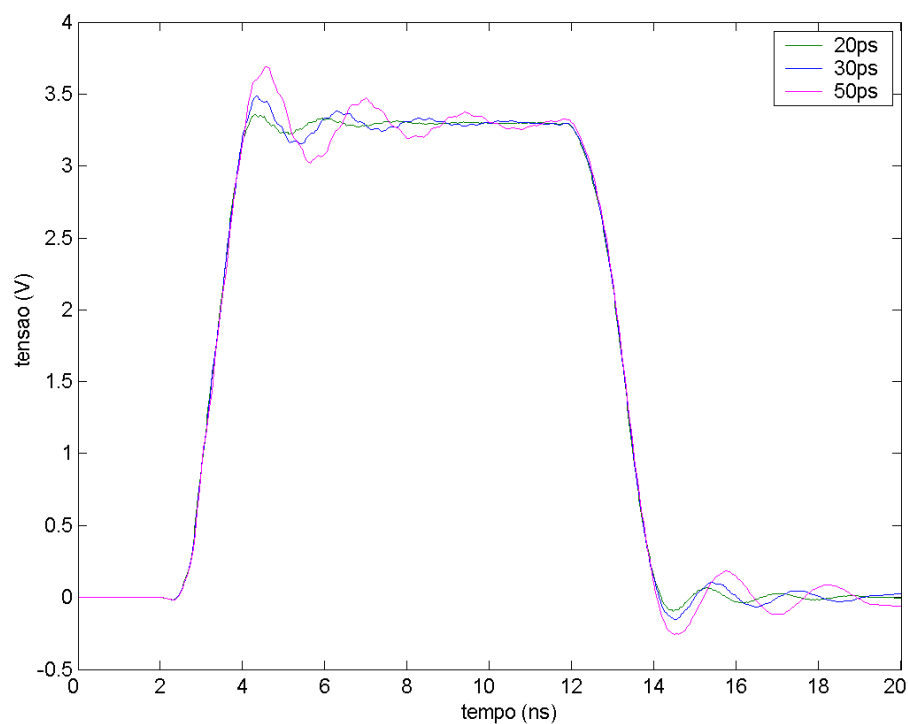


FIGURA 5.5 – Tensão em função do tempo obtida na fonte para diferentes resoluções de tempo do ICX.

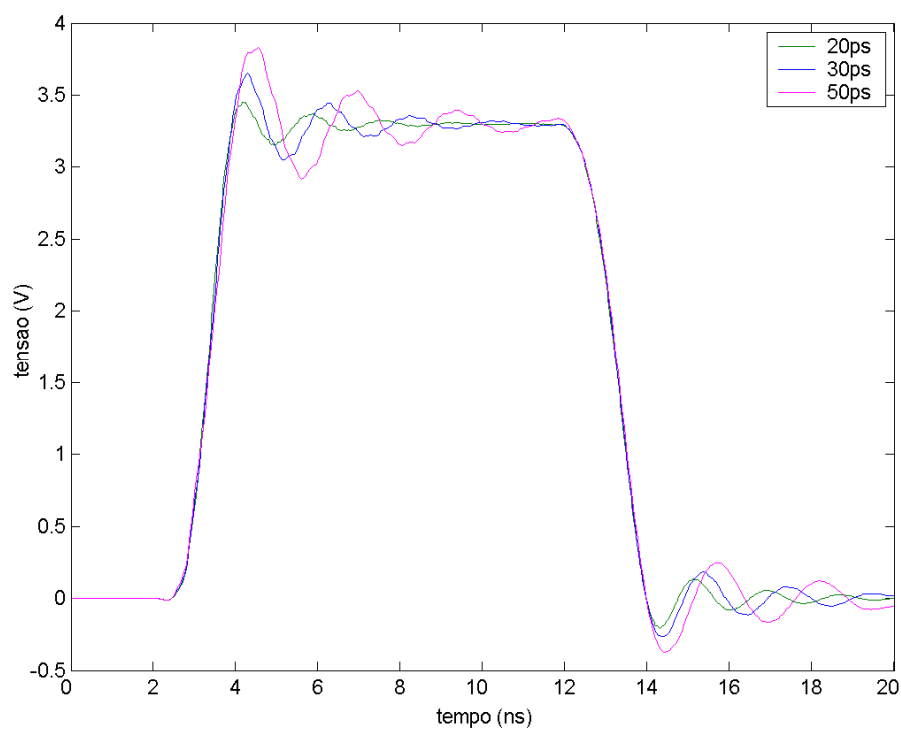


FIGURA 5.6 – Tensão em função do tempo obtida na carga para as diferentes resoluções de tempo do ICX.

Para eliminar o *overshoot* e o *undershoot* foi colocado na fonte um resistor de terminação de  $71\Omega$ , que é o mesmo valor da impedância da trilha, a qual foi calculada pelo ICX. Esse valor foi adicionado ao valor da resistência  $R_s$ , passando esta a medir  $71,1\Omega$ , considerando-se assim que o casamento de impedância entre a fonte e a trilha ocorre dentro do CI.

O mesmo procedimento foi feito no ICX através da adição de uma terminação *What-if*, que é uma terminação própria do ICX para simulações, que produz o mesmo efeito de se aplicar um resistor em série com a trilha. Essa terminação, chamada *phantom*, é colocada tão próxima do CI como se estivesse dentro do mesmo, assim como foi feito para a análise pelo FEM.

Os resultados obtidos para as fontes e cargas estão nas figuras 5.7 e 5.8 respectivamente. Nas figuras pode-se observar que as oscilações foram absorvidas pelo resistor, e o resultado é praticamente o pulso quadrado original.

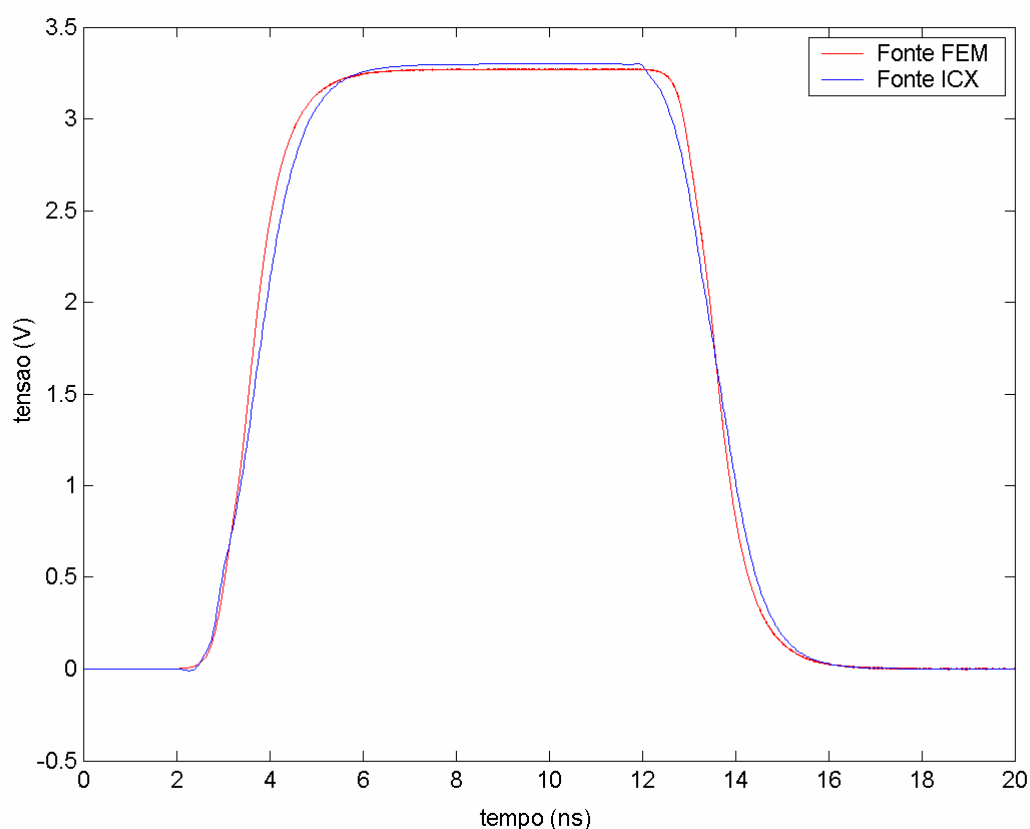


FIGURA 5.7 – Tensão em função do tempo obtida na fonte utilizando-se resistor de terminação.

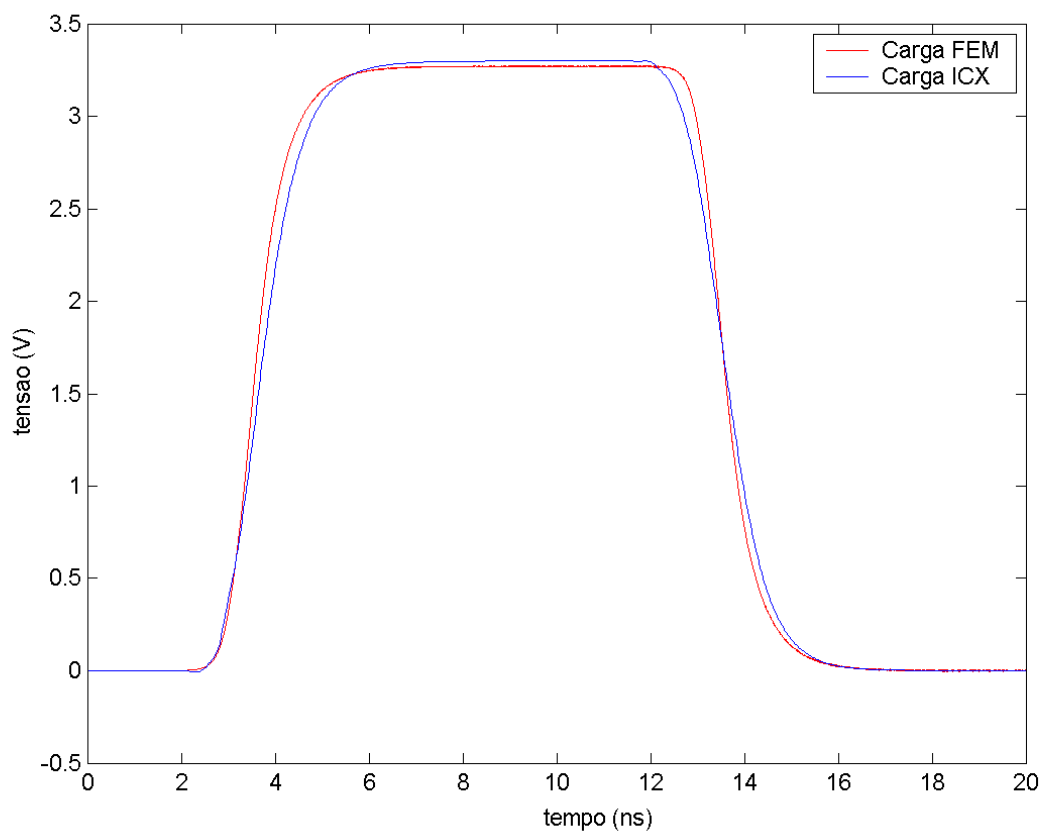


FIGURA 5.8 – Tensão em função do tempo obtida na carga utilizando-se resistor de terminação.

Para esse tipo de análise os resultados do ICX foram os mesmos para as diferentes resoluções de tempo.

## 5.2 LINHAS ACOPLADAS

A fim de se verificar o comportamento do sinal em linhas acopladas foram utilizadas as estruturas apresentadas pelas figuras 5.9 e 5.10 para o ICX e para o GID respectivamente.



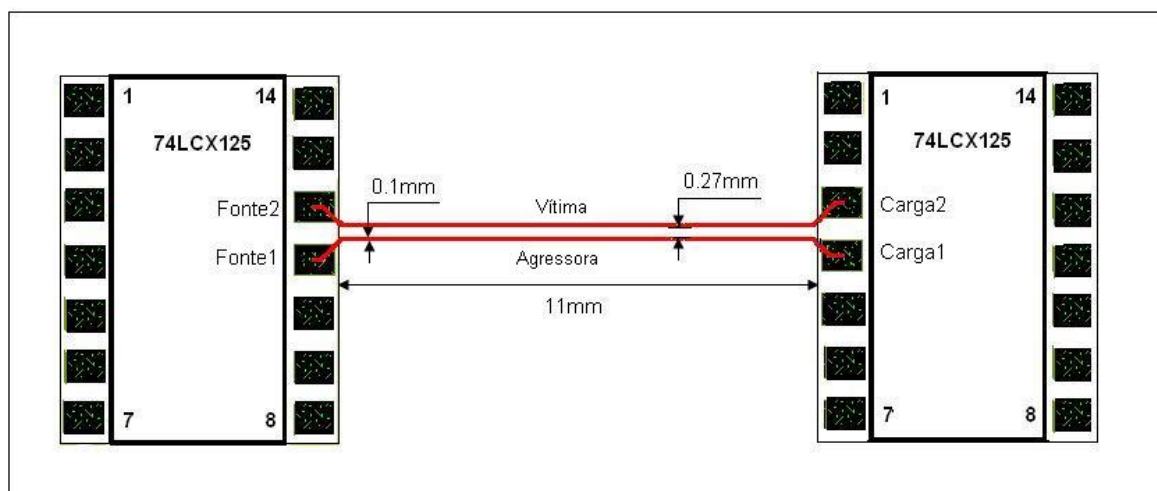


FIGURA 5.9 – Estrutura de linhas acopladas para o ICX.

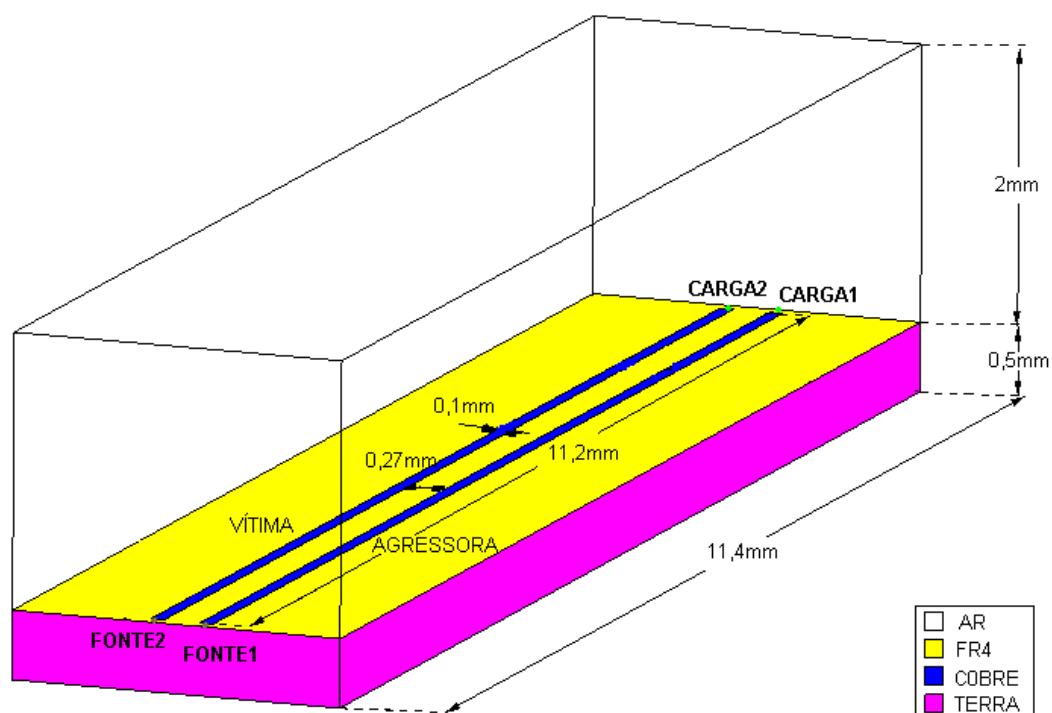


FIGURA 5.10 – Estrutura de linhas acopladas para o FEM utilizando  $h=0,5\text{mm}$ .

No ICX foram ligados dois pinos de saída, representados na figura 5.9 por “Fonte1” e “Fonte2”, a dois pinos de entrada, representados por “Carga1” e “Carga2”. Como o CI não possuía dois pinos de saída e entrada adjacentes foi alterado o modelo IBIS, trocando-se os pinos 3 com o 12. O pino 12 sendo de entrada passou a ser de saída e o pino 3 sendo de saída passou a ser de entrada.

Tal modificação foi feita apenas para uma melhor representação do circuito em análise.

As trilhas ligando os CI's possuem a largura de 0,1 mm, que é a largura usual em placas de circuito impresso de sinais de alta velocidade. Para a análise do *crosstalk* no circuito em questão o ICX não permitiu a utilização de linhas mais largas, quando se consideram aplicações em placas de circuito impresso, de 0,5mm por exemplo, uma vez que essas não são utilizadas na prática, devido a relação da impedância da linha de transmissão com a largura da trilha e a altura do dielétrico. Para manter uma impedância típica na linha de transmissão, na faixa de 50 a 70 ohms, por exemplo, uma trilha mais larga exigiria uma altura de dielétrico maior, fazendo com que a placa de circuito impresso fique muito grossa, o que é inviável na prática.

As estruturas do FEM e do ICX apresentam as mesmas dimensões, sendo a distância entre as trilhas de 0,27 mm, uma distância suficiente para visualização da interferência produzida. O comprimento das trilhas é de aproximadamente 11 mm.

Trata-se, como na estrutura de linha simples, de uma placa de apenas duas camadas, sendo a inferior o plano de referência. O material isolante utilizado foi o FR4.

Para análise pelo FEM foram aplicadas nas quatro linhas de 0,1 mm de comprimento que ligam a trilha ao plano de terra as propriedades que as identificam como fontes ou cargas. A linha designada por "FONTE1" é a que contém a fonte de corrente. Nessa linha foram aplicadas as condições da coluna 1 da tabela 1. Para a "CARGA1", que recebe o sinal da "FONTE1", foram aplicadas as condições da coluna 3 da mesma tabela. Para a "FONTE2", que está na trilha chamada vítima, foram aplicadas as condições da coluna 2 e para a "CARGA2", também na vítima, foram aplicadas as condições da coluna 3. Com isso obteve-se tanto na trilha agressora como na vítima uma baixa impedância de saída e uma alta impedância de entrada.

Os dados para a simulação no GID foram de 0,25ns para a duração da fonte de corrente, 20ns para a duração da simulação, passo normalizado igual a 1, 20 iterações por passo e singularidade igual a 1. Após a divisão da estrutura foram obtidos 732 nós e 3013 tetraedros, além de elementos lineares e triângulos.

O efeito do *crosstalk* produzido na vítima, analisando a tensão tanto na fonte quanto na carga, está mostrado nas figuras 5.11 e 5.12, para a análise nas fontes e

cargas, respectivamente. O sinal aplicado na linha agressora, com as medidas na fonte e na carga, pode ser visto na figura 5.13.

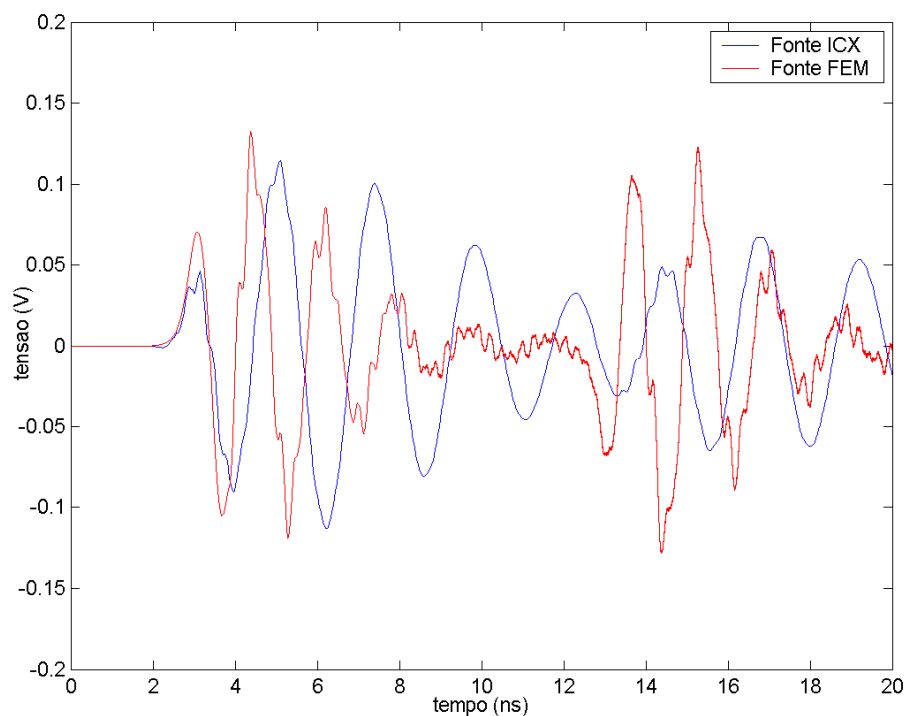


FIGURA 5.11 – Tensão em função do tempo obtida na fonte da trilha “vítima” para  $h=0,5\text{mm}$ .

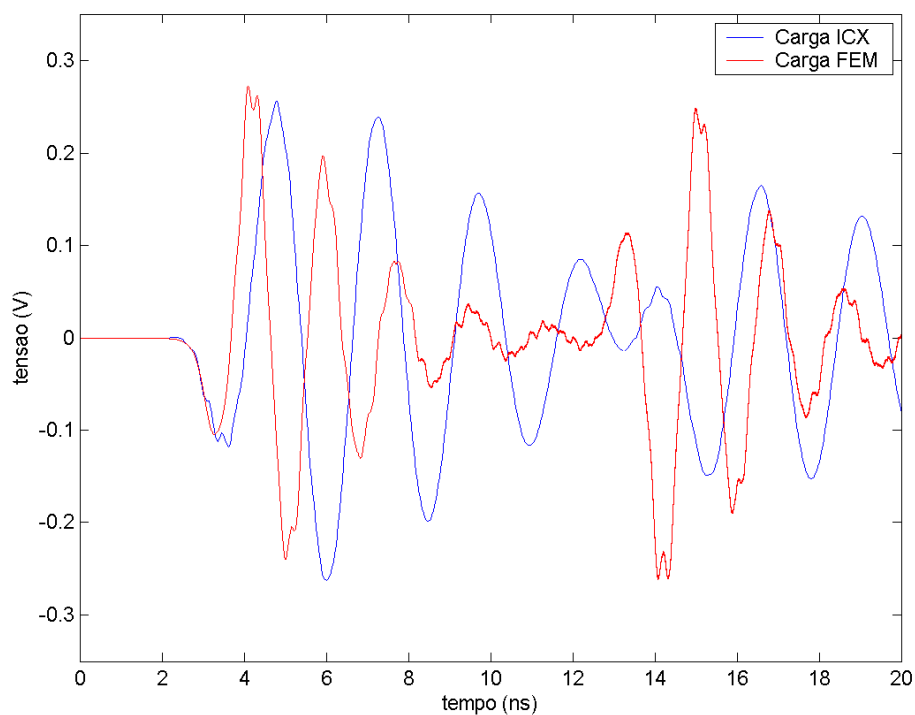


FIGURA 5.12 – Tensão em função do tempo obtida na carga da trilha “vítima” para  $h=0,5\text{mm}$ .

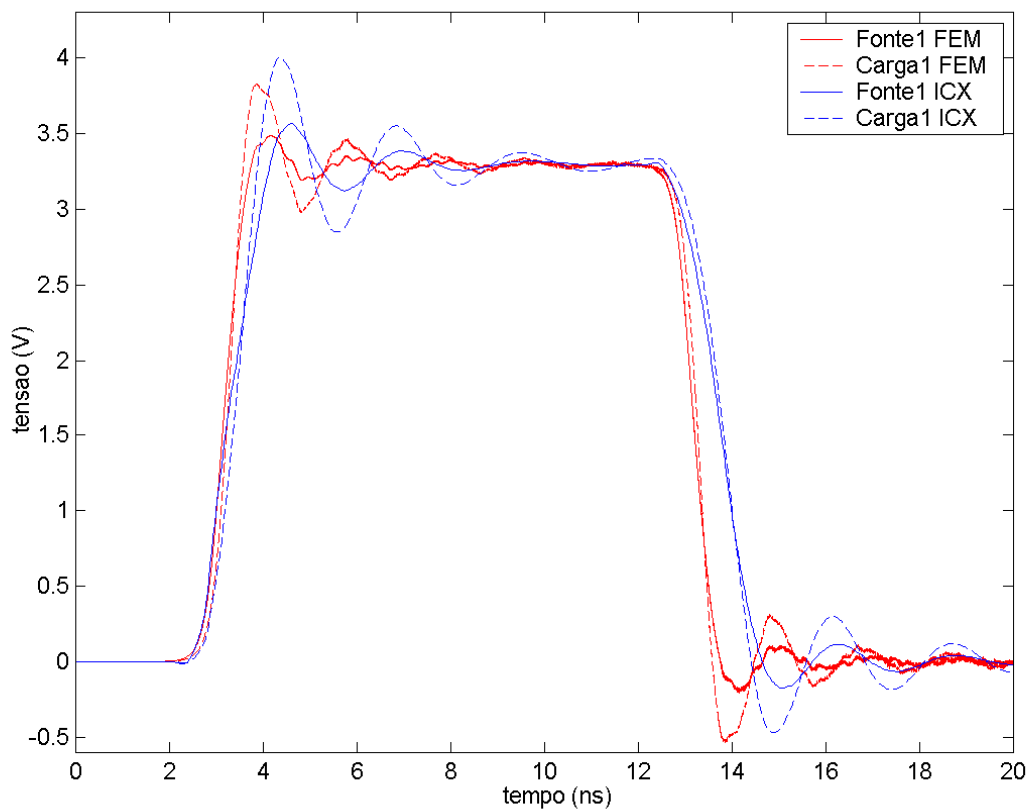


FIGURA 5.13 – Sinal obtido na fonte e na carga da trilha “agressora” para  $h=0,5\text{mm}$ .

Novamente foi possível observar que modificando-se a resolução de tempo no ICX os picos de tensão atingidos variam, conforme mostra a figura 5.14 para medidas feitas na fonte e a figura 5.15 para medidas feitas na carga.

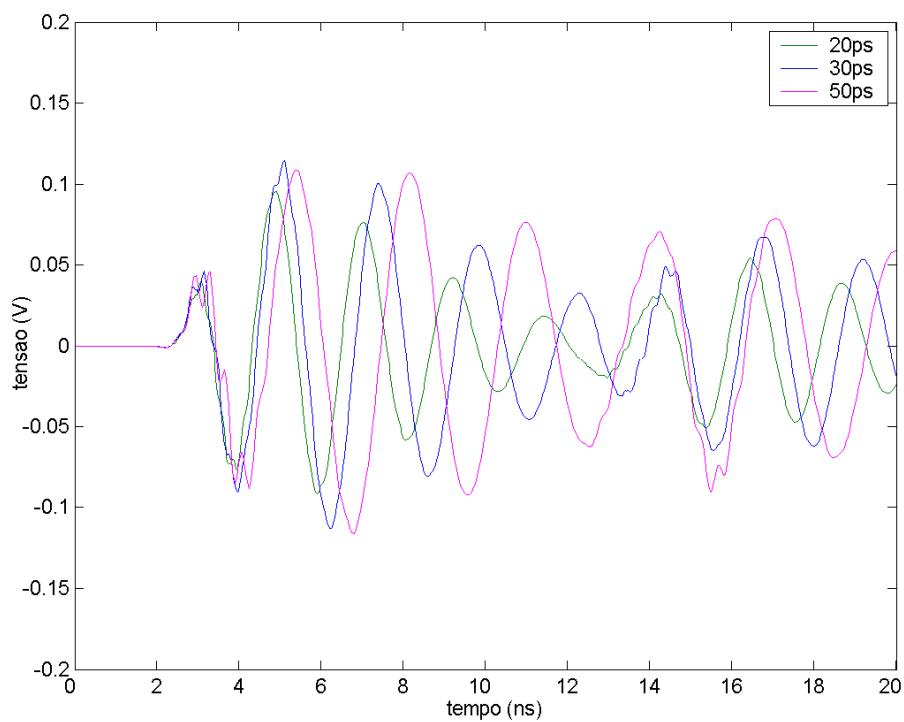


FIGURA 5.14 – Tensão em função do tempo obtida na fonte da trilha "vítima" para as diferentes resoluções de tempo do ICX, para  $h=0,5\text{mm}$ .

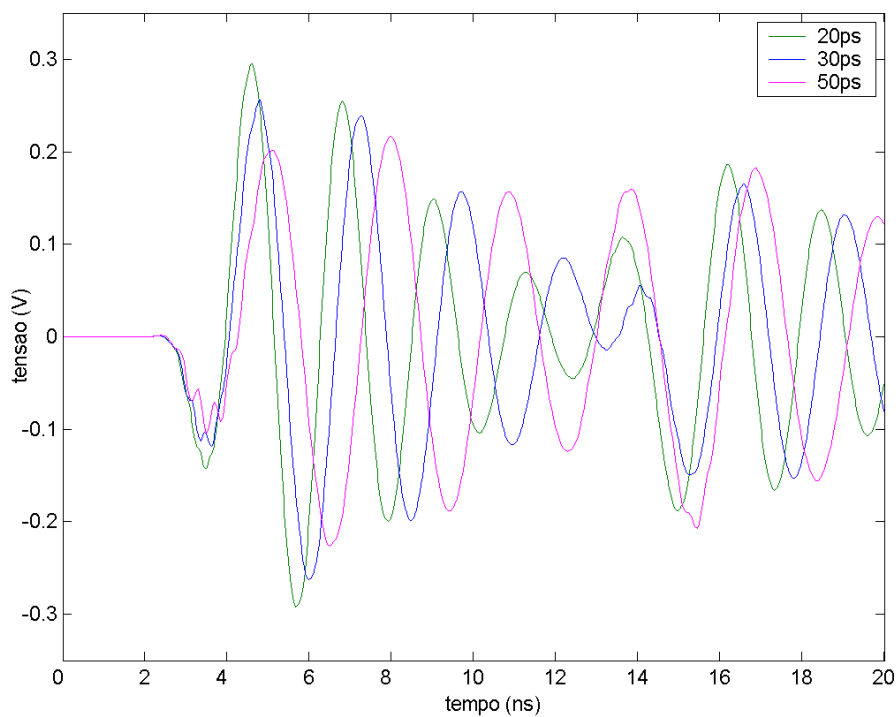


FIGURA 5.15 – Tensão em função do tempo obtida na carga da trilha "vítima" para as diferentes resoluções de tempo do ICX, para  $h=0,5\text{mm}$ .

Para diminuir os efeitos do *crosstalk* foram incluídos resistores de terminação de  $129,5\Omega$  nas fontes tanto da trilha agressora quanto da vítima. O valor de  $129,5\Omega$  é o valor calculado pelo ICX para a impedância da trilha em questão. A adição do mesmo foi feita da mesma forma que para a linha simples no capítulo 5.1. Esses resistores causam um amortecimento do sinal, conforme mostram as figuras 5.16 e 5.17 para fontes e cargas respectivamente.

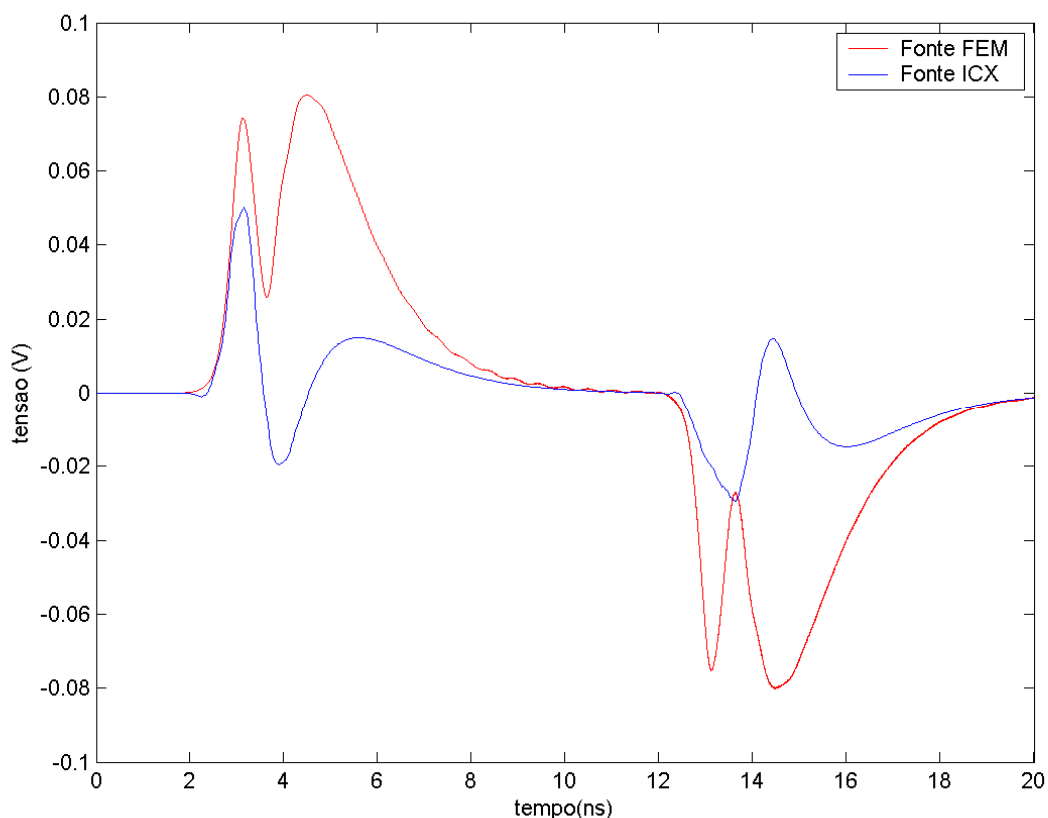


FIGURA 5.16 – Resultado da utilização de resistores de terminação nas fontes das trilhas “agressora” e “vítima” obtido na fonte da trilha “vítima” para  $h=0,5\text{mm}$ .

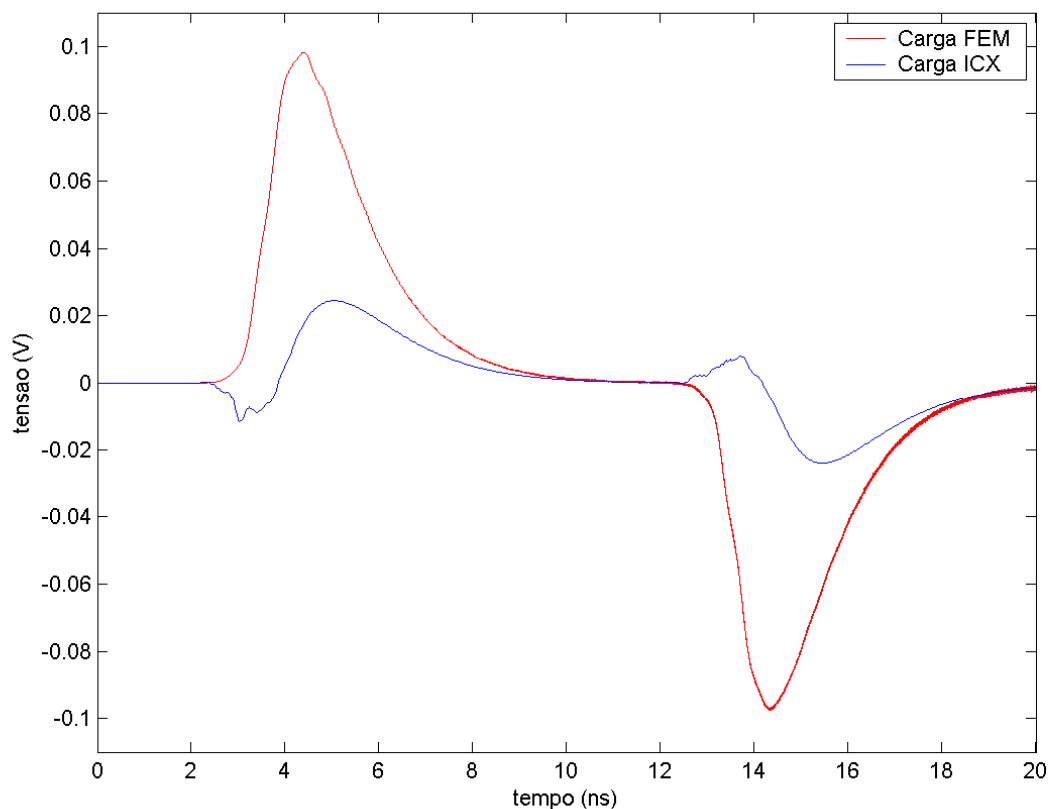


FIGURA 5.17 - Resultado da utilização de resistores de terminação nas fontes das trilhas “agressora” e “vítima” obtido na carga da trilha “vítima” para  $h=0,5\text{mm}$ .

Como pode ser observado nas figuras 5.16 e 5.17 os resultados obtidos utilizando-se resistores de terminação diferem bastante entre os dois métodos.

O efeito dos resistores de terminação na trilha agressora está representado na figura 5.18.

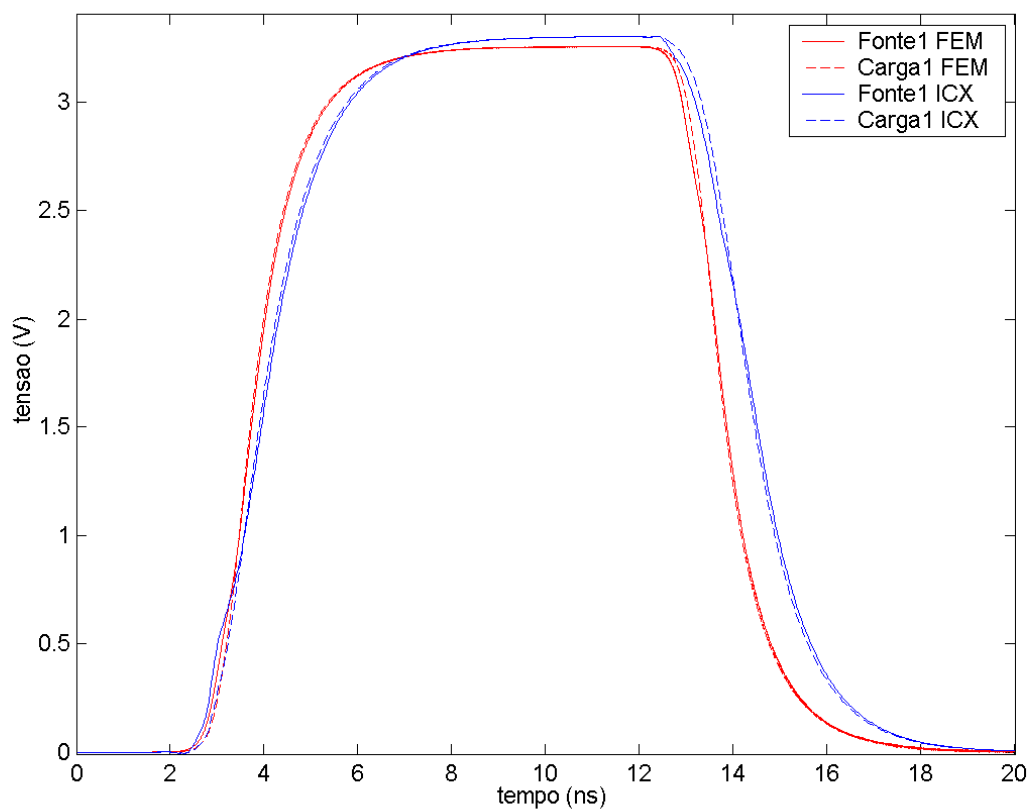


FIGURA 5.18 – Resultado da utilização dos resistores de terminação para fonte e carga da trilha “agressora” para  $h=0,5\text{mm}$ .

A modificação da resolução de tempo no ICX nessa situação também não mostrou diferenças significativas de resultados conforme mostra a figura 5.19, que são as medidas de tensão feitas na fonte da trilha vítima, e a figura 5.20, que mostra as medidas na carga. Para fins de comparação com o FEM foi utilizada a resolução de tempo de 30ps.



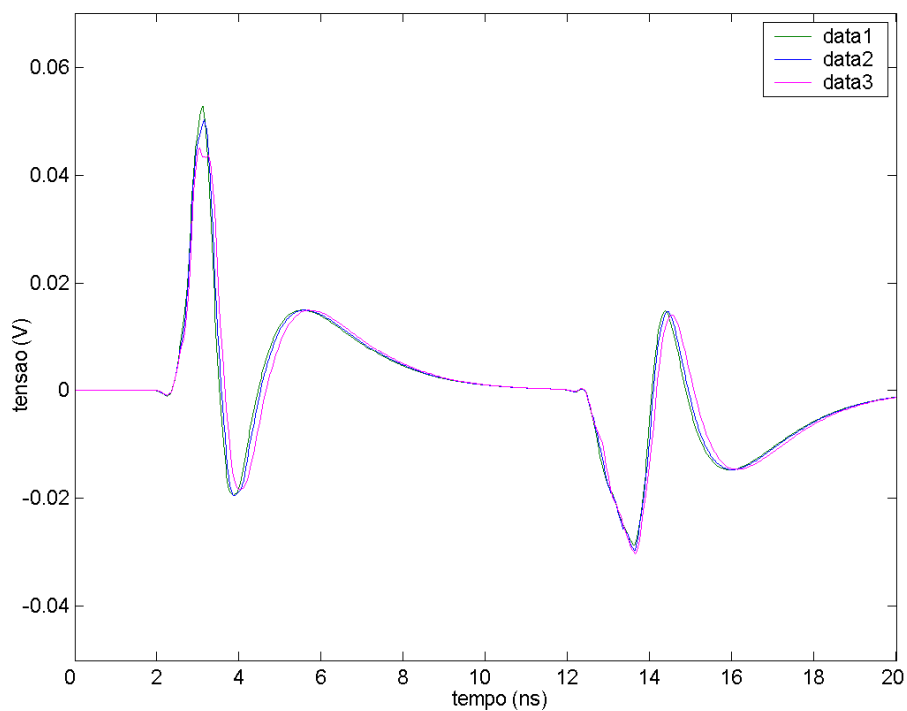


FIGURA 5.19 – Efeito dos resistores de terminação na fonte da trilha “vítima” para as diferentes resoluções de tempo do ICX para  $h=0,5\text{mm}$ .

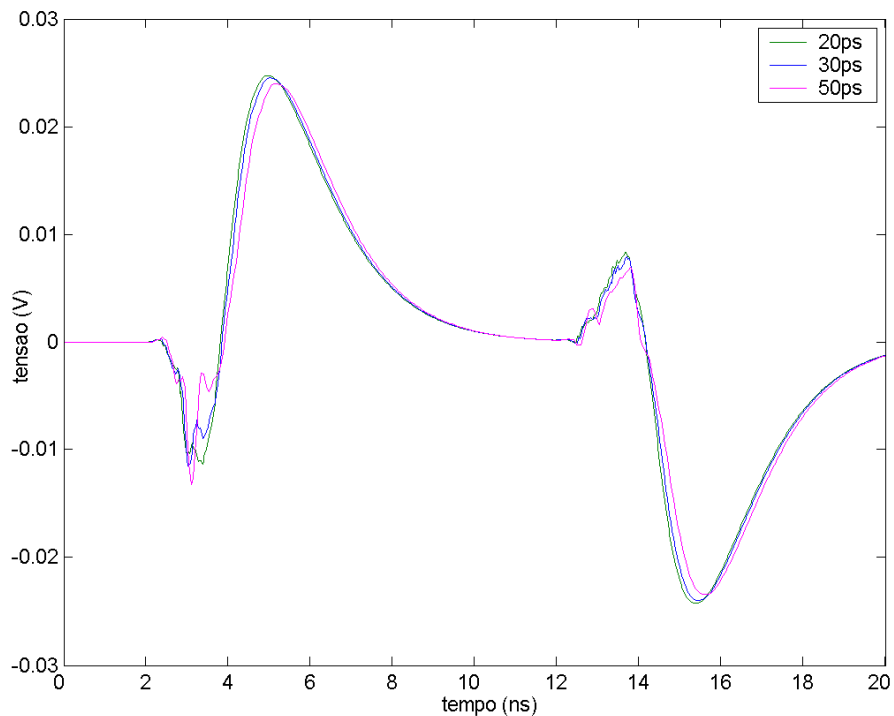


FIGURA 5.20 - Efeito dos resistores de terminação na carga da trilha “vítima” para as diferentes resoluções de tempo do ICX para  $h=0,5\text{mm}$ .

A fim de se verificar os resultados do *crosstalk* numa estrutura mais usual na prática de placas de circuito impresso que possuem sinais de alta velocidade, foi utilizada a estrutura apresentada na figura 5.21.

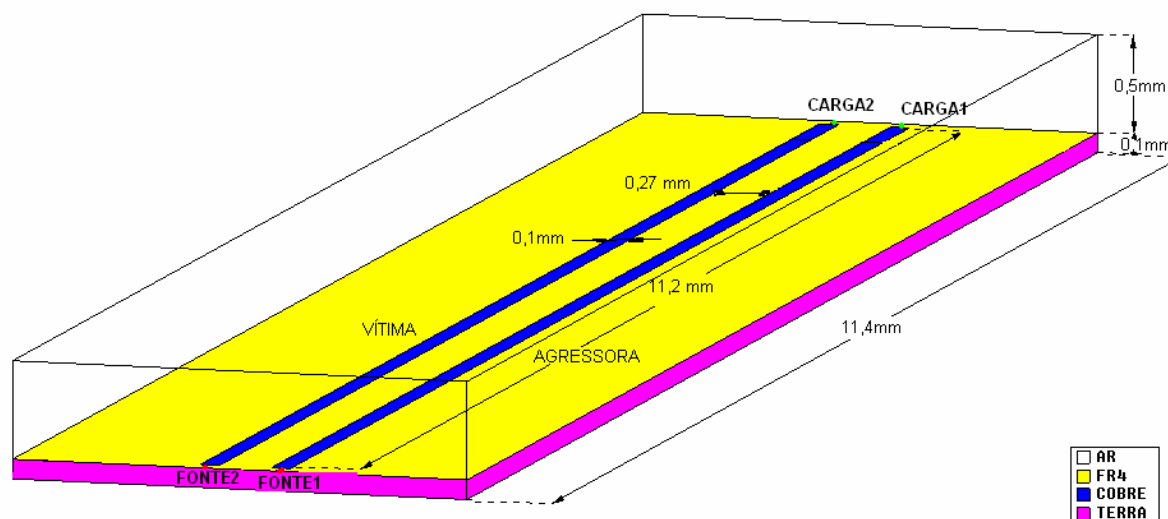


FIGURA 5.21 – Estrutura de linhas acopladas para o FEM utilizando  $h = 0,1\text{mm}$ .

Como pode ser observado, na figura 5.21 foi utilizado o mesmo par de trilhas de  $0,1\text{mm}$  de largura separados de  $0,27\text{mm}$  utilizados na figura 5.10. A diferença entre as figuras 5.10 e 5.21 está na espessura do dielétrico. A estrutura representada pela figura 5.21 possui a espessura do dielétrico de  $0,1\text{mm}$ . A estrutura utilizada pelo ICX para essa espessura de dielétrico não está representada, uma vez que a representação do ICX não é tridimensional. A estrutura usada pelo ICX é semelhante a representada na figura 5.9, porém utilizando  $0,1\text{mm}$  como altura do dielétrico FR4.

Para essa estrutura os dados para a simulação no GID foram de  $0,25\text{ns}$  para a duração da fonte de corrente,  $20\text{ns}$  para a duração da simulação, passo normalizado igual a 1, 25 iterações por passo e singularidade igual a 1. Após a divisão da estrutura foram obtidos 732 nós e 2730 tetraedros, além de elementos lineares e triângulos.

O efeito do *crosstalk* produzido na vítima, para a estrutura acima, analisando a tensão tanto na fonte quanto na carga, está mostrado nas figuras 5.22 e 5.23, para a análise nas fontes e cargas, respectivamente. O sinal aplicado na linha agressora, com as medidas na fonte e na carga, pode ser visto na figura 5.24.

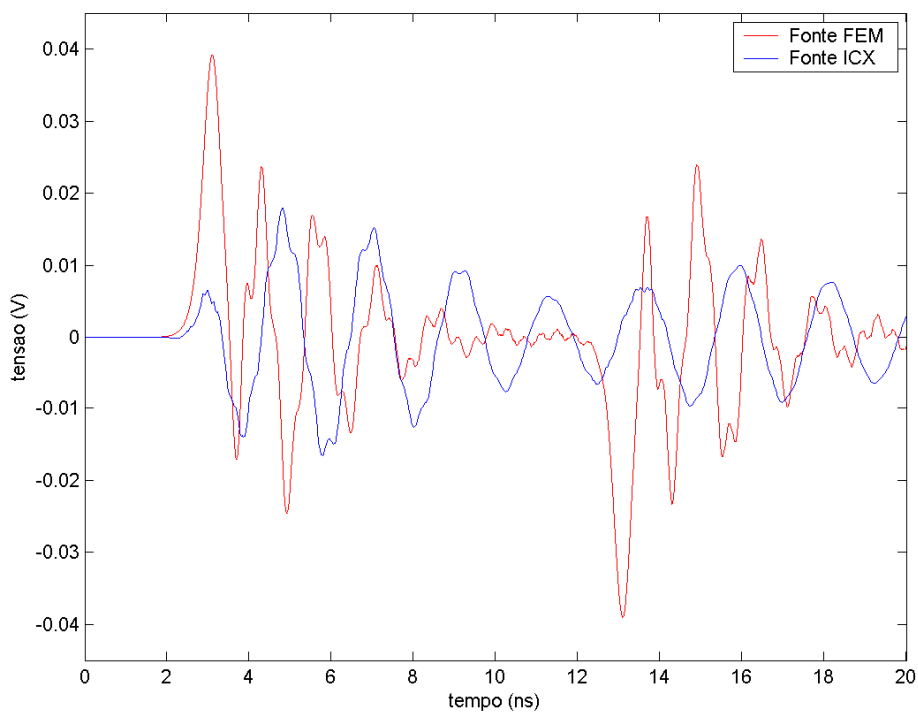


FIGURA 5.22 - Tensão em função do tempo obtida na fonte da trilha "vítima" para  $h=0,1\text{mm}$ .

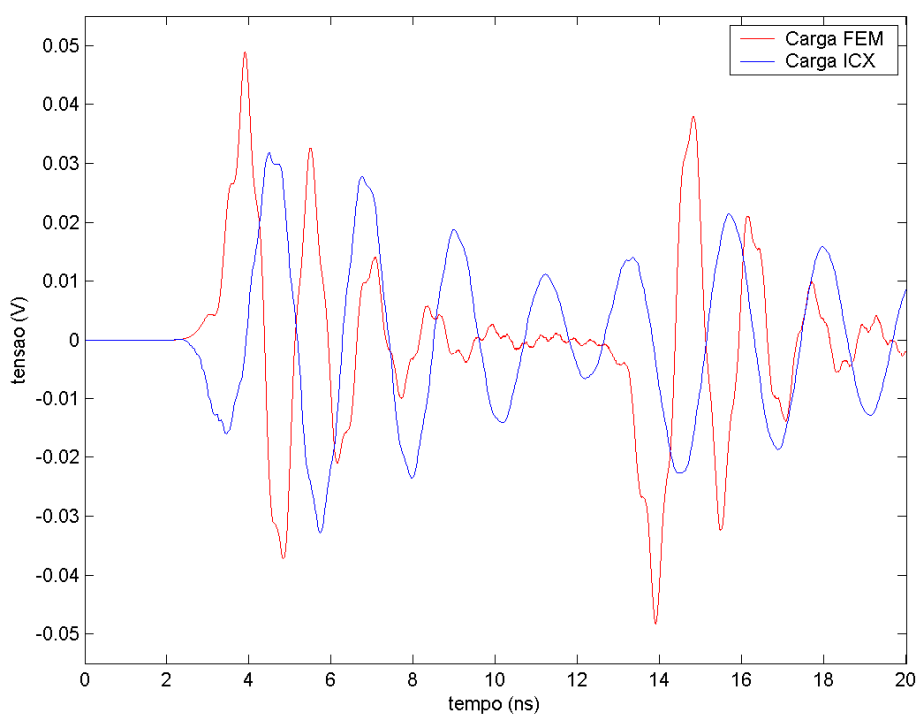


FIGURA 5.23 - Tensão em função do tempo obtida na carga da trilha "vítima" para  $h=0,1\text{mm}$ .

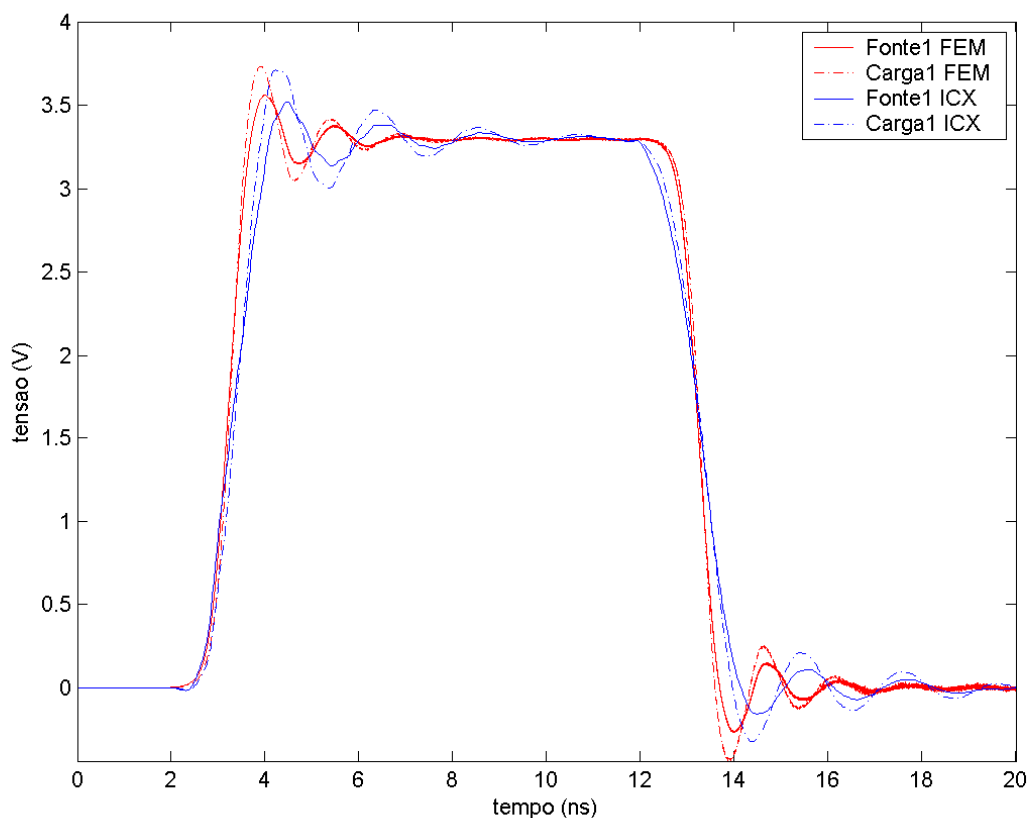


FIGURA 5.24 - Sinal medido na fonte e na carga da trilha “agressora” para  $h=0,1\text{mm}$ .

Novamente o ICX apresentou variações nos resultados conforme a variação da resolução de tempo. Esses resultados podem ser observados nas figuras 5.25 e 5.26 para as medidas na fonte e na carga da trilha vítima, respectivamente. Para comparação com o FEM foi utilizada a resolução de tempo de 30ps no ICX.

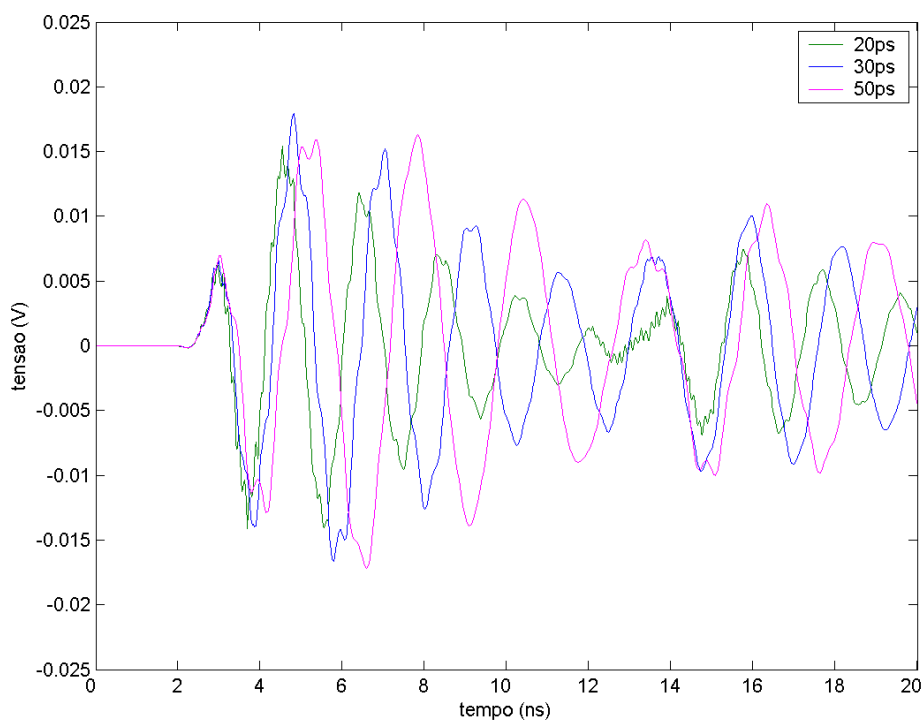


FIGURA 5.25 - Tensão em função do tempo obtida na fonte da trilha "vítima" para as diferentes resoluções de tempo do ICX para  $h=0,1\text{mm}$ .

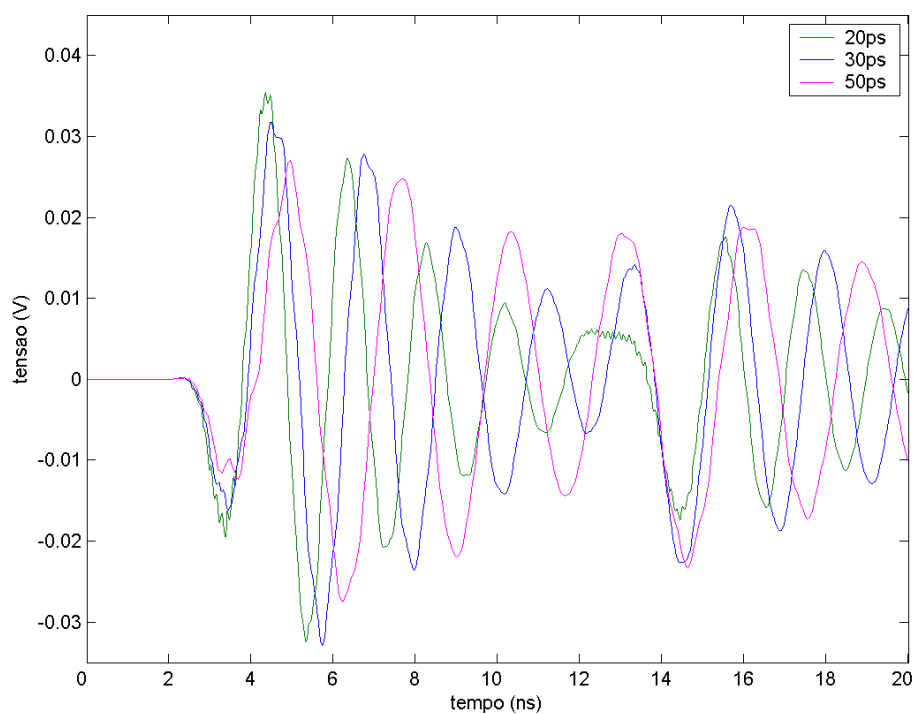


FIGURA 5.26 - Tensão em função do tempo obtida na carga da trilha "vítima" para as diferentes resoluções de tempo do ICX para  $h=0,1\text{mm}$ .

Como pode ser observado nas figuras 5.25 e 5.26 as tensões produzidas na trilha vítima como efeito do acoplamento eletromagnético são menores quando se utiliza uma espessura de dielétrico menor.

Para diminuir os efeitos do *crosstalk* foram incluídos resistores de terminação de  $71,4\Omega$  nas fontes tanto da trilha agressora quanto da vítima. Esse valor foi calculado pelo ICX, conforme feito para as estruturas com dielétricos de 0,5mm de espessura. Os resultados obtidos na fonte e na carga da trilha vítima estão representados nas figuras 5.27 e 5.28.

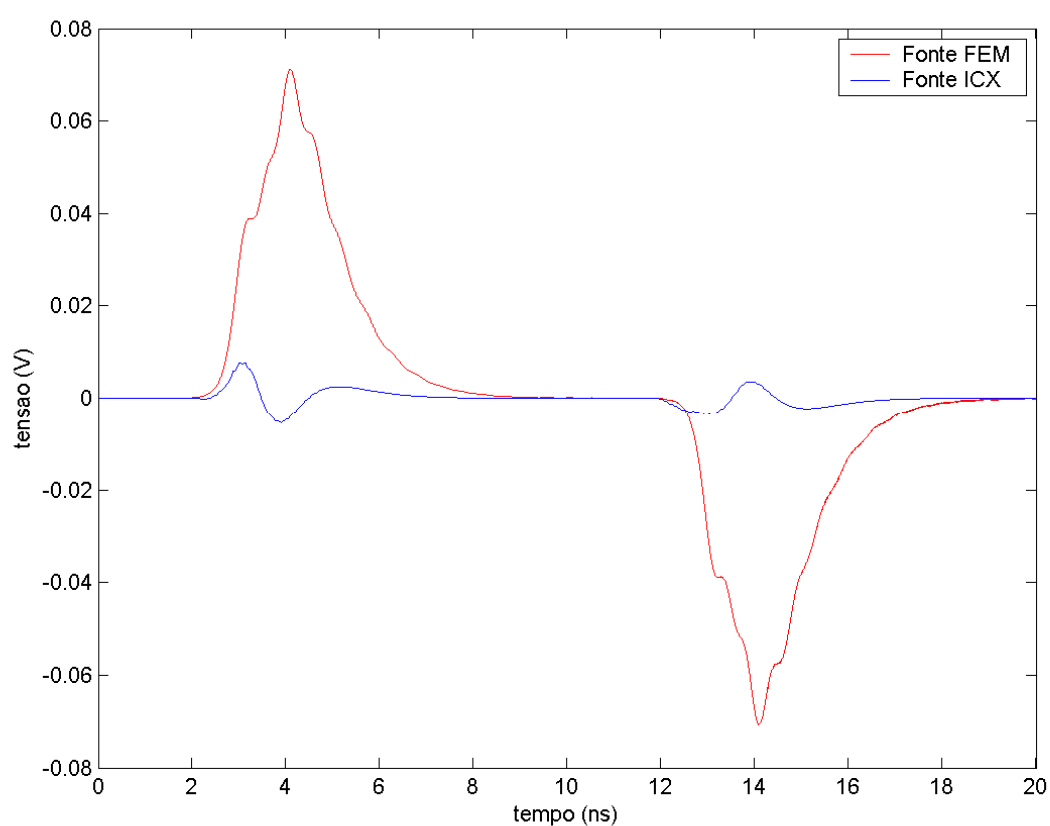


FIGURA 5.27 - Resultado da utilização de resistores de terminação nas fontes das trilhas “agressora” e “vítima” obtido na fonte da trilha “vítima” para  $h=0,1\text{mm}$ .

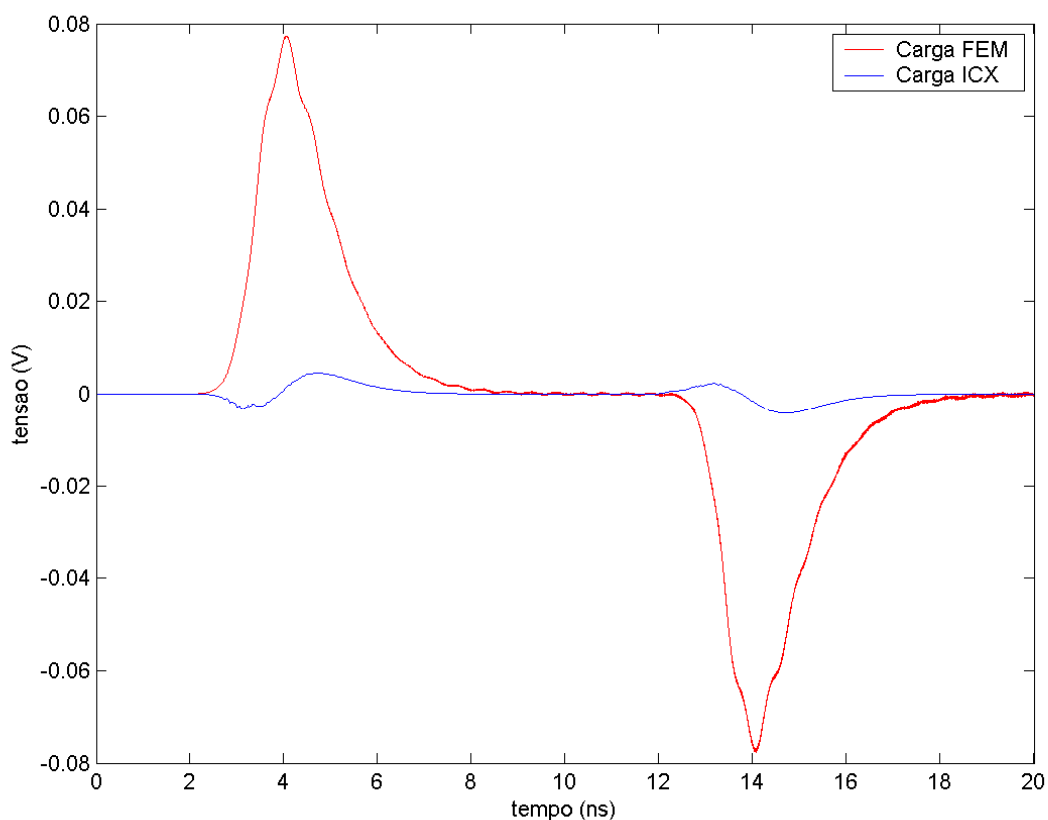


FIGURA 5.28 - Resultado da utilização de resistores de terminação nas fontes das trilhas “agressora” e “vítima” obtido na carga da trilha “vítima” para  $h=0,1\text{mm}$ .

Comparando os resultados obtidos pelas figuras 5.16 e 5.17 com as figuras 5.27 e 5.28 pode-se notar que os picos de tensão obtidos para uma menor altura de dielétrico são menores. Essa diferença é vista mais acentuadamente nos resultados obtidos pelo ICX. Novamente pode-se observar que os resultados obtidos pelo FEM e pelo ICX diferem bastante quando são utilizados resistores de terminação.

O efeito dos resistores de terminação na trilha agressora está mostrado na figura 5.29.

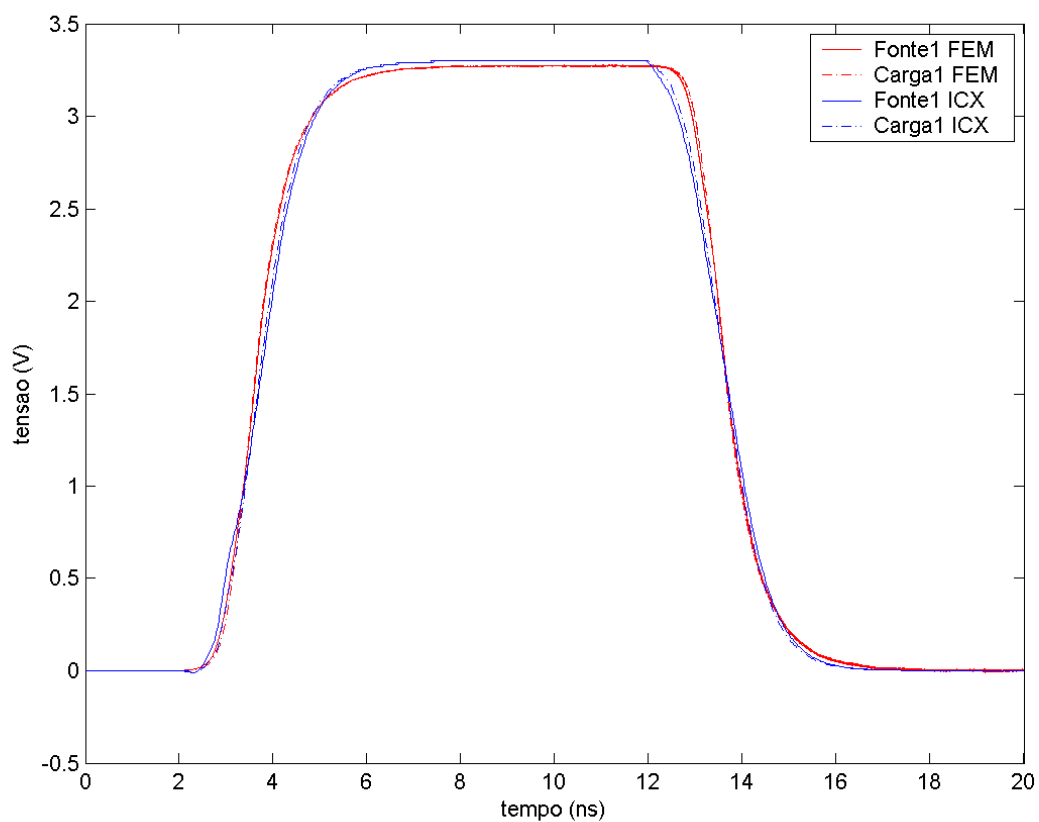


FIGURA 5.29 - Resultado da utilização dos resistores de terminação para fonte e carga da trilha “agressora” para  $h=0,1\text{mm}$ .

A variação dos resultados apresentados pelo ICX para essa configuração, devido às variações da resolução de tempo está representado nas figuras 5.30 e 5.31 para tensões obtidas na fonte e na carga da trilha vítima, respectivamente.



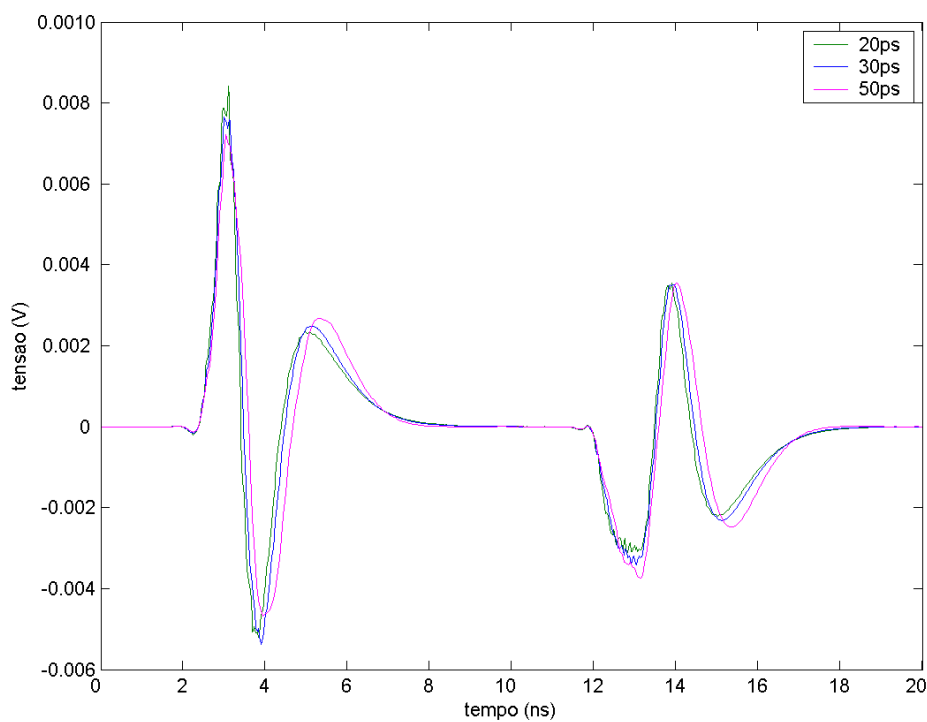


FIGURA 5.30 - Efeito dos resistores de terminação na fonte da trilha “vítima” para as diferentes resoluções de tempo do ICX para  $h=0,1\text{mm}$ .

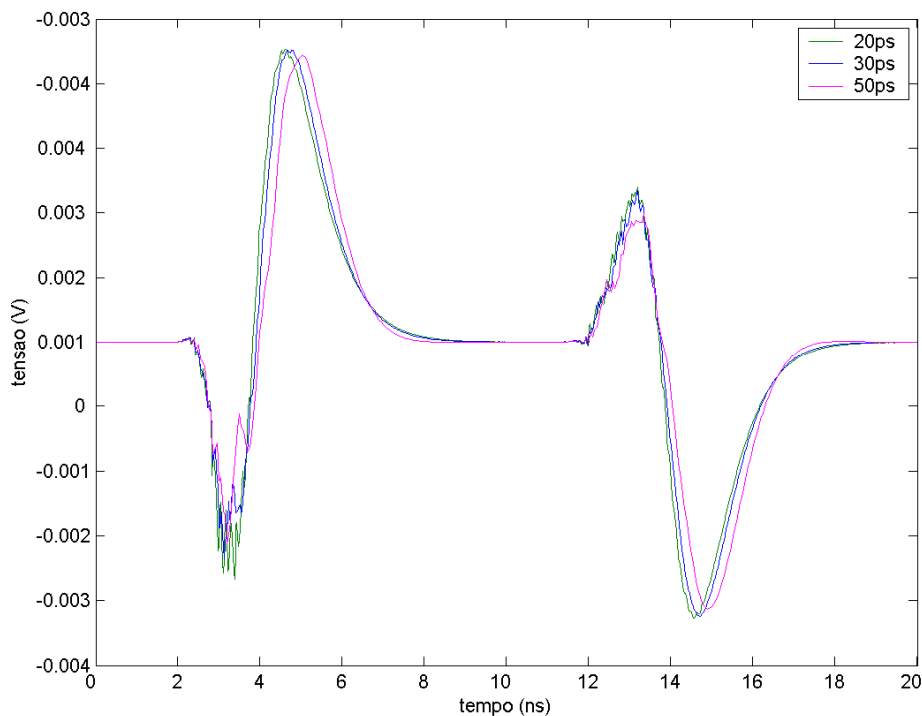


FIGURA 5.31 - Efeito dos resistores de terminação na carga da trilha “vítima” para as diferentes resoluções de tempo do ICX para  $h=0,1\text{mm}$ .

## 6 CONCLUSÃO

Nesse trabalho foram apresentadas duas ferramentas para análise de integridade de sinais: o FEM e o ICX. A comparação dos resultados obtidos mostrou que a modelagem das fontes e cargas apresentadas está compatível com os resultados obtidos pelo software comercial ICX, podendo ser usada na análise pelo FEM.

As diferenças existentes nos resultados apresentados devem-se as distintas naturezas dos métodos utilizados, com vantagens e desvantagens presentes em ambos.

Uma desvantagem do FEM, por exemplo, é o tempo de análise. Para estruturas com dimensões muito pequenas, como a utilizada no caso de linhas acopladas, a obtenção dos resultados pode levar de vários minutos até algumas horas, dependendo da resolução de tempo utilizada. Já no ICX a análise é realizada em poucos segundos.

Uma desvantagem encontrada no ICX é a de ocorrerem alterações nos resultados quando modificada a resolução de tempo. A resolução ideal para cada trilha deve ser calculada por meios específicos que levam em consideração, por exemplo, o atraso do sinal na linha de transmissão. Pelo FEM os resultados permanecem constantes independente da resolução de tempo utilizada.

Uma outra diferença encontrada entre os métodos foi a de que o ICX realiza apenas a análise do *crosstalk* para linhas muito finas e próximas umas das outras, que de fato é o que se usa na prática de placas de circuito impresso de alta velocidade. Com o FEM foi possível realizar a análise em linhas mais grossas, quando consideradas aplicações em placas de circuito impresso, de 0,5 mm, por exemplo, à distâncias consideráveis, dentro da margem de verificação do *crosstalk*.

Algumas causas podem ser apontadas como motivos para as diferenças entre os métodos. Uma delas é a não exatidão dos parâmetros utilizados em ambos os métodos. Apesar de ter sido feita uma aproximação neste trabalho, esses valores não são exatos. Outro motivo pode ser devido ao tratamento do modelo IBIS pelo ICX, ou ainda a modelagem adotada para diodos e transistores, por exemplo, serem diferentes em ambos os métodos.

Apesar das diferenças, o trabalho alcançou seu objetivo de modelar fontes e cargas digitais.

## 7 REFERÊNCIAS BIBLIOGRÁFICAS

[1] [http://en.wikipedia.org/wiki/Signal\\_integrity](http://en.wikipedia.org/wiki/Signal_integrity). Acesso em 14/11/2008.

[2] Chen, R. Y.: "**Signal Integrity**". Santa Clara, Califórnia. Disponível em [http://www.cs.umbc.edu/vlsi/reports/si\\_chapter.pdf](http://www.cs.umbc.edu/vlsi/reports/si_chapter.pdf). Acesso 14/11/2008.

[3] Bogatin, E.: "**Understanding Signal Integrity - Signal integrity is becoming a more significant problem as clock frequencies increase**". GigaTest Labs, Agilent Technologies. Disponível em <http://cp.literature.agilent.com/litweb/pdf/5988-5978EN.pdf>. Acesso em 14/11/2008.

[4] SHADIKU, M. N. O.: **Elementos de Eletromagnetismo**, Bookman, Porto Alegre, 2004 , p620

[5] SCHMIDKE, W.: "**Tratamento de Singularidades em Estruturas Condutoras para o Método FETD**", Dissertação de Mestrado, Programa de Pós-Graduação em Engenharia Elétrica (PPGEE) UFPR – 2006, p9.

[6] **ICX OVERVIEW DATASHEET**. Disponível em [http://www.mentor.com/products/pcb/boardstation/analysis\\_verification/icx/upload/icx\\_overview\\_datasheet2\\_pdf.pdf](http://www.mentor.com/products/pcb/boardstation/analysis_verification/icx/upload/icx_overview_datasheet2_pdf.pdf). Acesso em 29/10/2008.

[7] **ICX USER's GUIDE -**  
[http://supportnet.mentor.com/docs/200808040/docs/htmldocs/is\\_user/wwhelp/wwhim.pl/common/html/wwhelp.htm?context=is\\_user&file=analysis325.html](http://supportnet.mentor.com/docs/200808040/docs/htmldocs/is_user/wwhelp/wwhim.pl/common/html/wwhelp.htm?context=is_user&file=analysis325.html). Acesso em 29/10/2008.

[8] HUQ, S. B.: "**Understanding and using IBIS models for Signal Integrity Analysis**", National Semiconductor Corporation, San Jose-CA, 1997. Disponível em <http://www.eigroup.org/ibis/articles.htm>. Acesso em 29/10/2008.

[9] WEILER, A.; PAKOSTA, A: **High-Speed Layout Guideline**, Texas Instruments, Nov.2006, pp.6-7.

[10] GRANT, M.: “**Signal Integrity Considerations for High Speed Digital Hardware**”, Nov.2002, p12

[11] GRAHAM, M.; JHONSON, H. W.: **High-Speed Digital Design, A Handbook of Black Magic**. Prentice Hall, New Jersey, pp. 231,223,394

[12] BROOKS, D.: “**Crosstalk, Part 1 - Understanding Forward vs Backward**”. UltraCAD Design, INC., Nov.2003. Disponível em <http://www.ultracad.com/mentor/mentor%20crosstalk%20part1.pdf>. Acesso em 03/11/2008.

[13] **High Speed Layout Design Guidelines**, Freescale Semiconductor, 2006, pp.6,7.

[14] CHIAMENTI, I:”**Implementação de Bipolos Discretos no Método de Análise Eletromagnética por Elementos Finitos no Domínio do Tempo Usando a Técnica de Newmark**”. Trabalho de Conclusão de Curso, Departamento de Engenharia Elétrica UFPR, Curitiba -PR, 2005.

[15] Souza, B. R.:” **Modelagem de Bipolos não Lineares Através do Método FETD**”. Relatório de Iniciação Científica e Integração Acadêmica da Universidade Federal do Paraná, Departamento de Engenharia Elétrica, 2007.

[16] 74LCX125 *Datasheet* – disponível em <http://www.fairchildsemi.com/ds/74/74LCX125.pdf>. Acesso em 12/09/2008.

[17] Modelo IBIS 74LCX125 - disponível em <http://www.fairchildsemi.com/pf/74/74LCX125.html#models>. Acesso em 19/09/2008.