

THOMAZ MILTON NAVARRO VERASTEGUI

**PROPAGAÇÃO DE MODOS ENTRE PLANOS DE
REFERÊNCIA EM PLACAS DE CIRCUITO IMPRESSO
DE MÚLTIPLAS CAMADAS**

Dissertação apresentada como requisito parcial à obtenção do grau de Mestre em Engenharia Elétrica. Programa de Pós-Graduação em Engenharia Elétrica - PPGEE, Departamento de Engenharia Elétrica, Setor de Tecnologia, Universidade Federal do Paraná.

Orientador: Prof. Wilson Arnaldo Artuzi
Júnior, Ph.D.

Curitiba

2007

Agradecimentos

Ao professor Wilson Artuzi Júnior pela orientação competente, serena e sempre equilibrada, à minha família pelo apoio, a Siemens (agora Nokia Siemens Networks) pelo suporte na elaboração do circuito ensaiado e pela liberação de algumas horas de trabalho, à PUC por ceder o equipamento para o ensaio e aos meus colegas que direta ou indiretamente acabaram me ajudando.

SUMÁRIO

	Página
SUMÁRIO	III
LISTA DE ABREVIACÕES E ACRÔNIMOS	V
LISTA DE FIGURAS	VI
LISTA DE TABELAS	XI
RESUMO	XII
ABSTRACT	XIII
INTRODUÇÃO	1
1.1 A PLACA DE CIRCUITO IMPRESSO	1
1.2 TIPOS DE PLACAS DE CIRCUITO IMPRESSO	3
1.3 PROPAGAÇÃO DE SINAIS EM PLACA DE CIRCUITO IMPRESSO	7
1.4 PROPOSTA	9
1.5 ESTRUTURA DA DISSERTAÇÃO	9
PROPAGAÇÃO DE MODOS ENTRE PLANOS DE REFERÊNCIA	11
2.1 CARACTERÍSTICAS ELÉTRICAS DO DIELETRICO E DOS CONDUTORES	13
2.2 LINHAS DE TRANSMISSÃO EM PLACA DE CIRCUITO IMPRESSO	17
2.2.1 Linhas micro strip e strip line	18
2.3 PROPAGAÇÃO DE MODOS ENTRE PLACAS DE REFERÊNCIA	22
2.3.1 Propagação de ondas entre placas de terra	24
2.3.2 Solução proposta para redução da propagação entre placas de terra	24
MÉTODO FETD	29
3.1 INTRODUÇÃO	29
3.2 DEFINIÇÕES GEOMÉTRICAS E DISCRETIZAÇÃO ESPACIAL	30
3.3 MATRIZES DA EQUAÇÃO DE ONDA	34
3.4 MODELAGEM DE SUPERFÍCIES CONDUTORAS	37
3.5 MODELAGEM DE FIOS CONDUTORES	38
3.6 DISCRETIZAÇÃO TEMPORAL	38
3.6.1 Parâmetros de discretização	39
SIMULAÇÕES	41
4.1 INTRODUÇÃO	41
4.1.1 Arranjo equivalente a uma linha ligada a um encapsulamento BGA	44
4.1.2 Resultados para diferentes distâncias	47
4.2 ESTRUTURA PARA DETERMINAR O EFEITO DA INTERLIGAÇÃO DOS PLANOS TERRA	50
4.2.1 Efeito para parede lateral de cobre a diferentes distâncias da linha	52
4.2.2 Efeito de interligação dos planos de terra com vias em função da distância	54
4.3 ARRANJO COM TAMANHO COMPATÍVEL PARA A ESTRUTURA ENSAIADA	58
RESULTADOS EXPERIMENTAIS	64
5.1 INTRODUÇÃO	64
5.2 CONSTRUTIVO DA ESTRUTURA E METODOLOGIA DO ENSAIO	65
5.3 RESULTADOS PARA AS TRÊS POSIÇÕES DE VIA	68
5.3.1 Medidas do coeficiente de reflexão – S_{11}	70
5.3.2 Medidas do ganho do arranjo – S_{21}	72
5.4 COMPARAÇÃO ENTRE VALORES SIMULADOS E MEDIDOS	75

CONCLUSÕES.....	80
REFERÊNCIAS.....	82
APÊNDICE A	87
A. EFEITO DAS PERDAS DO DIELÉTRICO	87
APÊNDICE B	92
B. EFEITO DAS VARIAÇÃO NO VALOR DA PERMISSIVIDADE ELÉTRICA	92
APÊNDICE C	95
C. EFEITO DA DISCRETIZAÇÃO DA MALHA	95
APÊNDICE D	99
D. DADOS DE SIMULAÇÃO	99

Lista de Abreviações e Acrônimos

FDTD	<i>Finite Difference Time Domain</i>
FETD	<i>Finite Element Time Domain</i>
PCB	<i>Printed Circuit Board</i>
PCI	Placa de Circuito Impresso
FR4	<i>FlameResistan 4</i>
PEC	<i>Perfect Electric Conductor</i>
PMC	<i>Perfect Magnetic Conductor</i>
BGA	<i>Ball Grid Array</i>
GND	<i>Ground</i>
ABC	<i>Absorbing Boundary Condition</i>
SMA	<i>Sub Miniature version A</i>
EDN	<i>Electronics Design, Strategy, News</i>

Lista de Figuras

	Página
Figura 1-1: Placa de circuito impresso, substrato e folha de cobre.....	2
Figura 1-2: Trilhas interligando componentes em uma PCI.....	2
Figura 1-3: Placa de circuito de duas camadas.....	3
Figura 1-4: Placa de circuito de múltiplas camadas.....	4
Figura 1-5: Placa de circuito de múltiplas camadas, mostrando as vias.....	5
Figura 1-6: Valores limites para a construção de uma Placa de Circuito Impresso.....	6
Figura 2-1: Placa de circuito impresso de múltiplas camadas.....	11
Figura 2-2: Caminho de corrente entre emissor e receptor em circuito impresso com plano de terra único (o dielétrico foi suprimido para facilitar a visualização).....	12
Figura 2-3: Caminho de corrente entre emissor e receptor em circuito impresso com mudança de plano (plano de terra diferente), mostrando a via entre planos, (o dielétrico foi suprimido para facilitar a visualização).....	13
Figura 2-4: Valor da permissividade elétrica relativa em função da frequência e da quantidade de resina de laminados de FR4.....	16
Figura 2-5: Esboço de uma linha de transmissão genérica.....	17
Figura 2-6: Corte transversal de uma linha de transmissão <i>micro-strip</i>	18
Figura 2-7: Corte transversal de uma linha de transmissão <i>strip-line</i>	20
Figura 2-8: Corte transversal de uma linha de transmissão <i>strip-line</i> assimétrica.....	21
Figura 2-9: Posição dos capacitores de desacoplamento ao longo de um plano de alimentação, vista superior.....	23
Figura 2-10: Posição dos capacitores de desacoplamento ao longo de um plano de alimentação, vista transversal, para desacoplamento de planos de referência internos.....	23
Figura 2-11: Posição das vias de aterramento ao longo de um plano de terra construído com área preenchida.....	24
Figura 2-12: Corte transversal do arranjo, mostrando os campos entre os planos de referência. Nesta figura estão mostrados as tensões e campos elétricos para modo placa-placa.....	25
Figura 2-13: Corte transversal do arranjo, mostrando os campos entre os planos de referência. Nesta figura estão mostrados as tensões e campos elétricos para modo linha-plano.....	26
Figura 2-14: Corte transversal de um arranjo genérico, linha de fita, mostrando as tensões em três diferentes pontos, causadas por uma fonte de corrente aplicada.....	27
Figura 3-1: Uma célula tetraédrica.....	31
Figura 4-1: Pulso de corrente. Duração do pulso de 0,0625 ns, duração da aplicação do sinal de 0,6 ns.....	42
Figura 4-2: Típico Circuito integrado com encapsulamento BGA.....	43
Figura 4-3: Circuito integrado BGA, mostrando sinais e referências.....	44

Figura 4-4: Corte longitudinal do arranjo utilizado para avaliar a o efeito da distância d. A figura mostra onde as tensões são medidas e a composição dos materiais (FR4 $\epsilon_r = 4.2$, $l_e = 2 \text{ mm} + d$, espaçamento entre camadas de FR4 de 0.1 mm).....	45
Figura 4-5: Corte transversal do arranjo. As paredes laterais são terminadas em superfície ABC (FR4), largura da trilha $w = 0.1 \text{ mm}$	46
Figura 4-6: Arranjo simulado mostrando o lado da simetria axial, os materiais e a malha (0.1 mm), na figura abaixo estão mostradas as tensões e a fonte de corrente.	48
Figura 4-7: Relação de modos na trilha inferior em função da frequência para diferentes valores da distância d (mostrados na legenda), entre terminal emissor do BGA e terminais de referência (plano de base).	49
Figura 4-8: Corte longitudinal do arranjo utilizado para avaliar a o efeito da interligação dos planos de referência. A figura mostra onde as tensões são medidas e a composição dos materiais (FR4 $\epsilon_r = 4.2$, $l_{e2} = 6 \text{ mm}$, espaçamento entre camadas de FR4 de 0.1 mm).	51
Figura 4-9: Corte transversal do arranjo. As paredes laterais são terminadas em superfície condutora PEC (Cobre), largura da trilha $w = 0.1 \text{ mm}$. Parâmetro avaliado w_p	52
Figura 4-10: Relação de modos na trilha inferior (Figura 4-8) em função da frequência para diferentes distâncias da parede condutora lateral e o centro da trilha (w_p)....	53
Figura 4-11: Módulo do coeficiente de reflexão na trilha intermediária (Figura 4-8), em função da frequência para diferentes distâncias entre a parede condutora lateral e o centro da trilha (w_p).	53
Figura 4-12: Corte longitudinal do arranjo utilizado para avaliar a o efeito da interligação dos planos de referência através de vias internas. A figura mostra onde as tensões são medidas e a composição dos materiais (FR4 $\epsilon_r = 4.2$, $l_{e2} = 6 \text{ mm}$, espaçamento entre camadas de FR4 de 0.1 mm).....	55
Figura 4-13: Corte transversal do arranjo. As paredes laterais são terminadas em superfície absorvedora ABC (FR4), largura da trilha $w = 0.1 \text{ mm}$. Parâmetro avaliado D, que é a distância entre o centro das vias de aterramento e o centro da trilha.	55
Figura 4-14: Relação de modos na trilha superior (Figura 4-12 e Figura 4-13) em função da frequência para diferentes distâncias entre as vias de aterramento e o centro da trilha (distância D, mostrada na legenda do gráfico).....	56
Figura 4-15: Relação de modos na trilha inferior (Figura 4-12 e Figura 4-13) em função da frequência para diferentes distâncias entre as vias de aterramento e o centro da trilha (distância D, mostrada na legenda do gráfico).....	56
Figura 4-16: Módulo do coeficiente de reflexão na trilha intermediária (Figura 4-12 e Figura 4-13), em função da frequência para diferentes distâncias entre as vias de aterramento e o centro da trilha (distância D, mostrada na legenda do gráfico e junto as curvas).....	57
Figura 4-17: Corte longitudinal do arranjo ensaiado mostrando a fonte de corrente e as vias. Resultados para três posições diferentes de vias.....	59
Figura 4-18: Corte transversal do arranjo ensaiado. As paredes laterais são terminada em superfície absorvedora ABC (FR4), largura da trilha $w = 0.3 \text{ mm}$. Parâmetro avaliado D, que a distância entre as vias internas e o centra da linha.	60
Figura 4-19: Via passante utilizada na simulação e no circuito ensaiado.	60
Figura 4-20: Módulo do coeficiente de reflexão na trilha intermediária em função da frequência e para diferentes valores de distância entre via de aterramento e o centro da trilha (distância D, mostrada na legenda).	61

Figura 4-21: Relação de modos na trilha superior em função da frequência e para diferentes valores de distância entre via de aterramento e o centro da trilha (distância D, mostrada na legenda).....	62
Figura 4-22: Relação de modos na trilha inferior, após a via de aterramento, em função frequência e para diferentes valores de distância entre via de aterramento e o centro da trilha (distância D, mostrada na legenda).	62
Figura 4-23: Módulo do coeficiente de transmissão da estrutura, não considerando separação de modos, em função da frequência e para diferentes valores de distância entre via de aterramento e o centro da trilha (distância D, mostrada na legenda)..	63
Figura 5-1: Analisador vetorial HP 8753 D.....	64
Figura 5-2: Diagrama esquemático do circuito de teste.	65
Figura 5-3: Conector SMA fêmea.	66
Figura 5-4: Vista da placa de testes no lado dos componentes e o diagrama de furação da placa (arquivo extraído do programa de geração, <i>Board Station</i> da <i>Mentor Graphics</i>).	67
Figura 5-5: Estrutura das camadas da placa de testes com materiais e dimensões.	68
Figura 5-6: Placa de testes sem os conectores, lado dos componentes.	68
Figura 5-7: Arranjo de teste, equipamento de medição e a placa de testes.	69
Figura 5-8: Detalhe das pontas utilizadas na medição.	69
Figura 5-9: Corte transversal da placa de circuito ensaiada, mostrando as vias de referência (a partir de onde é feita a calibração) e a via que está sob análise.	70
Figura 5-10: Medida do módulo de S11 em função da frequência para diferentes posições da via que interliga os planos de referência. A 1,27 mm, 2,54 mm e a 3,81 mm do centro de simetria	71
Figura 5-11: Módulo de S11 em função da frequência para diferentes posições da via que interliga os planos de referência. A 1,27 mm, 2,54 mm e a 3,81 mm do centro de simetria, valores obtidos por simulação.....	71
Figura 5-11: Carga de 50 Ω e curto padrão SMA.	72
Figura 5-12: Medida do módulo de S21, relação direta de tensão, em função da frequência para diferentes posições da via que interliga os planos de referência. A 1,27 mm, 2,54 mm e a 3,81 mm do centro de simetria	73
Figura 5-13: Medidas do ganho em escala logarítmica (dB), relativo ao maior valor (o obtido para via a 1,27 mm do centro).....	74
Figura 5-13: Ganho de tensão, obtido através de simulação, em escala logarítmica, relativo ao maior valor (o obtido para via a 1,27 mm do centro).....	74
Figura 5-14: Relação de modos (medida de S21) para linha com via a 2.54 mm do centro e sem a via interligando os planos.....	75
Figura 5-15: Relação de modos (medida do módulo de S21) para linha com via a 2.54 mm do centro e sem a via interligando os planos, além do Rmod para estrutura simulada com perdas no dielétrico (tangente de perdas de 0,15 a 10 GHz).....	76
Figura 5-16: Ganho absoluto (medida do módulo de S21) para linha com via a 2.54 mm do centro interligando os planos, valores medidos e simulados.....	77
Figura 5-17: Ganho absoluto (medida do módulo de S21) para linha com via a 2.54 mm do centro interligando os planos, valores medidos e simulados corrigidos.....	77
Figura 5-18: Relação de modos (medida do módulo de S21) para linha com via a 2.54 mm do centro e sem a via interligando os planos, além do Rmod para estrutura simulada com perdas no dielétrico (tangente de perdas de 0,015 a 1GHz).....	78
Figura 5-19: Ganho absoluto (medida do módulo de S21) para linha com via a 2.54 mm do centro interligando os planos, valores medidos e simulados.....	79

Figura A-1: Módulo do coeficiente de reflexão na trilha intermediária em função da frequência e para diferentes valores de distância entre via de aterramento e o centro da trilha (distância D, mostrada na legenda), para dielétrico com perdas.	88
Figura A-2: Relação de modos na trilha intermediária (ponto 2) em função da frequência e para diferentes valores de distância entre via de aterramento e o centro da trilha (distância D, mostrada na legenda), para dielétrico com perdas.	88
Figura A-3: Relação de modos na trilha final (ponto 5) em função da frequência e para diferentes valores de distância entre via de aterramento e o centro da trilha (distância D, mostrada na legenda), para dielétrico com perdas.	89
Figura A-4: Coeficiente de reflexão no primeiro trecho de trilha (ponto 2) em função da frequência e para diferentes valores de perdas do dielétrico. Distância entre via de aterramento e o centro da trilha fixa em 0,9 mm.	90
Figura A-5: Relação de Modos para o segundo trecho de trilha (ponto 5) em função da frequência e para diferentes valores de perdas do dielétrico. Distância entre via de aterramento e o centro da trilha fixa em 0,9 mm.	90
Figura A-6: Relação de modos para o primeiro trecho de trilha (ponto 2) em função da frequência e para diferentes valores de perdas do dielétrico. Distância entre via de aterramento e o centro da trilha fixa em 0,9 mm.	91
Figura B-1: Coeficiente de reflexão no primeiro trecho de trilha (ponto 2) em função da frequência e para diferentes valores de permissividade elétrica relativa. Distância entre via de aterramento e o centro da trilha fixa em 0,9 mm.	92
Figura B-2: Relação de modos no segundo trecho de trilha (ponto 5) em função da frequência e para diferentes valores de permissividade elétrica relativa. Distância entre via de aterramento e o centro da trilha fixa em 0,9 mm.	93
Figura B-3: Relação de modos no primeiro trecho de trilha (ponto 2) em função da frequência e para diferentes valores de permissividade elétrica relativa. Distância entre via de aterramento e o centro da trilha fixa em 0,9 mm.	93
Figura C-1: Arranjo simulado para malha uniforme. Primeiro e segunda trechos de linha ressaltados, bem como ponto de aplicação de corrente. Distância entre via de aterramento e o centro da trilha fixa em 1,27 mm.	96
Figura C-2: Arranjo simulado para malha mista de 0,1 mm e 0,2 mm. Primeiro e segunda trechos de linha ressaltados, bem como ponto de aplicação de corrente. Distância entre via de aterramento e o centro da trilha fixa em 1,27 mm.	96
Figura C-3: Arranjo simulado para malha mista de 0,05 mm e 0,15 e 0,2 mm. Primeiro e segunda trechos de linha ressaltados, bem como ponto de aplicação de corrente. Distância entre via de aterramento e o centro da trilha fixa em 1,27 mm.	97
Figura C-4: Coeficiente de reflexão para o segundo trecho (corretamente terminado), em função da frequência para diferentes arranjos de malha. Distância entre via de aterramento e o centro da trilha fixa em 1,27 mm.	97
Figura D-1: Arranjo simulado para avaliar a o efeito da posição da fonte na relação de modos (estrutura mostrada para 1 mm).	99
Figura D-2: Arranjo simulado para avaliar o efeito da interligação dos planos de referência com um plano condutor na relação de modos (estrutura mostrada para plano condutor a 1,1 mm do plano de simetria).	100
Figura D-3: Arranjo simulado para avaliar o efeito da interligação dos planos de referência com via de aterramento na relação de modos (estrutura mostrada para via distante 0,9 mm do plano de simetria, arranjo com perdas).	101
Figura D-4: Arranjo simulado para avaliar o efeito da interligação dos planos de referência com via de aterramento na relação de modos (estrutura mostrada para via distante 1,27 mm do plano de simetria, arranjo sem perdas).	103

Lista de Tabelas

	Página
Tabela 1-1: Valores mínimos recomendados para construção de PCI.....	6
Tabela 2-1: Espessura da camada de cobre em função da massa em onças por pé quadrado, valores comuns.	14
Tabela 2-2: Permissividade Elétrica Relativa e tangente de perdas de dielétricos (substratos) usuais.	15

Resumo

No projeto de circuitos eletrônicos o estudo do comportamento dos sinais elétricos nas placas de circuito impresso, tem se tornado um tema muito importante hoje em dia, e um dos temas que normalmente é ignorado é o da geração de ondas entre planos de referência. Isto ocorre em placas de circuito impresso com múltiplas camadas, onde existem planos destinados ao sinal e outros destinados à alimentação. Quando uma trilha de sinal muda de camada, através de vias de interligação, normalmente ocorre a mudança de referência e neste caso ocorre o surgimento de ondas entre planos de referência. Isto pode causar distorção no sinal que está presente na trilha, perturbação em outras trilhas desta mesma placa ou até mesmo perturbação no ambiente onde se encontra esta placa (emissão na borda da placa). Para que este efeito seja minimizado, é necessário interligar os planos de referência toda vez que ocorre uma passagem de sinal por uma via. Neste trabalho é feito o estudo do modo como essas interligações devem ser feitas, utilizando métodos computacionais. O método para análise é a simulação utilizando FETD (*Finite Element Time Domain*). Os resultados são comparados com os obtidos através de medidas em uma placa desenhada especificamente para isto.

Palavras Chave

Placas de Circuito impresso de múltiplas camadas, vias, propagação de modos, planos de referência, *FETD (Finite Element Time Domain)*, elementos finitos.

Abstract

In electronic design the study of the signal integrity in Printed Circuit Boards (PCB), is growing now a days. One point, usually, not well known is the generation of waves between reference planes. This effect occurs usually in PCB with multi layer structure, where some layers works like feed plane and others like a ground plane. In this configuration, when the signal changes it path (changing the signal layer) usually happens also a change in the reference, in this case the generation of the waves between the planes occur. These waves could causes distortion on the signal, disturbing other signal in the circuit and also, disturb the electromagnetic environment around the board, due to the border emission. This unexpected behavior could be avoided interconnecting the references planes always when the signal changes the signal layer. In this work, it is studied the way that these interconnections should be performed with computational method. The FEDT (Finite Element Time Domain) is the method used. The results of the computational simulation are compared with a measurement performed in a board designed specifically for this purpose.

.

Keywords

Multi Layers Printed Circuit Boards, via, modes propagation, reference planes, FEDT (Finite Element Time Domain), Finite Element Method.

Capítulo 1

Introdução

O estudo do comportamento dos sinais elétricos nas placas de circuito impresso é um dos campos que mais tem crescido no desenvolvimento de circuitos eletrônicos. Esta área se torna especialmente importante em projetos eletrônicos de circuitos de alta velocidade [1], [2], [3], pois nestes casos, os efeitos eletromagnéticos nas estruturas se tornam perceptíveis e particularmente importantes. Muitos estudos têm sido feitos para que o projeto de circuitos eletrônicos de alta velocidade sejam bem sucedidos [1]. No entanto muitos projetistas de circuitos ainda desconsideram este tema.

O tema principal deste trabalho é o estudo do comportamento de sinais elétricos em placas de circuito impresso, mais especificamente em situações onde ocorre mudança de planos de referência. Como a nomenclatura relacionada com circuitos impressos não é usual, primeiro aqui é feita uma breve introdução às placas de circuito impresso bem, como aos termos envolvidos.

1.1 A Placa de Circuito Impresso

Para interligar e suportar mecanicamente componentes eletrônicos utilizam-se placas de circuito impresso (PCI, ou PCB *Printed Circuits Boards*, ou PWB *Printed Wired Boards*). Estas placas são constituídas por folhas de cobre sobre uma base de material isolante, também denominado substrato, como mostrado na Figura 1-1.

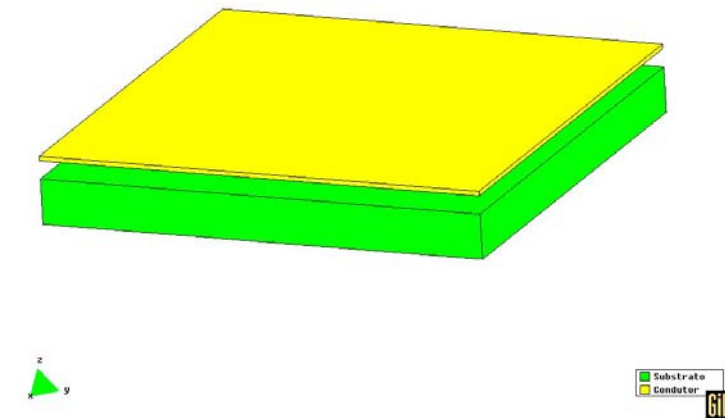


Figura 1-1: Elementos básicos da placa de circuito impresso, substrato e folha de cobre.

As trilhas que interligarão os vários componentes são definidas e marcadas nas folhas de cobre e o excesso de cobre é removido por corrosão, deixando apenas a região por onde circulará a corrente, como na Figura 1-2.

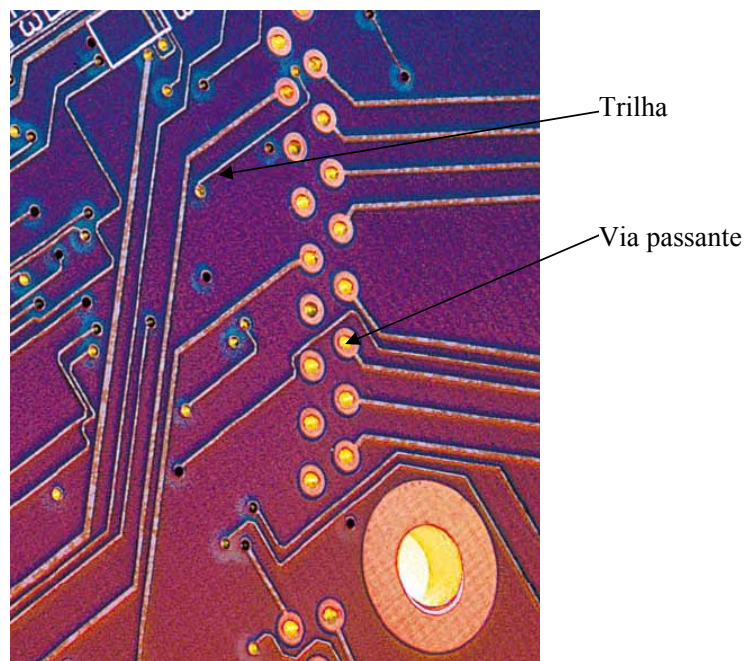


Figura 1-2: Trilhas interligando componentes em uma PCI.

Excluído: e

1.2 Tipos de Placas de Circuito Impresso

As primeiras placas produzidas, utilizavam somente uma folha de cobre para interligar todos os componentes eletrônicos de um circuito. Com o aumento da complexidade dos circuitos eletrônicos foi necessário o aumento para duas camadas de cobre, uma em cada lado do substrato (ou dielétrico), como mostrado na Figura 1-3.

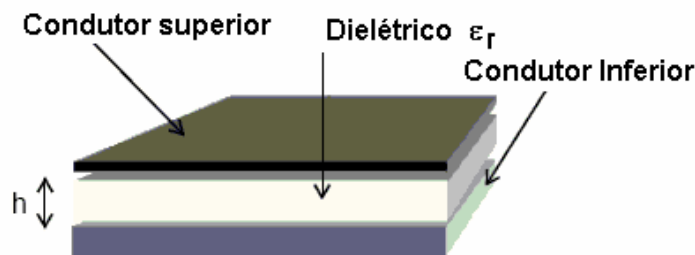


Figura 1-3: Placa de circuito de duas camadas.

As placas de circuito impresso podem ser classificadas em função do número de camadas condutoras que possuem. Se possuem somente uma camada condutora, são denominadas de face simples, se possuem várias camadas de planos condutores são denominadas de múltiplas camadas, como na Figura 1-4 onde estão representados somente os planos condutores, entre estes se encontra o dielétrico que não está representado nesta figura.

Excluído: ¶

Formatados: Marcadores e numeração

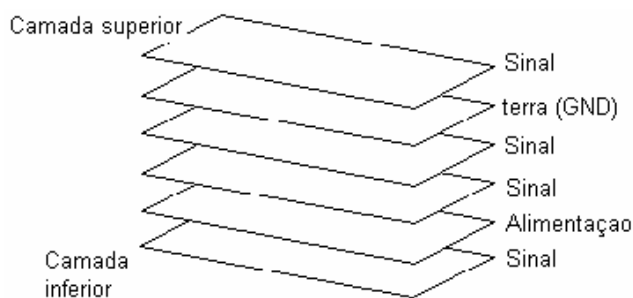


Figura 1-4: Placa de circuito de múltiplas camadas.

O surgimento dos circuitos integrados com larga escala de integração, utilizando arranjo de terminais em forma de grade, tornou necessária a utilização de placas de várias camadas, que são construídas a partir de placas de duas camadas, placas de cobre e substratos. A superposição destes elementos permite a construção de arranjos de múltiplas camadas. Este arranjo apresenta material condutor externo, que é exposto, geralmente denominado lado dos componentes e lado de solda, na Figura 1-4 estão representadas as camadas, superior, inferior e interno. As camadas internas (de cobre) são aquelas dentro do arranjo, Figura 1-4. Dependendo da funcionalidade, estas camadas são denominadas de sinal, terra (GND) e alimentação.

As camadas reservadas para alimentação e terra (GND) apresentam potencial fixo (corrente contínua que alimenta os dispositivos), assim elas se comportam como planos de referência para as trilhas de sinal (que estão em outras camadas). Estas camadas são planos de cobre contínuo, por toda a placa, ou áreas de cobre por sobre uma região específica da placa, denominada área preenchida ou área *fill*.

Para que exista continuidade entre as várias camadas, é necessário que estes caminhos sejam interligados através do substrato, e isto é feito através de furos de passagem que são metalizados internamente. Estes furos metalizados são denominados vias de passagem ou simplesmente vias.

Em placas de maior complexidade, estas vias podem ser de vários tipos, e são classificadas como abaixo:

- Via passante (*through-hole via*) atravessa completamente a placa interligando todas as camadas de cobre;
- Via cega (*blind via*) começa de uma lado e termina em uma camada interna;
- Via interna ou enterrada (*buried via*) começa e termina em camadas internas, não é visível externamente.

Este arranjo de vias pode ser melhor entendido a partir da Figura 1-5.

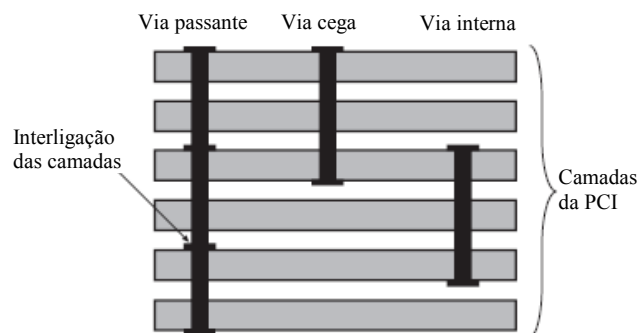


Figura 1-5: Placa de circuito de múltiplas camadas interligadas por vias.

O uso de cada tipo de via depende do projeto. Para projetos de alta densidade de componentes, arranjos com vias internas e vias cegas são utilizados. Quando o custo é um fator limitante, geralmente utiliza-se somente vias passantes.

Para que a construção de uma placa de circuito impresso seja possível, algumas restrições devem ser impostas, como por exemplo, a largura mínima aceitável para a trilha de cobre, o mínimo espaçamento entre trilhas, ou entre trilhas e vias e assim por diante, como mostra a [Figura 1-6](#). Estes valores mínimos não são absolutos, mas sim

Excluído: .

função do avanço tecnológico. A tabela abaixo mostra valores típicos para desenvolvimentos atuais (2007), com referência a [Figura 1-6](#).

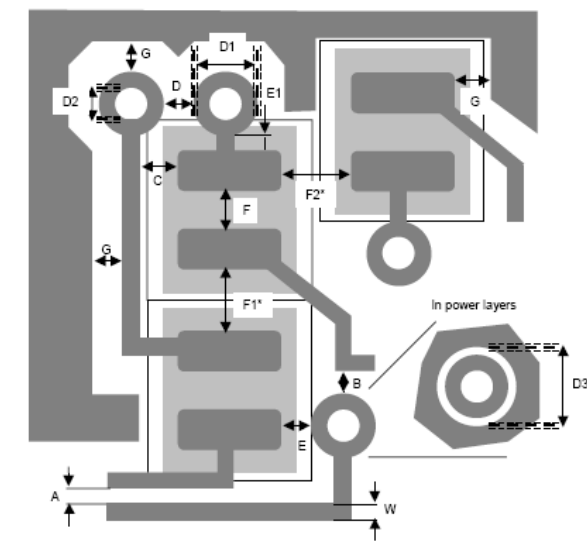


Figura 1-6: Valores limites para a construção de uma Placa de Circuito Impresso.

Tabela 1-1: Valores típicos encontrados para a construção de PCI.

Medida	Valor em (μm)	Descrição
A	100	Espaçamento entre trilhas (ou pistas)
B	110	Espaçamento entre trilha e via
C	110	Espaçamento entre trilha e ilha (do componente)
D	200	Espaçamento entre vias
E	200	Espaçamento entre via e ilha
E1	200	Espaçamento entre ilha e via (da mesma trilha)
F	200	Espaçamento entre ilhas do mesmo componente
G	200	Área preenchida (cobre) e outro (via, trilha, ilha...)
W	100	Largura da trilha (pista)

Estes são valores de referência para a definição de um modelo a ser simulado ou analisado.

1.3 Propagação de sinais em Placa de Circuito Impresso

Com o uso de componentes de alta frequência (acima de GHz) em placas de circuito impresso, as trilhas destas placas passaram a se comportar como linhas de transmissão, e o estudo de linhas de fita (micro-strip e strip-lines) antes restrito a circuitos de microondas [4], passou a ser largamente empregado em circuitos impressos [1], [2], [3].

As discontinuidades causadas nas trilhas, como por exemplo, a presença das vias, passaram a ser analisadas e consideradas na análise do sinal [14].

Muitos estudos já foram feitos, inclusive resultando em diretrizes [6] para projetistas de circuitos eletrônicos de alta velocidade.

A caracterização de vias e furos em placas de circuitos impressos na forma de parâmetros S (matriz de espalhamento), foi feita por Antonini e outros [10], [22];

O acoplamento entre vias em placas muito densas (ou cápsula de circuito integrado) quando na presença de plano de terra finito, foi investigado nos artigos de Tsang e Miller [11],[12] e [13];

A irradiação para o meio devido as trilhas e especialmente devido as discontinuidades causadas pelas vias é analisado por Kaires em [15].

Os estudos mais interessantes, porém, são os que buscam modelar eletricamente as discontinuidades, de forma a facilitar a análise dos efeitos utilizando a teoria de circuitos elétricos e programas de análise como o *Spice*. Nesta direção estão os trabalhos

de Fan [16], e o trabalho de Hwang que calcula a queda de tensão nas vias que fazem parte de uma malha [25].

Outra área bastante estudada é o do comportamento do plano de referência na presença de um sinal de alta frequência. Como é evidente em circuitos de microondas, para que a impedância da trilha se mantenha constante, o plano de referência deve ser uniforme e contínuo, com resistividade próxima de zero [4],[1] e [3].

Na prática estas situações nem sempre são satisfeitas e o comportamento do sinal como função do plano de referência é largamente estudado.

No estudo feito por Fang e outros, a interação entre as vias e os planos metálicos de referência em circuitos integrados e em placas de circuito impresso é mostrada [17].

A análise de vias em planos paralelos de referência (terra ou alimentação) é mostrada por Abhari e outros [19]. Neste artigo o autor considera o efeito da propagação de ondas entre os planos de referência paralelos. A irradiação de borda devido à propagação de ondas entre os planos ainda é abordada por Pak e outros no trabalho [36].

A indutância dos planos de referência é tratada no trabalho de Murphy e Young, [20].

Como resultado destes trabalhos acadêmicos, os fabricantes de componentes eletrônicos e as empresas que trabalham com desenvolvimento de circuitos, procuram definir regras para o projeto de circuitos de alta frequência, geralmente na forma de guias ou manuais de referência, como a da Cypress [6] ou da Xilinx [8] . Porém o que não aparece claramente nestes guias e nem mesmo nos artigos é o comportamento da corrente de retorno quando ocorre a mudança no plano de referência.

Um artigo na revista EDN [5], de autoria de Thomas Neu, da *Texas Instruments* menciona explicitamente este caso, porém sem uma abordagem acadêmica clara e refinada.

1.4 Proposta

O presente trabalho tem como objetivo a definição de um novo parâmetro no projeto de circuito impresso. A definição de como devem ser interligados os planos de terra quando ocorre uma mudança de camada condutora de cobre, definindo como e a que distância existe a melhor resposta do sistema. Basicamente é uma forma mais elaborada de formular o proposto por Neu em seu artigo na revista EDN [5].

Diferentemente da abordagem dada por Neu, neste trabalho é definida uma estrutura que será simulada utilizando-se o método do elementos finitos no domínio do tempo –FETD (*Finite Element Time Domain*), e os resultados serão analisados em função da geração de modos entre placas e da qualidade do sinal ao longo da linha. Esta qualidade é analisada a partir do coeficiente de transmissão e de reflexão simulado e medido.

Para a validação do modelo computacional, uma placa protótipo foi desenvolvida para se obter dados experimentais.

1.5 Estrutura da dissertação

Esta dissertação está assim estruturada: No Capítulo 2, são descritos os conceitos básicos e a solução proposta, detalhando as características importantes das placas de

Excluído: Erro! A origem da referência não foi encontrada.

circuito impresso. No Capítulo 3 é descrita a metodologia utilizada para a simulação, ou seja o método FETD. O Capítulo 4 apresenta os resultados obtidos na simulação da estrutura proposta, utilizando o método apresentado no Capítulo 3. No Capítulo 5, o resultado das medições em um circuito semelhante à estrutura ensaiada visando validar os resultados. Finalizando o trabalho, no Capítulo 6, são apresentadas as conclusões e sugestões para futuros trabalhos.

Excluído: Erro! A origem da referência não foi encontrada.

Excluído: Erro! A origem da referência não foi encontrada.

Excluído: c

Excluído: Erro! A origem da referência não foi encontrada.

Excluído: 12

Excluído: 13

Capítulo 2

Propagação de Modos entre Planos de Referência

Em placas de circuito impresso com múltiplas camadas é bastante comum reservar uma ou mais camadas para funcionar como plano de referência e de alimentação, desta forma a impedância característica da trilha referenciada a estas camadas pode ser facilmente definida.

Uma estrutura típica da construção de uma placa de múltiplas camadas pode ser vista na Figura 2-1, onde temos o “empilhamento” (*Stack-up*) bastante visível.

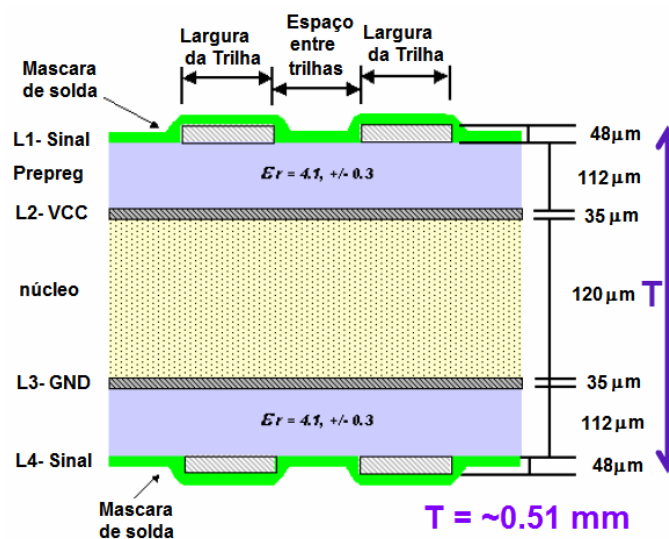


Figura 2-1: Placa de circuito impresso de múltiplas camadas.

Quando temos vários planos com trilhas e vários planos de referência em uma mesma placa, o sinal entre dois circuitos, geralmente muda de plano no seu trajeto entre

o emissor e o receptor do sinal, esta mudança de plano se dá através de furos de passagem, denominados vias. Toda a vez que o sinal muda de plano, há uma mudança na referência, e isto pode acarretar a geração de ondas indesejáveis que carregam energia entre planos de referência [36].

Desta forma é importante definir uma abordagem durante o projeto da placa de circuito impresso, para minimizar este efeito, que se torna cada vez mais evidente com a miniaturização dos dispositivos eletrônicos e o aumento da frequência de operação [21].

Uma maneira de reduzir esta geração das ondas entre os planos de referência é interligar os planos de referência na direção normal (perpendicular), como mostrado na Figura 2-3, onde a via que interliga os planos de referência é mostrada, de forma que sempre que ocorre uma mudança de camada onde o sinal se propaga, deverá ser também previsto uma via interligando os planos de referência [7].

O efeito descrito aqui pode ser melhor visualizado na Figura 2-2 e na Figura 2-3.

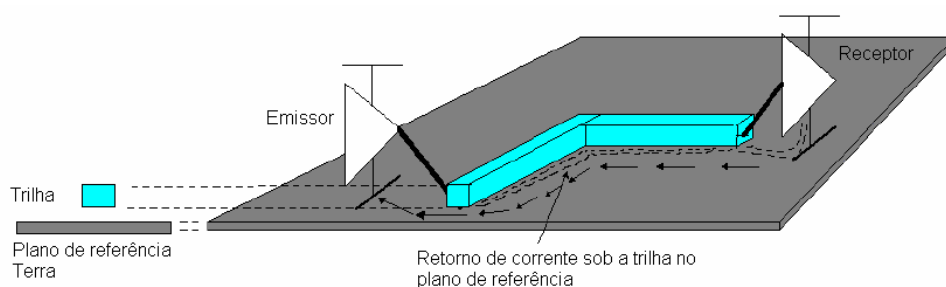


Figura 2-2: Caminho de corrente entre emissor e receptor em circuito impresso com plano de terra único (o dielétrico foi suprimido para facilitar a visualização).

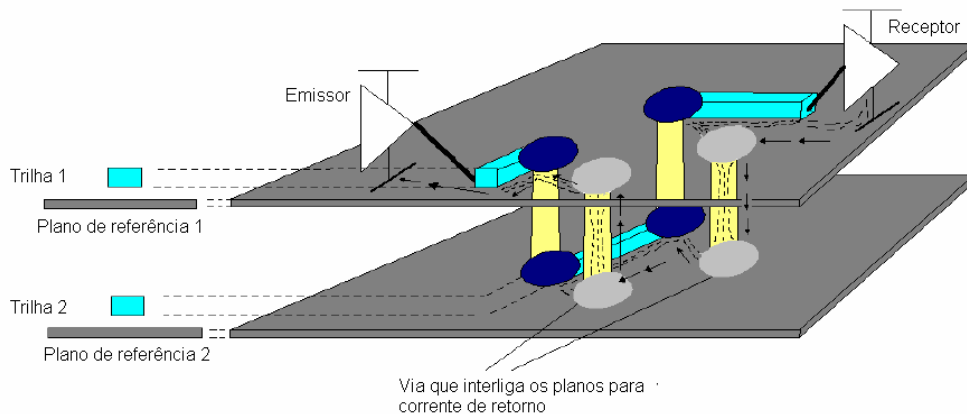


Figura 2-3: Caminho de corrente entre emissor e receptor em circuito impresso com mudança de plano (plano de terra diferente), mostrando a via entre planos, (o dielétrico foi suprimido para facilitar a visualização).

Para que possamos validar o que aqui é proposto, ou seja, verificar o efeito da interligação dos planos de referência através de vias, um modelo deve ser definido e a partir deste modelo parâmetros devem ser testados.

O modelo que será definido é baseado nas dimensões limites para a construção de placas de circuito impresso, como na Tabela 1-1. Para que este modelo seja construído, as características elétricas dos elementos devem ser definidas.

2.1 Características elétricas do dielétrico e dos condutores

O material mais utilizado na confecção das placas de circuito impresso é o cobre, nas camadas condutoras e o FR4 no substrato ou dielétrico.

As camadas de cobre são classificadas em função de sua espessura, porém é muito comum que esta espessura seja definida como a massa em função da área, em unidades inglesas, onças por pé quadrado, ou simplesmente onças.

Tabela 2-1: Espessura da camada de cobre em função da massa em onças por pé quadrado, valores comuns.

Valor em (oz/ft ²)	Espessura do folha de cobre (μm)
0,5	17
1	35
2	70
3	105
4	140

A resistividade do cobre é de $1,74 \cdot 10^{-8} \Omega \cdot m$, porém como a estrutura simulada é muito pequena, numa primeira aproximação esta resistividade foi considerada nula (condutor perfeito).

O dielétrico mais usado é o FR4, que é um material composto de Fibra de Vidro e epoxi, que tem esta denominação devido à característica de baixa flamabilidade (*Flame Resistant 4*).

Para circuitos de alta frequência (microondas), onde as perdas no material devem ser muito baixas, outros materiais são adotados, sendo utilizados substratos como safira ou alumina. Porém em placas de circuito eletrônicos, devido ao menor custo, o FR4 é o mais utilizado.

Por se tratar de um material dielétrico, as características básicas são: a permissividade elétrica relativa e a tangente de perdas [4].

A permissividade elétrica é usualmente fornecida como referenciada à do vácuo, e neste caso é chamada permissividade elétrica relativa ou constante dielétrica ϵ_r . A

tangente de perdas relaciona as correntes de perdas com a corrente de deslocamento neste material. Que pode ser representada a partir da permissividade elétrica na forma complexa [4] $\epsilon = \epsilon' - j.\epsilon''$.

A tangente de perdas ($\tan \delta$), ou fator de perdas, é a razão entre ϵ'' e ϵ' , como está razão envolve a corrente de deslocamento e perdas, este valor é dependente da frequência [4].

A tabela abaixo mostra alguma das características elétricas de dielétricos mais utilizados como substratos.

Tabela 2-2: Permissividade Elétrica Relativa e tangente de perdas de dielétricos (substratos) usuais.

Material	ϵ_r (1 MHz)	$\tan \delta$ (1 MHz)	ϵ_r (1 GHz)	$\tan \delta$ (1 GHz)
FR 4	4.7	0.025	4.25	0.016
FR 406	4.6	0.023	4.29	0.014
FR 408	3.8	0.01	3.7	0.01
NELCO 6000	3.5	0.017	3.4	0.017
GETEK II	4.0	0.01	3.9	0.0046

Na construção de placas com múltiplas camadas, o processo de empilhamento é feito a partir de três elementos básicos:

- o núcleo (*core*) que é basicamente uma placa dupla-face (cobre+substrato+cobre) com espessura do dielétrico e do cobre variáveis;
- o laminado de material isolante (dielétrico) também chamado de *prepreg*, também disponível com diferentes espessuras;
- a folha de cobre avulsa, também apresenta várias espessuras, de acordo com o especificado na Tabela 2-1.

Uma placa de múltiplas camadas é o resultado do empilhamento de núcleos, separados por laminados (*prepreg*). Geralmente a camada externa de cobre é obtida a partir de folhas de cobre isoladas, que recebem tratamento galvânico.

Uma outra forma é adicionar ao laminado ou *prepreg* folhas avulsas de cobre.

Nos dois casos o produto resultante é prensado e colado em uma nova estrutura, que é a placa de múltiplas camadas.

Este laminado *prepreg* tem suas características elétricas dependentes da quantidade de resina que compõe o material (basicamente fibra de vidro + resina).

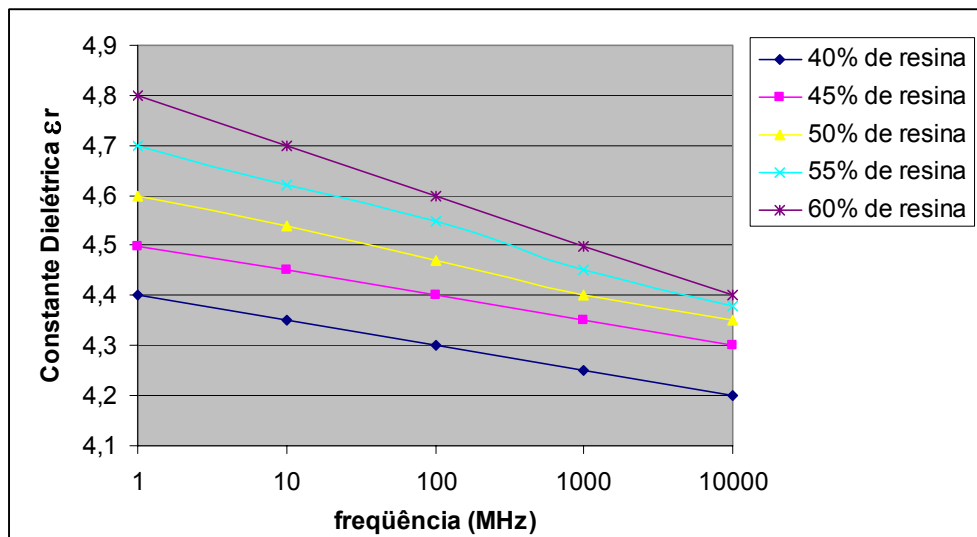


Figura 2-4: Valor da permissividade elétrica relativa em função da frequência e da quantidade de resina de laminados de FR4

2.2 Modelo de linhas de transmissão para Placa de Circuito Impresso

Para que a estrutura possa ser implementada e analisada, o comportamento do sinal ao longo das trilhas deve ser conhecido. Para este tipo de análise serão utilizadas as equações da linha de transmissão, conforme [4].

Na Figura 2-5 está representado o esboço de uma linha de transmissão uniforme, baseada na qual serão representadas as equações.

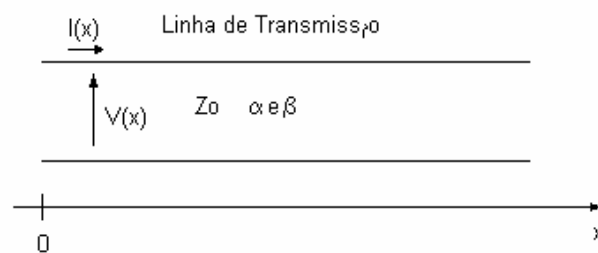


Figura 2-5: Esboço de uma linha de transmissão genérica.

A equações genéricas da linha são:

$$V(x) = V^- \cdot e^{\gamma \cdot x} + V^+ \cdot e^{-\gamma \cdot x} \quad (2-1)$$

$$I(x) = \frac{-V^- \cdot e^{\gamma \cdot x} + V^+ \cdot e^{-\gamma \cdot x}}{Z_0} \quad (2-2)$$

onde:

$\gamma = \alpha + j \cdot \beta$, constante de propagação, em 1/m

α = constante de atenuação em nepers/m;

β = constante de fase em rad/m;

Z_0 = Impedância característica da linha em Ω ;

V^+ = Tensão incidente (V);

V^- = Tensão refletida (V).

Os parâmetros Z_0 , α e β que aparecem nas equações da linha de transmissão, são denominados parâmetros secundários da linha e são dependentes da construção física da linha de transmissão.

A tensão V^+ corresponde à componente da onda progressiva (representada na forma de potencial elétrico) que se propaga no sentido crescente de x , e a tensão V^- corresponde a componente da onda progressiva que se propaga no sentido contrário ao crescimento de x .

Em placas de circuito impresso, as linhas de transmissão se encontram tanto nas camadas externas quanto nas camadas internas da estrutura.

As linhas são do tipo fita. Nas camadas externas são denominadas *micro-strip* e nas camadas internas denominadas de *strip-line*.

2.2.1 Linhas *micro strip* e *strip line*

A linha *micro-strip* é aquela que se encontra nas camadas externas da PCI, logo o seu meio não é homogêneo, uma vez que abaixo desta está o substrato e acima o meio ambiente onde se encontra a placa (normalmente ar), logo vai existir uma permissividade elétrica efetiva como resultado da interação dos dois meios, ar e substrato. A Figura 2-6 representa o corte transversal de uma placa de circuito impresso, mostrando as características desta linha.

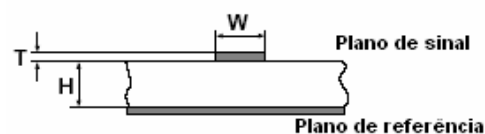


Figura 2-6: Corte transversal de uma linha de transmissão *micro-strip*.

As equações da impedância característica e da velocidade de propagação do sinal nesta linha são dadas abaixo, baseadas em [4].

$$Z_0 = \sqrt{\frac{\mu_o \cdot \epsilon_o}{\epsilon_{ef}}} \cdot \frac{1}{C_a} \quad (2-3)$$

onde

$$C_a = \frac{2 \cdot \pi \cdot \epsilon_o}{\ln\left(\frac{8 \cdot H}{W} + \frac{W}{4 \cdot H}\right)} \quad \text{para} \quad \frac{W}{H} \leq 1 \quad (2-4)$$

$$C_a = \epsilon_o \left[\frac{W}{H} + 1,393 + 0,667 \cdot \ln\left(\frac{W}{H} + 1,444\right) \right] \quad \text{para} \quad \frac{W}{H} > 1 \quad (2-5)$$

$$\epsilon_{ef} = \frac{\epsilon_r + 1}{2} + \frac{\epsilon_r - 1}{2} \cdot \left(1 + \frac{12 \cdot H}{W}\right)^{-\frac{1}{2}} + 0,02 \cdot (\epsilon_r - 1) \cdot \left(1 - \frac{W}{H}\right)^2 - 0,217 \cdot (\epsilon_r - 1) \cdot \frac{T}{\sqrt{W \cdot H}} \quad \text{para} \quad \frac{W}{H} < 1 \quad (2-6)$$

$$\epsilon_{ef} = \frac{\epsilon_r + 1}{2} + \frac{\epsilon_r - 1}{2} \cdot \left(1 + \frac{12 \cdot H}{W}\right)^{-\frac{1}{2}} - 0,217 \cdot (\epsilon_r - 1) \cdot \frac{T}{\sqrt{W \cdot H}} \quad \text{para} \quad \frac{W}{H} \geq 1 \quad (2-7)$$

A velocidade de propagação é dada por:

$$v_f = \frac{c}{\sqrt{\epsilon_{ef}}} \quad (2-8)$$

Onde, c é a velocidade da luz no vácuo e vale, aproximadamente, $3 \cdot 10^8$ m/s

Para as camadas internas da placa de circuito impresso, o meio por onde se propaga a onda é homogêneo, com permissividade elétrica efetiva igual a ϵ_r , porém as

perdas no dielétrico são mais acentuadas. Um corte das trilhas internas na forma de strip-line é mostrada na Figura 2-7.

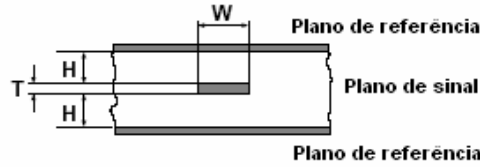


Figura 2-7: Corte transversal de uma linha de transmissão *strip-line*.

As equações da impedância característica e da velocidade de propagação do sinal nesta linha são dadas abaixo, baseadas em [4].

$$Z_0 = \sqrt{\frac{\mu_o}{\epsilon_o}} \cdot \frac{1}{4 \cdot \sqrt{\epsilon_r}} \cdot \frac{K(k)}{K(k')} = \sqrt{\frac{\mu_o}{\epsilon_o}} \cdot \frac{1}{4 \cdot \sqrt{\epsilon_r}} \cdot \frac{K}{K'} \quad (2-9)$$

Onde:

$$k = \frac{1}{\cosh\left(\frac{\pi \cdot W}{4 \cdot H}\right)} \quad k' = \tanh\left(\frac{\pi \cdot W}{4 \cdot H}\right) \quad (2-10)$$

$$\frac{K}{K'} = \frac{1}{\pi} \ln\left(2 \frac{1 + \sqrt{k}}{1 - \sqrt{k}}\right) \quad \text{para } 0,7 \leq k \leq 1 \quad (2-11)$$

$$\frac{K}{K'} = \left[\frac{1}{\pi} \ln\left(2 \frac{1 + \sqrt{k'}}{1 - \sqrt{k'}}\right) \right]^{-1} \quad \text{para } 0,7 \leq k \leq 1 \quad (2-12)$$

Para as situações de fita muito larga ($W > 2 \cdot H$) ou muito estreitas ($W < 0,4 \cdot H$), as fórmulas (2-13) e (2-14), mais simplificadas, podem ser utilizadas.

$$Z_o = \sqrt{\frac{\mu_o}{\epsilon_o}} \cdot \frac{\pi}{8 \cdot \sqrt{\epsilon_r} \cdot \left(\ln(2) + \frac{\pi \cdot W}{4 \cdot H} \right)} \quad \text{para } W \geq 2 \cdot H \quad (2-13)$$

$$Z_o = \sqrt{\frac{\mu_o}{\epsilon_o}} \cdot \frac{1}{2 \cdot \pi \cdot \sqrt{\epsilon_r}} \cdot \ln\left(\frac{16 \cdot H}{\pi \cdot W}\right) \quad \text{para } W \leq 0,4 \cdot H \quad (2-14)$$

A velocidade de propagação é dada por:

$$v_f = \frac{c}{\sqrt{\epsilon_r}} \quad (2-15)$$

onde c é a velocidade da luz no vácuo.

Em placas de circuito impresso é bastante comum utilizar duas camadas de sinal entre planos de referência, uma camada com orientação preferencial na direção X e a outra na direção Y (para reduzir interferências), como mostrado na Figura 2-8. Devido a assimetria deste arranjo (a distância entre as trilhas e os planos não é a mesma), a formulação de linha *strip-line*, vista anteriormente, não pode ser empregada como nas equações (2.9) a (2.14).

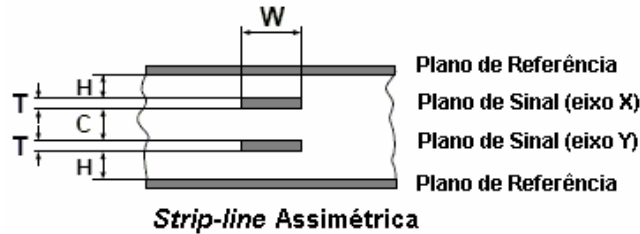


Figura 2-8: Corte transversal de uma linha de transmissão *strip-line* assimétrica.

Para este tipo de arranjo, utilizamos uma formulação específica, e a abordagem mais largamente utilizada é a proposta pelo IPC – (*Institute for Interconnecting and Packaging Circuits*) [9]. Tal formulação é mostrada na equação (2-16).

$$Z_o = \frac{80 \cdot \ln \left(1.9 \cdot \frac{2 \cdot H + T}{0.8 \cdot W + T} \right) \cdot \left[1 - \frac{H}{4} \cdot (H + C + T) \right]}{\sqrt{\epsilon_r}} \quad (2-16)$$

A velocidade de fase (propagação) é dada pela mesma expressão vista anteriormente, equação (2-15).

2.3 Propagação de modos entre placas de referência

O tema principal deste trabalho é o efeito da mudança de plano de sinal em um caminho ou circuito, através das vias em uma placa de múltiplas camadas. Sempre que isto ocorre, a via pode atravessar, transversalmente, diversos planos de alimentação, tornando-se quase como uma fonte de excitação entre planos paralelos, gerando entre estes planos uma onda. Esta onda pode, inclusive, ressonar no espaço (que é limitado) causando perda de energia no caminho e irradiação na borda da placa [1],[17].

Quando estes planos são planos de alimentação complementares, como por exemplo, +3,3 V e 0 V (Terra, retorno ou GND) a solução é fazer caminhos de baixa impedância distribuídos na área de cobre que forma o plano, para evitar a propagação. Isto é feito com capacitores de desacoplamento entre os planos, tanto nas bordas quanto distribuídos ao longo destes. Nos diagramas esquemáticos dos circuito, estes capacitores são representados como capacitores de filtro de alimentação dos componentes, porém, eles devem ser colocados com cuidado ao longo dos planos.

A Figura 2-9, mostra a vista superior de um plano de alimentação (construído com área de cobre preenchida) e onde devem ser montados os capacitores. Na Figura

2-9, no canto superior esquerdo está representado um capacitor fora de sua posição para que possa ser visualizada a sua ilha e onde o mesmo é montado.

A representação em corte é mostrada na Figura 2-10, onde pode ser vista a via passante e a interligação entre os planos, quando ambos planos de referência são internos.

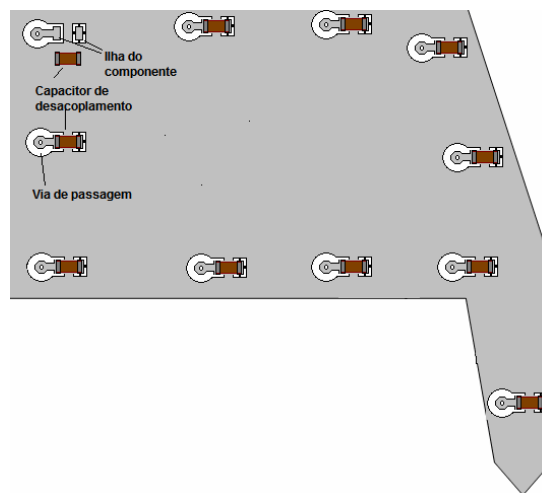


Figura 2-9: Posição dos capacitores de desacoplamento ao longo de um plano de alimentação, vista superior.

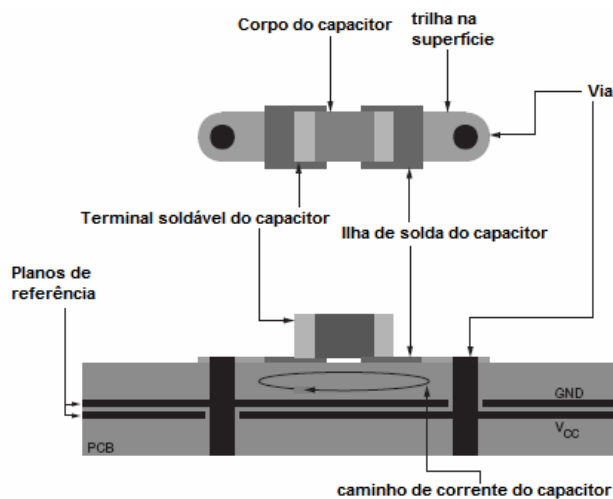


Figura 2-10: Posição dos capacitores de desacoplamento ao longo de um plano de alimentação, vista transversal, para desacoplamento de planos de referência internos.

2.3.1 Propagação de ondas entre placas de terra

O problema da geração de ondas entre planos de referência é mais fácil de ser contornado quando este ocorre entre planos de terra, pois como estes planos têm o mesmo potencial, basta interligá-los com vias de aterramento, que a geração e conseqüente irradiação é praticamente eliminada. Como é mostrado na Figura 2-11, abaixo.

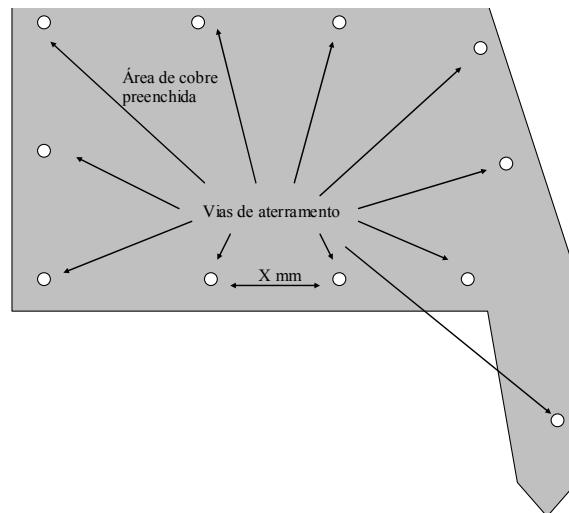


Figura 2-11: Posição das vias de aterramento ao longo de um plano de terra construído com área preenchida.

2.3.2 Solução proposta para redução da propagação entre placas de terra

A medida, anteriormente citada, soluciona somente o problema da irradiação da onda, porém não garante a integridade do sinal que gera esta onda.

A interligação, com via de aterramento, associada à via de sinal é a abordagem que será investigada neste trabalho.

Para avaliar o comportamento elétrico do sinal se propagando em uma trilha entre planos de referência, observou-se a tensão em pontos distintos da linha de

transmissão. Como esta linha é referenciada a um plano de referência superior e outro inferior, surge um campo elétrico diferente, entre a trilha e cada um destes planos, e conseqüentemente uma tensão entre os planos, denominada tensão plano-plano (V_{pp} – *parallel plates*), bem como uma tensão da trilha em relação aos dois planos, denominada tensão linha-plano (V_{sl} – *strip line*).

Fisicamente somente a tensão entre V e V' mostradas nas Figura 2-12 e Figura 2-13 podem ser medidas, porém estas tensões são o resultado da interação entre os dois modos presentes neste arranjo, o modo plano-plano e o modo linha-plano. O modo plano-plano existe devido ao fato da linha não ser simétrica em relação aos planos de referência e o modo linha-plano é o modo esperado, ou seja tensão na linha de transmissão referenciada aos dois planos de referência.

O que é proposto aqui é a decomposição de V e V' em V_{pp} e V_{sl} . Na realidade é como se V e V' fossem o resultado da composição de V_{pp} e V_{sl} .

A Figura 2-12 e a Figura 2-13 mostram estas tensões e as respectivas linhas de campo elétrico.

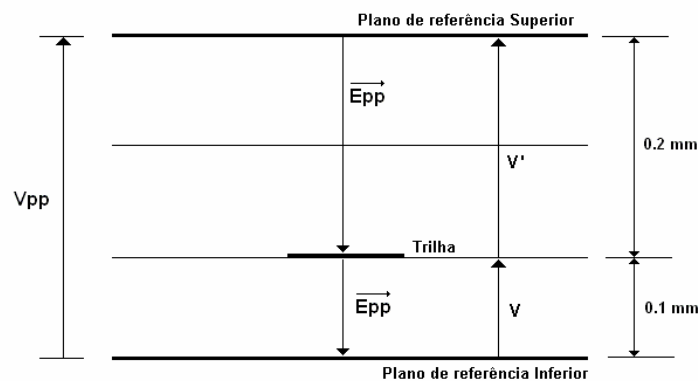


Figura 2-12: Corte transversal do arranjo, mostrando os campos entre os planos de referência. Nesta figura estão mostrados as tensões e campos elétricos para modo placa-placa.

O campo elétrico do modo plano-plano é uniforme entre as placas e independe da existência da trilha, portanto, pode se propagar em qualquer direção paralela às placas. O potencial do modo plano-plano varia linearmente na direção perpendicular as placas, logo é possível estabelecer as seguintes relações:

$$V = V_{sl} + \frac{V_{pp}}{3} \quad (2-17)$$

$$V' = -V_{sl} + 2 \cdot \frac{V_{pp}}{3} \quad (2-18)$$

e a partir destas

$$V_{sl} = \frac{2V - V'}{3} \quad (2-19)$$

$$V_{pp} = V + V' \quad (2-20)$$

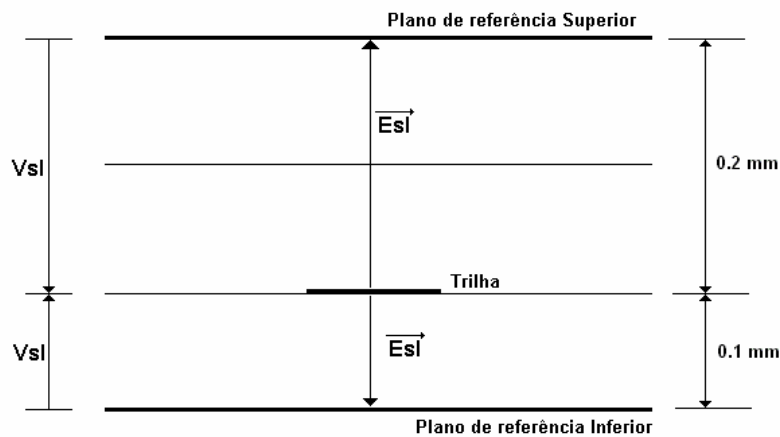


Figura 2-13: Corte transversal do arranjo, mostrando os campos entre os planos de referência. Nesta figura estão mostrados as tensões e campos elétricos para modo linha-plano.

Tipicamente a tensão de placa-placa é muito pequena se comparada com a de linha-plano, logo, neste trabalho a grandeza logarítmica denominada relação entre modos é apresentada. Esta grandeza é dada por:

$$R_{\text{mod}} = 20 \cdot \log \left(\frac{V_{pp}}{V_{sl}} \right) \quad (2-21)$$

Quanto menor for esta relação, mais imune está a estrutura aos modos de propagação plano-plano.

Porém para validar a solução é necessário definir parâmetros de medida referente à integridade do sinal. Foram escolhidas duas grandezas para este propósito:

- coeficiente de reflexão;
- coeficiente de transmissão.

Estes parâmetros expressam a descontinuidade no sinal e podem ser medidos.

Para que possam ser observados na simulação é necessário definir como obter estes parâmetros a partir das tensões ao longo da linha, para isto serão medidas três tensões em posições pré-definidas, como segue:

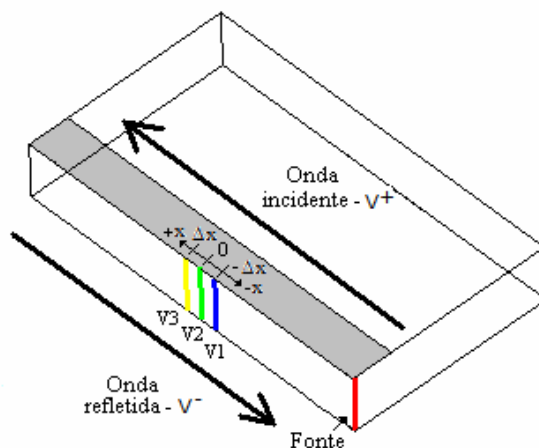


Figura 2-14: Corte transversal de um arranjo genérico, linha de fita, mostrando as tensões em três diferentes pontos, causadas por uma fonte de corrente aplicada.

O coeficiente de reflexão é obtido a partir das três amostras de tensão do modo linha-plano, justificando assim os três pontos nas estruturas propostas, e é referenciado ao ponto central.

Utilizando as equações de propagação em linhas de transmissão tem-se:

$$V_{sl1} = V^+ . e^{\gamma . \Delta x} + V^- . e^{-\gamma . \Delta x} \quad (2-22)$$

$$V_{sl2} = V^+ + V^- \quad (2-23)$$

$$V_{sl3} = V^+ . e^{-\gamma . \Delta x} + V^- . e^{\gamma . \Delta x} \quad (2-24)$$

Onde γ é a constante de propagação, x é a distância entre os pontos de medida, V^- é a amplitude da tensão refletida e V^+ é amplitude da tensão incidente.

A referência é tomada no ponto central, e os valores que entram na simulação são os da tensão de linha (V_{sl}) para os três pontos na linha.

A soma de (2-21) com (2-23) fornece:

$$e^{\gamma . \Delta x} = \frac{V_{sl1} + V_{sl3}}{2.V_{sl2}} \pm \sqrt{\left[\frac{V_{sl1} + V_{sl3}}{2.V_{sl2}} \right]^2 - 1} \quad (2-25)$$

Como o coeficiente de reflexão é a relação entre a tensão refletida pela incidente e a referência é a tensão no centro, ponto 2, então:

$$\Gamma_2 = \frac{e^{\gamma . \Delta x} - \frac{V_{sl1}}{V_{sl2}}}{\frac{V_{sl1}}{V_{sl2}} - e^{-\gamma . \Delta x}} \quad (2-26)$$

Capítulo 3

MÉTODO FDTD

3.1 INTRODUÇÃO

Soluções numéricas no domínio do tempo das equações de Maxwell demonstram ser poderosas ferramentas para prever fenômenos e analisar dispositivos que envolvem a propagação de ondas eletromagnéticas. Dentre estes, destaca-se o método FDTD (*Finite Difference Time Domain*) que teve origem em 1966. Neste ano, Kane S. Yee desenvolveu um trabalho que chamou de *Numerical Solution of Initial Boundary Value Problems Involving Maxwell's Equations in Isotropic Media* [29]. O trabalho de Yee marcou o início do estudo do método FDTD. O termo FDTD foi utilizado pela primeira vez por Allen Taflove em 1980 [24].

O método FDTD é baseado num arranjo de grades ortogonais entrelaçadas para discretizar o espaço contínuo e transformá-lo num problema numérico. O uso do método FDTD difundiu-se rapidamente com o avanço da tecnologia de computadores com alta velocidade de processamento e grande capacidade de armazenamento de dados. O maior entrave, entretanto, reside no fato de que estruturas de forma arbitrária não casam com a grade de discretização ortogonal. Diversos algoritmos surgiram com o objetivo de amenizar tal problema. Alguns mantiveram a base de discretização ortogonal [30]. Outros utilizaram malhas não estruturadas, porém seu uso acabou não sendo difundido devido à ocorrência de instabilidades numéricas associadas a determinados tipos de malhas [31], [32].

Mais recentemente, métodos baseados em elementos finitos FETD [33] com funções de aresta têm atraído a atenção dos pesquisadores devido à sua precisão em malhas não estruturadas, apesar de sua formulação ser aparentemente mais complexa que a do método FDTD. Usou-se neste trabalho o método FETD com malha tetraédrica de discretização espacial [35].

A análise por elementos finitos de um problema qualquer envolve, basicamente, quatro etapas:

- discretização do domínio em um número finito de sub-regiões ou elementos;
- obtenção das equações que regem um elemento;
- conexão de todos os elementos no domínio e;
- resolução do sistema de equações obtidos.

3.2 DEFINIÇÕES GEOMÉTRICAS E DISCRETIZAÇÃO ESPACIAL

Usou-se no desenvolvimento do método FETD uma formulação diferente daquela que é convencionalmente adotada por Taflov [24]. Tal formulação foi inicialmente apresentada por Artuzi [23] e é detalhada neste capítulo.

A região de meio homogêneo compreendida entre determinado número de faces chama-se célula, contendo uma malha elementar primária (arestas que compõem as faces) e outra secundária (arestas interiores que partem de um ponto no interior da célula até um ponto localizado em cada uma das suas faces). O método foi baseado em uma célula tetraédrica, como a da Figura 3-1, podendo ser ampliado a qualquer célula poliédrica convexa.

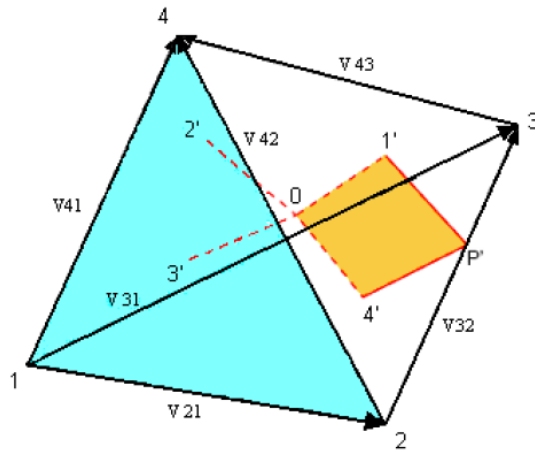


Figura 3-1: Uma célula tetraédrica.

Os pontos 1, 2, 3 e 4 são os vértices de uma célula da malha primária (linhas sólidas) e os pontos 0, 1', 2', 3' e 4' referem-se à malha secundária (linhas pontilhadas). As superfícies hachuradas indicam a face primária 3' (azul) e face secundária 23 (laranja). O ponto P' é o baricentro da aresta. Os pontos 1, 2, 3 e 4 são fornecidos por meio de *softwares* geradores de malha e a reta formada por dois destes pontos é chamada de aresta primária e é identificada pelos dois índices dos pontos que a formam, sendo seu comprimento vetorial:

$$\vec{L}_{pq} = \vec{R}_p - \vec{R}_q \quad (3-1)$$

sendo $\vec{R}_p$ e $\vec{R}_q$ os vetores de posicionamento dos vértices p e q . Estes vetores foram arranjados em uma matriz de comprimentos primários como:

$$L = \begin{bmatrix} L_{12x} & L_{12y} & L_{12z} \\ L_{13x} & L_{13y} & L_{13z} \\ L_{14x} & L_{14y} & L_{14z} \\ L_{23x} & L_{23y} & L_{23z} \\ L_{24x} & L_{24y} & L_{24z} \\ L_{34x} & L_{34y} & L_{34z} \end{bmatrix} \quad (3-2)$$

Três destas arestas formam uma face primária, que é denominada pelo índice do ponto que não faz parte de nenhuma destas arestas. A área vetorial de uma face primária, direcionada para fora da célula é:

$$\vec{S}_s = \frac{(-1)^s}{2} \vec{L}_{pq} \times \vec{L}_{qr} \quad (3-3)$$

onde p , q , r e s representam permutações cíclicas dos índices 1, 2, 3 e 4. Estas áreas são reagrupadas em uma matriz de áreas primárias:

$$S = \begin{bmatrix} S_{1x} & S_{1y} & S_{1z} \\ S_{2x} & S_{2y} & S_{2z} \\ S_{3x} & S_{3y} & S_{3z} \\ S_{4x} & S_{4y} & S_{4z} \end{bmatrix} \quad (3-4)$$

A malha secundária é formada pelo ponto 0 no interior da célula (baricentro do poliedro) e por um ponto no baricentro de cada face 1', 2', 3' e 4'. A reta formada pelo ponto 0 e pelo baricentro da face primária é denominada aresta secundária, cujo índice é dado pelo índice do ponto da face na qual está ligada, sendo seu comprimento vetorial definido como:

$$\vec{L}_s = \frac{\vec{L}_{pq} + \vec{L}_{qs} + \vec{L}_{rs}}{12} \quad (3-5)$$

Estes comprimentos formam a matriz de comprimentos secundários:

$$L' = \begin{bmatrix} L_{1x} & L_{1y} & L_{1z} \\ L_{2x} & L_{2y} & L_{2z} \\ L_{3x} & L_{3y} & L_{3z} \\ L_{4x} & L_{4y} & L_{4z} \end{bmatrix} \quad (3-6)$$

Duas destas arestas secundárias definem uma face secundária que tem como índice os pontos que não fazem parte desta face, sendo a área vetorial:

$$\vec{S}_{pq} = \frac{\vec{S}_p - \vec{S}_q}{12} \quad (3-7)$$

Que formam a matriz de áreas secundárias:

$$S' = \begin{bmatrix} S_{12x} & S_{12y} & S_{12z} \\ S_{13x} & S_{13y} & S_{13z} \\ S_{14x} & S_{14y} & S_{14z} \\ S_{23x} & S_{23y} & S_{23z} \\ S_{24x} & S_{24y} & S_{24z} \\ S_{34x} & S_{34y} & S_{34z} \end{bmatrix} \quad (3-8)$$

Os comprimentos e áreas vetoriais são úteis na discretização espacial das equações de Maxwell descritas na próxima secção.

3.3 MATRIZES DA EQUAÇÃO DE ONDA

Como no método dos elementos finitos [34], a formulação matricial revela-se como compacta e permite a implementação direta no algoritmo computacional, portanto, tal notação foi aqui usada em lugar da notação usual das formulações em FDTD.

As matrizes da equação de onda são derivadas das equações de Maxwell na forma integral:

$$\oint_L \vec{E} \cdot d\vec{l} = -\frac{\partial}{\partial t} \int_S \vec{B} \cdot d\vec{S} \quad (3-9)$$

$$\oint_L \vec{H} \cdot d\vec{l} = \frac{\partial}{\partial t} \int_S \vec{D} \cdot d\vec{S} + \int_S \vec{J} \cdot d\vec{S} \quad (3-10)$$

$$\oint_S \vec{D} \cdot d\vec{S} = \int_V \rho \cdot dv \quad (3-11)$$

$$\oint_S \vec{B} \cdot d\vec{S} = 0 \quad (3-12)$$

sendo $\vec{E}$ e $\vec{H}$ as intensidades de campos elétrico e magnético, $\vec{D}$ e $\vec{B}$ as densidades de fluxo elétrico e magnético, ρ e $\vec{J}$ as densidades de carga e corrente, respectivamente.

A discretização espacial é baseada em uma aproximação por partes constantes das quantidades eletromagnéticas, ou seja, é assumido que elas sejam constantes dentro de uma célula e, portanto, as equações (3.11) e (3.12) são automaticamente satisfeitas uma vez que a acumulação de carga é desconsiderada.

A aplicação da equação (3.9) em cada uma das faces triangulares primárias resulta em:

$$\Sigma \quad L \quad e = -\frac{\partial}{\partial t} S \quad b \quad (3-13)$$

onde as letras minúsculas representam as matrizes dos vetores da célula dependentes do tempo:

$$e = [e_x \quad e_y \quad e_z]^T \quad (3-14)$$

$$b = [b_x \quad b_y \quad b_z]^T \quad (3-15)$$

e as letras maiúsculas e a letra grega Σ representam matrizes independentes do tempo.

A matriz Σ informa a relação entre as faces e as arestas:

$$\Sigma = \begin{bmatrix} 0 & 0 & 0 & 1 & -1 & 1 \\ 0 & -1 & 1 & 0 & 0 & -1 \\ 1 & 0 & -1 & 0 & 1 & 0 \\ -1 & 1 & 0 & -1 & 0 & 0 \end{bmatrix} \quad (3-16)$$

A primeira linha da matriz efetua a circulação sobre a face triangular 1' da Figura 3-1, a qual é definida pelos vértices 2, 3, e 4, logo, as colunas com elementos não nulos são aquelas cujos índices p e q contêm dois destes vértices. A orientação positiva é dada pela regra da mão direita em relação às faces que são orientadas para fora da célula, em conformidade com a equação (3.9). De maneira análoga formam-se as demais linhas da matriz.

A aplicação de (3.10) em cada uma das faces triangulares secundárias resulta em:

$$\Sigma^T L' v b = \frac{\partial}{\partial t} S' \varepsilon \cdot e + S' \sigma \cdot e + S' j \quad (3-17)$$

onde v , ε e σ são a relutividade magnética (inverso da permeabilidade magnética), a permissividade elétrica e a condutividade elétrica, respectivamente, e:

$$j = [j_x \quad j_y \quad j_z]^T \quad (3-18)$$

é o vetor da densidade de corrente de excitação.

As matrizes de equações (3.13) e (3.17) são combinadas, sendo organizadas em uma equação de onda matricial:

$$C \frac{d}{dt} v + Gv + K \int_0^t v \cdot dt = i \quad (3-19)$$

onde:

$$i = S' j \quad e \quad v = -Le \quad (3-20)$$

são a corrente de excitação i e v o vetor de tensão desconhecido ao longo das arestas primárias e:

$$C = S' \varepsilon (L^T L)^{-1} L^T \quad (3-21)$$

$$G = S' \sigma (L^T L)^{-1} L^T \quad (3-22)$$

$$K = \Sigma^T L' \nu (S^T S)^{-1} S^T \Sigma \quad (3-23)$$

são as matrizes de capacitância, condutância e relutância de cada uma das células, respectivamente. Não sendo L e S matrizes quadradas, suas inversas não são possíveis de se realizar. Contudo, a solução pode ser obtida através da aplicação da inversão generalizada de Moore-Penrose .

A equação global da onda é formada pela superposição dos elementos das matrizes C , G e K que tem todas as posições das arestas submetidas a um procedimento de numeração global [28].

3.4 MODELAGEM DE SUPERFÍCIES CONDUTORAS

Para se fazer a modelagem das superfícies, foi utilizada a equação:

$$G_{rs,pq} = \frac{S}{R_s 3L_{pq}^2} \delta_{rs,pq} \quad (3-24)$$

onde R_s é a resistência superficial do material e S é a área da face em contato com a superfície condutora. Os valores resultantes desta matriz são superpostos na matriz global G . Valores de R_s na ordem de $10^{-6} \Omega$ mostram ser adequados na prática para a implementação de condutores elétricos perfeitos PEC (*Perfect Electric Conductor*).

Para o condutor magnético perfeito PMC (*Perfect Magnetic Conductor*) o valor utilizado para a R_s é ∞ .

3.5 MODELAGEM DE FIOS CONDUTORES

No caso dos fios, é feita a modelagem através de:

$$G_{rs,pq} = \frac{L_{pq}}{R_L} \quad (3-25)$$

em que R_L é a resistência linear do material.

3.6 DISCRETIZAÇÃO TEMPORAL

A discretização temporal baseia-se na amostragem de v a intervalos regulares Δt , supondo que v varia linearmente dentro de cada intervalo. Usando o método de estabilidade de Newmark [23] e reescrevendo a equação de onda global (3.19) tem-se:

$$C \frac{d^2}{dt^2} w + G \frac{d}{dt} w + K w = i \quad (3-26)$$

com:

$$w = \int_0^t v \cdot dt \quad (3-27)$$

A discretização temporal é realizada através de diferenças finitas centradas [23] e uma média ponderada de w (Técnica de Newmark) conforme:

$$C \frac{w_{n+1} - 2w_n + w_{n-1}}{\Delta t^2} + G \frac{w_{n+1} - w_{n-1}}{2\Delta t} + K \frac{w_{n+1} + 2w_n + w_{n-1}}{4} = i_n \quad (3-28)$$

onde Δt é o passo do tempo e o índice n representa o instante de tempo $t = n\Delta t$. A equação diferencial (3.28) foi reorganizada como o seguinte conjunto de equações recursivas:

$$\left(C + \frac{\Delta t}{2} G + \frac{\Delta t^2}{4} K \right) u_n = \left(i_n - G v_{n-\frac{1}{2}} - K w_n \right) \quad (3-29)$$

$$v_{n+\frac{1}{2}} = v_{n-\frac{1}{2}} + \Delta t u_n \quad (3-30)$$

$$w_{n+1} = w_n + \Delta t v_{n+\frac{1}{2}} \quad (3-31)$$

O sistema de equações mostrado em (3-29) pode ser resolvido pelo método dos gradientes conjugados.

3.6.1 Parâmetros de discretização

Na divisão do espaço computacional em poliedros, neste caso em tetraedros, devem ser respeitados alguns critérios de dispersão e estabilidade numérica do método [27]. Para estabelecer esses critérios foi determinado o limite máximo de frequência da excitação da simulação. O princípio básico para o dimensionamento da célula é que a célula na qual a estrutura foi discretizada deve ser bem menor que o menor comprimento de onda excitado na simulação. Quanto menor for a célula, maior será a precisão da resposta. O que se deve ter em mente é que deve-se respeitar o limite de amostragem de Nyquist, onde, $\lambda = 2\Delta L_m$, com ΔL_m sendo o comprimento médio das arestas. Porém, adotam-se dimensões de células bem menores do que o comprimento de onda, fazendo $\Delta L_m \approx \lambda / 10$. Isso foi verificado a partir de resultados numéricos obtidos

segundo Karl [27] que, para se respeitar o limite de dispersão numérica, deve ser observada a seguinte equação:

$$L_m = \frac{c}{10 \cdot f_{m\acute{a}x} \sqrt{\epsilon_r}} \quad (3-32)$$

onde, através da equação (3.32), definindo o limite máximo de frequência de excitação $f_{m\acute{a}x}$, obtém-se o comprimento médio das arestas L_m . Onde c é a velocidade da luz no vácuo e ϵ_r é a permissividade elétrica relativa do material dielétrico de maior permissividade aplicado na estrutura a ser simulada. O valor do passo do tempo foi normalizado de acordo com[26]:

$$s = \frac{\Delta t}{L_{min} \sqrt{\epsilon \mu}} \quad (3-32)$$

onde L_{min} é o comprimento da menor aresta primária. Esta fórmula está de acordo com a definição de fator de estabilidade para métodos condicionalmente estáveis [24]. Neste trabalho o passo de tempo usado foi $s = 1$.

Capítulo 4

Simulações

4.1 Introdução

O objetivo deste capítulo é simular uma estrutura real, na qual ocorre a mudança do plano de referência de forma que o efeito da geração das ondas entre planos ocorra.

Para que isto seja de aplicação prática foi escolhido um arranjo com dimensões dentro do mínimo utilizado nos dias de hoje, conforme está mostrado na Tabela 1-1. Ou seja, a linha (trilha) terá uma largura de $100\ \mu\text{m}$, com impedância característica próxima de $50\ \Omega$. Para que isto seja possível, o espaçamento entre as camadas será também de $100\ \mu\text{m}$. O material utilizado como dielétrico será o popular FR4, com permissividade elétrica relativa de aproximadamente 4,2 e inicialmente a tangente de perdas será desconsiderada, assim como a espessura da trilha.

Como a menor dimensão envolvida é de $0,1\ \text{mm}$, será utilizada uma malha com no máximo $0,05\ \text{mm}$, nesta região. Com esta aresta, a resposta em frequência máxima será de $25\ \text{GHz}$.

Para que a corrente de excitação provoque uma resposta até esta frequência, o pulso de corrente terá a seguinte característica:

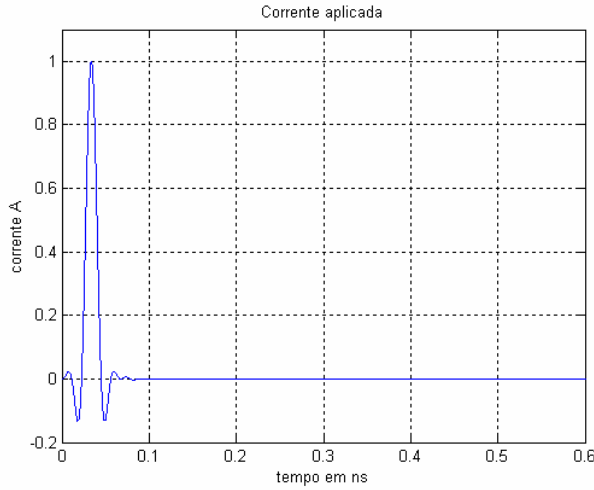


Figura 4-1: Pulso de corrente. Duração do pulso de 0,0625 ns, duração da aplicação do sinal de 0,6 ns.

Este pulso de corrente é descrito pela equação:

$$i(t) = \frac{\text{sen}(u.\pi)(1-u^2)}{\pi.\cos\left(\frac{u.\pi}{2}\right)} \quad (4-1)$$

sendo u dada por:

$$u = \left[\left(\frac{6.t}{T} \right) - 3 \right] \quad (4-2)$$

sendo t o tempo e T a duração do pulso.

A resposta em frequência é razoavelmente plana até $3/(2.T)$, ou seja até aproximadamente 25 GHz.

As dimensões longitudinais da estrutura não podem ser demasiadamente pequenas pois o método de obtenção dos coeficientes de transmissão e reflexão é baseado na diferença de tensão em três pontos da linha de transmissão, como mostrado nas equações (2-21) a (2-25). Sendo assim foi adotado o valor de 2 mm para cada trecho

de linha, desta forma o ponto onde estão as três amostras de tensões podem ficar bem no centro de cada trecho, sofrendo pouca influência das discontinuidades e mantendo uma separação entre eles de 0,2 mm.

A estrutura ensaiada apresenta simetria axial ao longo da direção de propagação, logo, somente metade será desenhada.

Uma vez definidas as dimensões, a malha, a largura da trilha e as demais características, fica faltando a definição de que situação será ensaiada. Devido à larga utilização de placas com várias camadas em circuitos que utilizam circuitos integrados com encapsulamento do tipo BGA (*Ball Grid Array*), este será o circuito a ser ensaiado.

O arranjo corresponde a uma trilha de saída de um circuito integrado BGA com espaçamento entre os terminais (bolas, *Solder Ball*) de 1 mm. Esta trilha começa em um terminal no plano superior da placa, lado dos componentes, segue até um furo de passagem (denominado *break-out* do BGA) por 1 mm e a partir deste ponto esta trilha começa a propagar o sinal em camadas internas da placa de circuito impresso. Um circuito integrado com encapsulamento BGA, mostrado na Figura 4-2, apresenta tipicamente nos terminais próximos ao centro, alimentação e terra (referência), e nos pinos mais externos os sinais de alta frequência, como mostrado na Figura 4-3 [38].

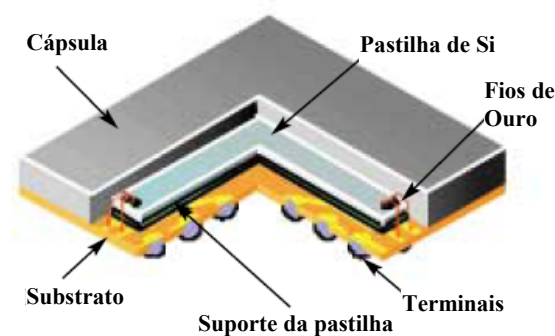


Figura 4-2: Típico Circuito integrado com encapsulamento BGA.

Como existem diferentes posições para o terminal emissor de sinal (Dados A ou B na Figura 4-3), será necessário determinar se o resultado é ou não dependente desta posição.

Na Figura 4-3 estão representados os terminais de terra (GND) no centro do circuito integrado BGA. Estes terminais serão representados como um plano de referência na base da estrutura, perpendicular à direção de propagação.

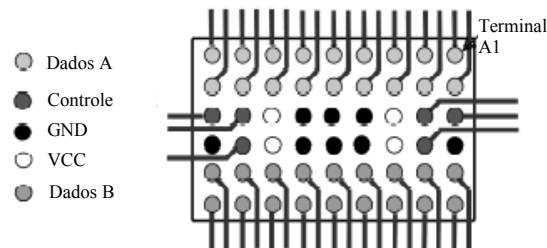


Figura 4-3: Circuito integrado BGA, mostrando sinais e referências.

Desta forma dois aspectos serão avaliados:

- O efeito da distância entre o terminal emissor e o plano de terra (referência), Plano de Base;
- O efeito da interligação dos planos de referência na propagação do sinal.

4.1.1 Arranjo equivalente a uma linha ligada a um encapsulamento BGA

A avaliação da estrutura será feita computacionalmente a partir do método dos elementos finitos no domínio do tempo, FETD [23] e [24].

Um corte do modelo para a avaliação do efeito da distância da fonte em relação ao plano de GND é mostrado na Figura 4-4, onde a distância d , que será avaliada é indicada.

A estrutura é terminada em uma superfície absorvedora, ou seja, após a via, uma superfície ABC (*Absorbing Bondary Condition*) é aplicada à estrutura para que esta se comporte como infinita a partir deste ponto. A impedância superficial desta é a mesma do meio.

O Plano de Base é feito através de uma superfície condutora ou PEC (*Perfect Electric Conductor*), que interliga todos os planos de referência condutores da estrutura.

A estrutura é construída a partir de trilhas condutoras em material dielétrico FR4 (composto de resina e fibra de vidro com permissividade elétrica relativa de aproximadamente 4.2 e permeabilidade elétrica igual à do vácuo). Este material é o mais comum em placas de circuito impresso de boa qualidade.

Esta mesma estrutura é mostrada em corte transversal na Figura 4-5. Estão representadas nesta figura as trilhas, os planos de referência, a via e as paredes laterais, que são terminadas em uma superfície ABC, desta forma a estrutura se comportará como se fosse muito larga, do ponto de vista de irradiação do modo plano-plano.

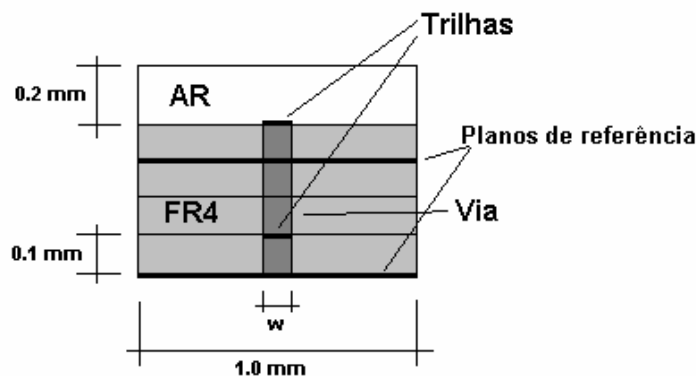


Figura 4-5: Corte transversal do arranjo. As paredes laterais são terminadas em superfície ABC (FR4), largura da trilha $w = 0.1$ mm.

Como os planos de referência são interligados somente na base, o efeito da via, que muda a trilha por onde o sinal aplicado se propaga, causa uma descontinuidade na onda eletromagnética [36], pois ocorre uma mudança no plano de referência. Na Figura 4-5 nota-se que para a trilha externa, o plano de referência está logo abaixo, porém quando o sinal muda para a trilha interna, a referência está agora acima (0.2 mm) e abaixo (0.1 mm). Esta mudança, devida a esta descontinuidade, acarreta a geração de uma onda entre os planos de referência, que se propaga até os extremos laterais da placa de circuito impresso. Esta onda é indesejável, pois além de retirar energia da onda que é transmitida, pode causar irradiação indesejável na borda da placa de circuito impresso [21] [36].

4.1.2 Resultados para diferentes distâncias entre o terminal emissor e plano de terra.

Foi avaliado para o primeiro arranjo, o caso de um circuito integrado BGA que apresenta após os terminais de referência, 4 fileiras de terminais de sinais de alta frequência, espaçadas de 1 mm [37] e [38].

Portanto a primeira estrutura, Figura 4-4, foi simulada para d igual a 1 mm, 2 mm, 3 mm e 4 mm.

O sinal de excitação (corrente) aplicado é um pulso de corrente que fornece uma resposta plana em frequência até 25 GHz.

Como o que está sendo avaliado no primeiro arranjo é o efeito de diferentes valores de d , na geração de modos plano-plano, a relação de modos, como definida em (2-20) está apresentada no gráfico mostrado na Figura 4-7.

O arranjo que foi efetivamente simulado, está representado na Figura 4-6, neste arranjo é possível perceber a malha utilizada, os pontos onde as tensões são observadas e a simetria axial (ao longo da linha de transmissão). A superfície de simetria, onde se encontra a via, as tensões e a linha é uma superfície PMC (*Perfect Magnetic Conductor*).

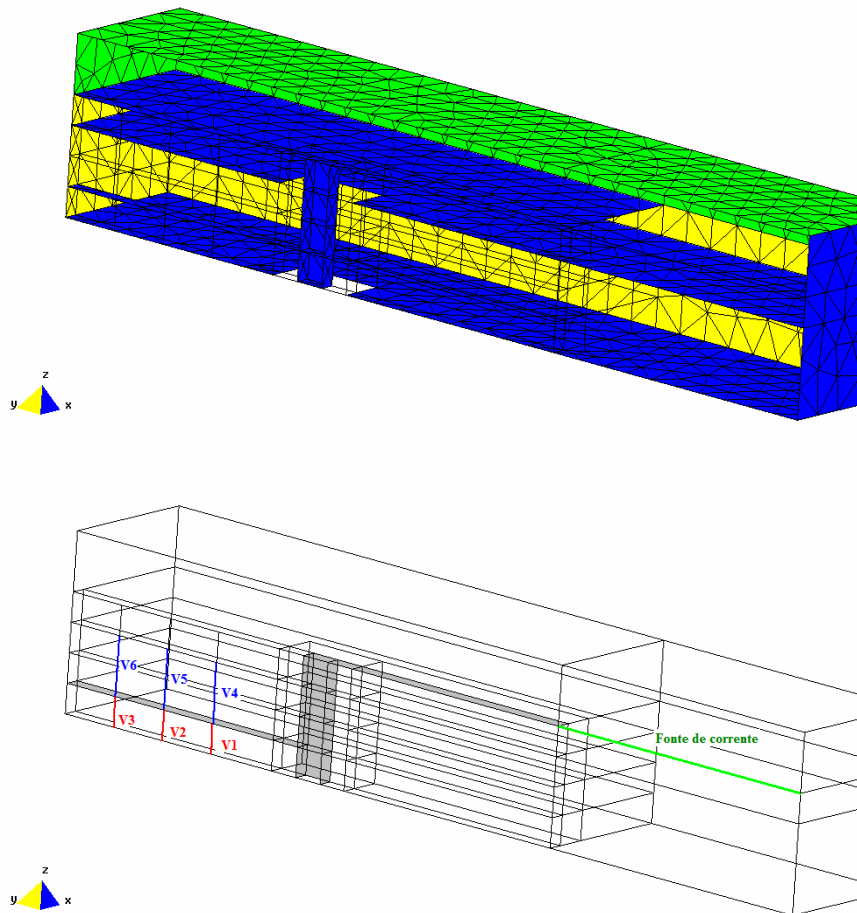


Figura 4-6: Arranjo simulado mostrando o lado da simetria axial, os materiais e a malha (0.1 mm), na figura abaixo estão mostradas as tensões e a fonte de corrente.

Pode ser observado, pelos valores mostrados na Figura 4-7, que a distância d não apresenta alteração significativa na geração do modo plano-plano, portanto para a análise da segunda estrutura, o valor de d foi fixado em 1 mm, minimizando assim o esforço computacional.

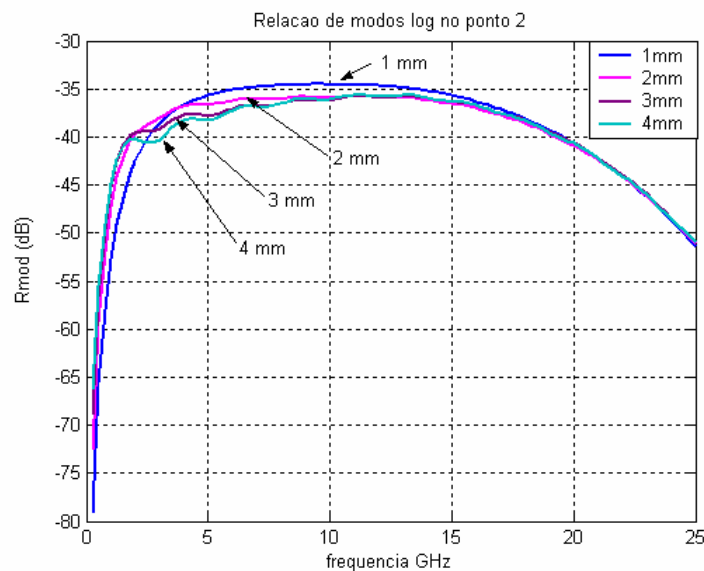


Figura 4-7: Relação de modos na trilha inferior (**Figura 4-4**) em função da frequência para diferentes valores da distância d (mostrados na legenda), entre terminal emissor do BGA e terminais de referência (plano de base).

Uma outra característica importante das curvas obtidas é que elas apresentam um ponto de máximo, quando observado a relação de modos em função da frequência. Uma vez que nesta simulação não são consideradas as perdas, o efeito não é dissipativo, no entanto existe uma redução na tensão entre planos com o aumento da frequência.

Como a onda que se propaga entre os planos é acoplada a este espaço através da via, esta se comporta como uma antena. Esta antena apresenta uma maior eficiência na frequência próximo a 10 GHz, esta é, possivelmente, a razão da inflexão nas curvas.

A modelagem deste tipo de acoplamento é mostrado no trabalho de Jun So Pak e outros [36], onde este acoplamento é modelado com 3D TLM e linha de transmissão com equivalente LC.

4.2 Estrutura para determinar o efeito da interligação dos planos terra

Uma maneira de reduzir a geração de ondas entre os planos de referência é interligar os planos de referência no sentido transversal à direção de propagação, ou seja, paralelo às vias de sinal, como mostrado na Figura 4-9.

Para avaliar o efeito da interligação dos planos de referência, foi definida uma nova estrutura, pois através da primeira, Figura 4-4, os pontos de medida estão dispostos após a descontinuidade causada pela via.

O novo arranjo apresenta duas vias, de forma que o efeito da interligação pode ser avaliado também através do coeficiente de reflexão. A estrutura é mostrada na Figura 4-8.

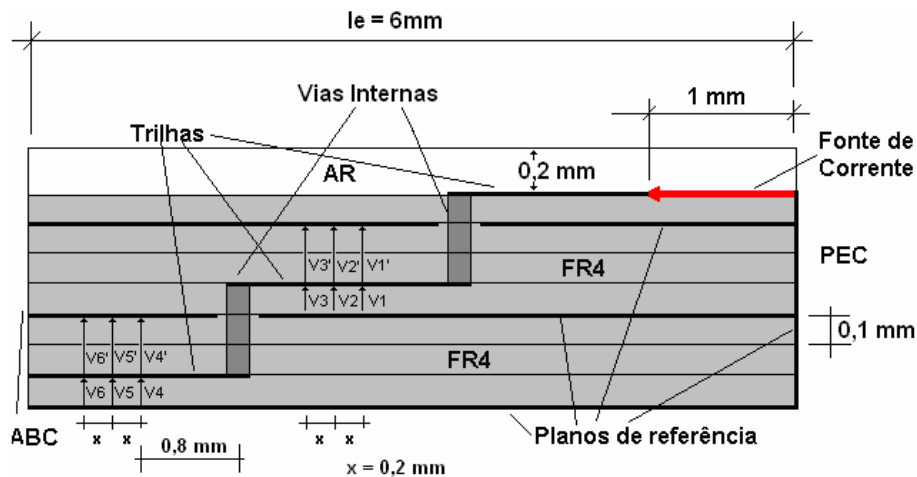


Figura 4-8: Corte longitudinal do arranjo utilizado para avaliar o efeito da interligação dos planos de referência. A figura mostra onde as tensões são medidas e a composição dos materiais (FR4 $\epsilon_r = 4,2$, AR $\epsilon_r = 1,0$).

O arranjo de excitação é o mesmo da estrutura anterior, onde o plano de base corresponde a uma superfície perfeitamente condutora, PEC.

Como será feita a análise para frequências elevadas, o tipo de via foi alterado para via interna (*buried*), pois esta é mais indicada para sinais de altas frequências [10], [18].

Neste arranjo, as paredes laterais são condutoras, interligando os planos de referência. A distância entre estas paredes (2.wp) foi alterada e observado como se comportam as tensões nos seis (6) pontos de medida.

A Figura 4-9 mostra este arranjo em corte transversal, evidenciando a distância wp, que foi o parâmetro avaliado.

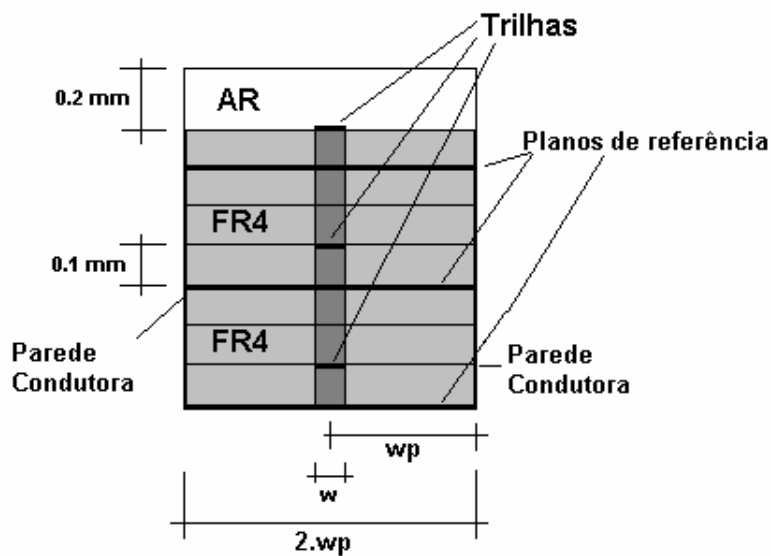


Figura 4-9: Corte transversal do arranjo. As paredes laterais são terminadas em superfície condutora PEC (Cobre), largura da trilha $w = 0.1$ mm. Parâmetro avaliado w_p .

4.2.1 Efeito para parede lateral de cobre a diferentes distâncias da linha

O arranjo da Figura 4-8, é utilizado para avaliar o efeito da interligação dos planos de referência distantes w_p do centro do arranjo, como mostrado na Figura 4-9.

Este efeito é mostrado através da relação de modos no segundo trecho de trilha (após via inferior) onde o efeito de mudança de plano é mais evidente.

O resultado para w_p igual a 0.15 mm, 0.25 mm, 0.50 mm, 0.90 mm e 1.10 mm é mostrado na Figura 4-10.

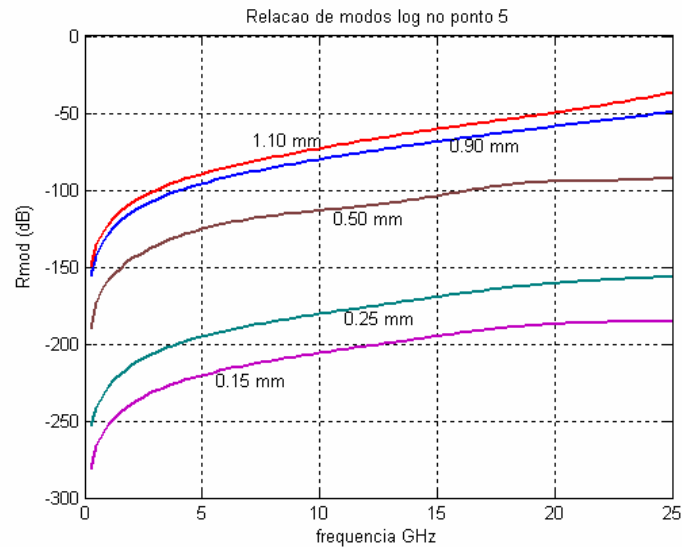


Figura 4-10: Relação de modos na trilha inferior (**Figura 4-8**) em função da frequência para diferentes distâncias da parede condutora lateral e o centro da trilha (wp).

Como somente a relação de modos não é suficiente para avaliar o efeito da descontinuidade provocada pela via, foi avaliado o coeficiente de reflexão, na trilha intermediária da Figura 4-8, segundo (2-25), como mostrado na Figura 4-11.

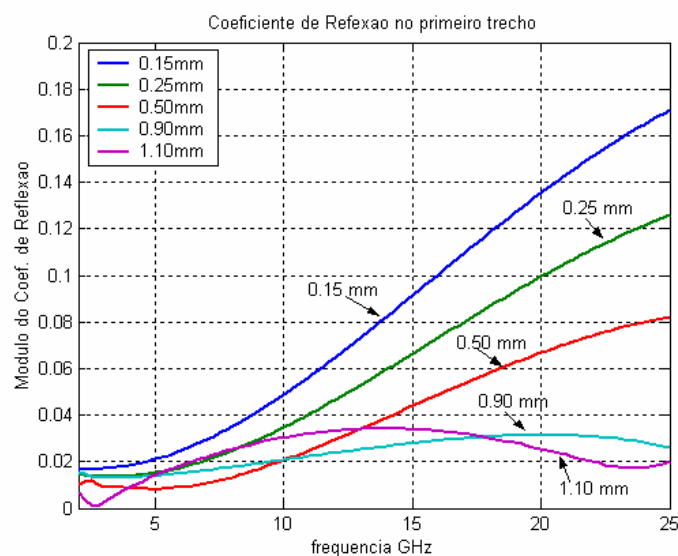


Figura 4-11: Módulo do coeficiente de reflexão na trilha intermediária (**Figura 4-8**), em função da frequência para diferentes distâncias entre a parede condutora lateral e o centro da trilha (wp).

O resultado para a relação de modos é quase que intuitivo. Quanto mais próximo for a interligação dos planos de referência, menor será a relação de modos, ou seja, menor será a geração das ondas entre os planos de referência. E a Figura 4-10 mostra este resultado. O resultado do coeficiente de reflexão, no entanto, mostra que existe um valor ótimo, onde o coeficiente de reflexão é minimizado, como mostra a Figura 4-11, desta forma minimizar a geração de modos não garante um mínimo de reflexão (descontinuidade), deve existir uma relação de compromisso.

Os resultados aqui mostrados estão de acordo com o esperado, porém não são viáveis do ponto de vista de construção e aplicação em placas de circuito impresso. Um procedimento viável é interligar os planos de referência através de vias de aterramento.

4.2.2 *Efeito da distância fazendo a interligação dos planos de terra com vias de aterramento.*

Para que seja possível ter uma solução prática, será feita a interligação dos planos de terra com vias de aterramento, em diferentes posições a partir do centro da linha de sinal, sempre dos dois lados da linha (devido a simetria da estrutura simulada).

Esta nova estrutura é mostrada na Figura 4-12, onde são utilizadas vias internas (*buried*) e a largura total do arranjo é fixa (Wt) com valor de 2,4 mm.

A formulação é a mesma apresentada no parágrafo 4.2.1 .

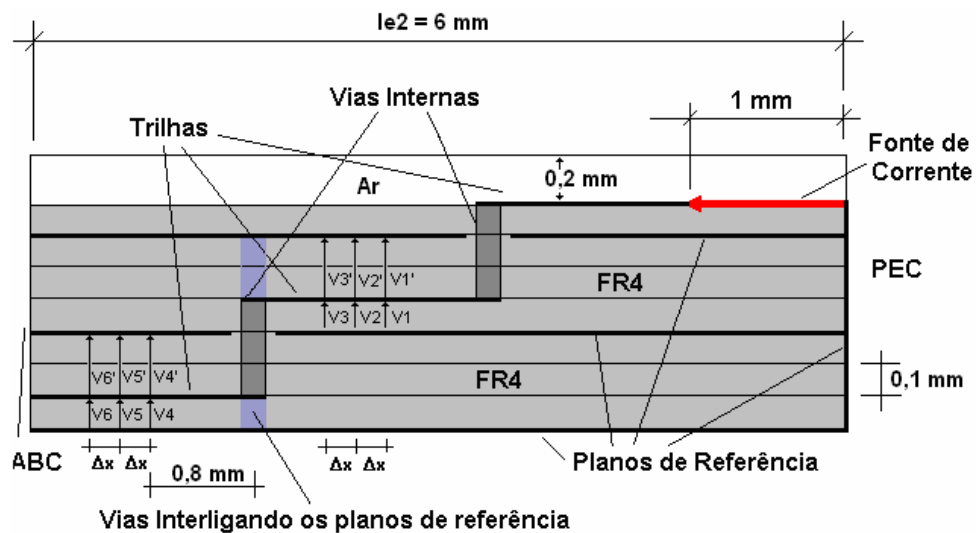


Figura 4-12: Corte longitudinal do arranjo utilizado para avaliar o efeito da interligação dos planos de referência através de vias internas. A figura mostra onde as tensões são medidas e a composição dos materiais (FR4 $\epsilon_r = 4.2$, AR $\epsilon_r = 1,0$).

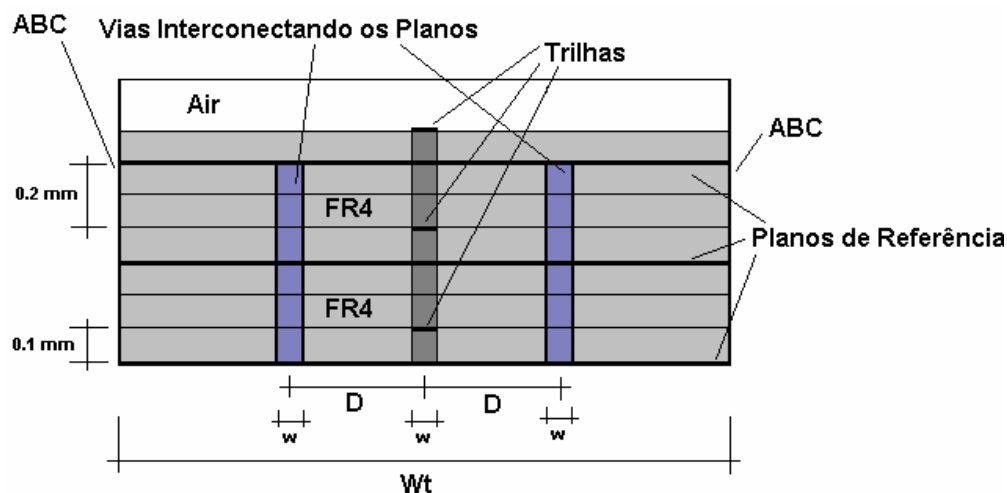


Figura 4-13: Corte transversal do arranjo. As paredes laterais são terminadas em superfície absorvedora ABC (FR4), largura da trilha $w = 0.1$ mm. Parâmetro avaliado D, que é a distância entre o centro das vias de aterramento e o centro da trilha.

Os valores da relação de modos e do coeficiente de reflexão são determinados de maneira análoga a feita no parágrafo anterior, e estão representados nos gráficos das Figura 4-14, Figura 4-15 e Figura 4-16 respectivamente.

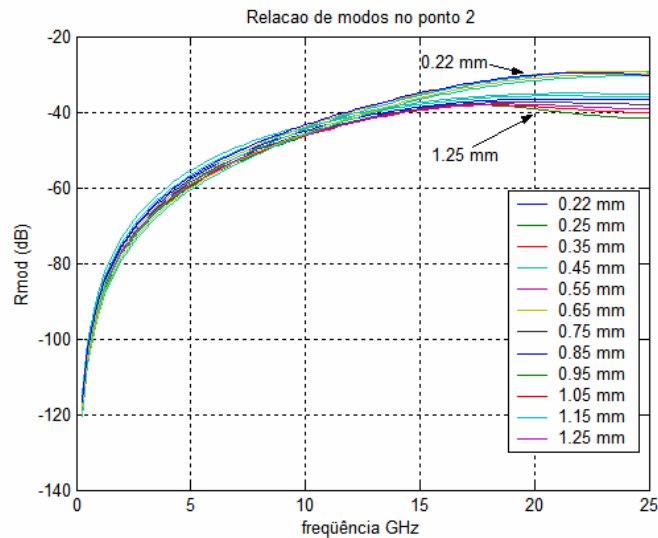


Figura 4-14: Relação de modos na trilha superior (Figura 4-12 e Figura 4-13) em função da frequência para diferentes distâncias entre as vias de aterramento e o centro da trilha (distância D , mostrada na legenda do gráfico).

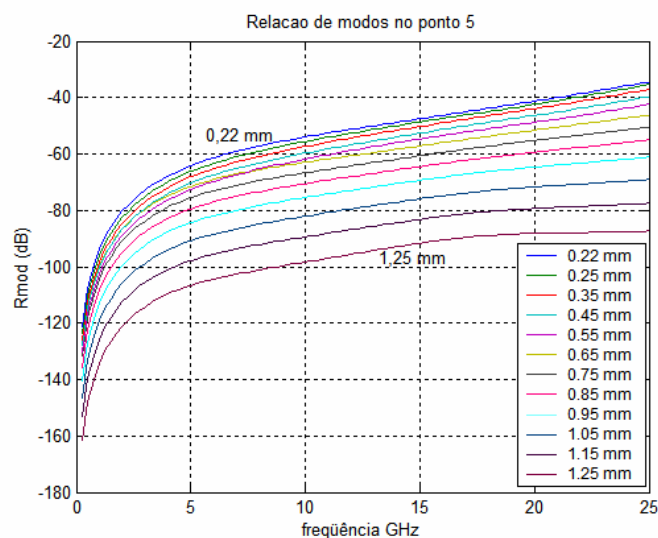


Figura 4-15: Relação de modos na trilha inferior (Figura 4-12 e Figura 4-13) em função da frequência para diferentes distâncias entre as vias de aterramento e o centro da trilha (distância D , mostrada na legenda do gráfico)..

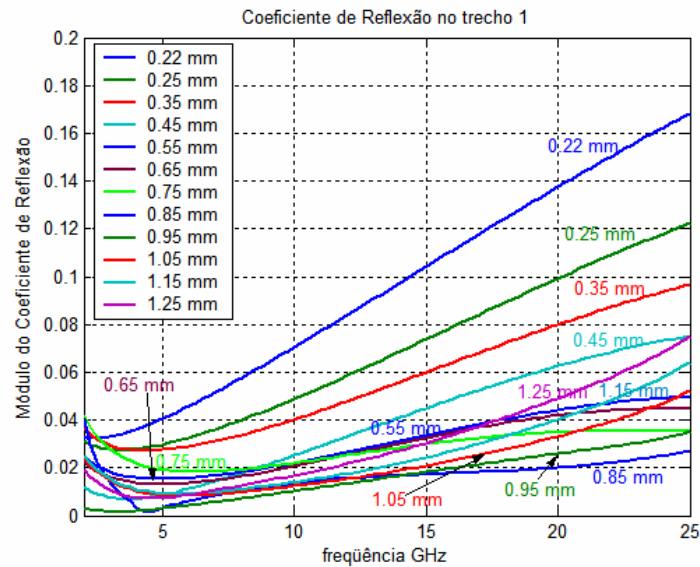


Figura 4-16: Módulo do coeficiente de reflexão na trilha intermediária (**Figura 4-12 e Figura 4-13**), em função da frequência para diferentes distâncias entre as vias de aterramento e o centro da trilha (distância D, mostrada na legenda do gráfico e junto as curvas).

Observa-se que o efeito da interligação das vias só é bastante pronunciado no trecho onde está presente a via de aterramento, Figura 4-15, no trecho anterior, onde não está presente a via de aterramento, o efeito não é tão significativo na relação de modos, Figura 4-14. Estes resultados diferem dos obtidos para a interligação com parede condutora, onde os dois trechos apresentavam variação significativa na relação de modos, porém o efeito no coeficiente de reflexão é bastante similar, ou seja, existe um ponto ótimo para a posição da via de aterramento, entre 0,85 mm e 0,95 mm, conforme a Figura 4-16.

A Figura 4-16 apresenta eixo de frequência iniciando em 2,5 GHz. E o comportamento do coeficiente de reflexão até aproximadamente 5 GHz, é diferente do esperado. Este comportamento está relacionado com o procedimento de cálculo do

coeficiente de reflexão, baseado em três amostras de tensão, igualmente espaçadas. Este efeito é melhor detalhado em 4.3 .

Formatados: Marcadores e numeração

4.3 Arranjo com tamanho compatível para a estrutura ensaiada

A definição das dimensões da estrutura ensaiada foi resultado dos equipamentos de medição disponíveis para o ensaio. Como foi utilizado um Analisador de redes vetorial com resposta até 6 GHz (HP 8753D), foi delimitado até este valor de frequência para o objeto a ser ensaiado, desta forma as dimensões envolvidas foram feitas três vezes maiores, e uma estrutura semelhante a já simulada foi então desenhada.

A estrutura ensaiada difere da simulada anteriormente por ser construída com vias passantes no lugar das vias internas, o arranjo de alimentação também foi diferenciado por não se tratar mais de um circuito BGA a fonte de sinal e sim um conector SMA (*Sub Miniature version A*).

Desta forma a fonte de corrente não estará mais no plano superior e sim entre os planos, como mostrado na Figura 4-17.

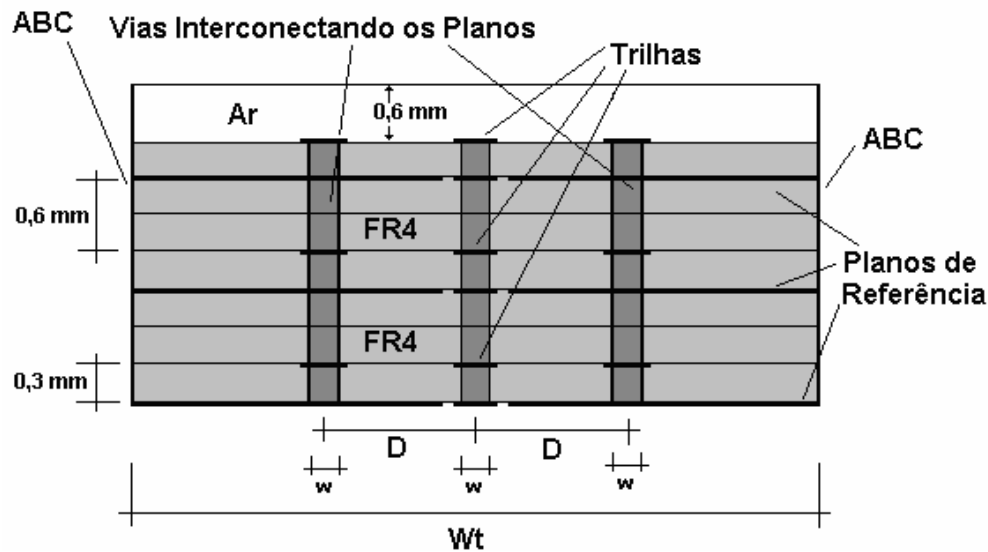


Figura 4-18: Corte transversal do arranjo ensaiado. As paredes laterais são terminada em superfície absorvedora ABC (FR4), largura da trilha $w = 0.3$ mm. Parâmetro avaliado D , que a distância entre as vias internas e o centra da linha.

A largura da trilha w , foi calculada para apresentar a mesma impedância característica da estrutura simulada anteriormente (4.2.2 a partir das equações apresentadas em 2.2.1 .

A via passante utilizada neste ensaio foi modelada como uma via real, considerando as dimensões mais comuns. para o anel e para furo metalizado (diâmetro do furo de 0,2 mm e diâmetro externo do anel de 0,65 mm. Como na Figura 4-19 abaixo:

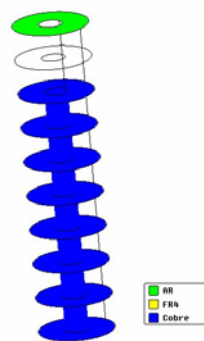


Figura 4-19: Via passante utilizada na simulação e no circuito ensaiado.

Os valores da simulação estão nas figuras a seguir:

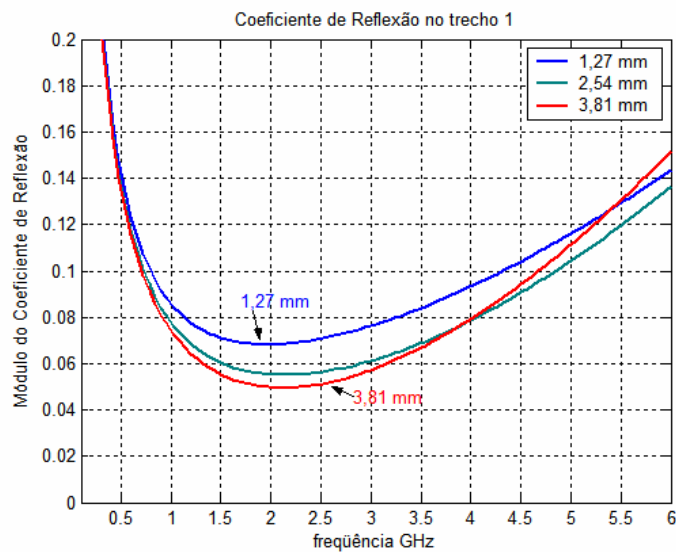


Figura 4-20: Módulo do coeficiente de reflexão na trilha intermediária em função da frequência e para diferentes valores de distância entre via de aterramento e o centro da trilha (distância D, mostrada na legenda).

Uma característica que se torna bastante evidente nesta simulação e que não era tão perceptível nas simulações anteriores, é o comportamento do coeficiente de reflexão em baixas frequências, especificamente para valores menores que 2GHz.

Este comportamento é devido ao método utilizado para o cálculo do coeficiente de reflexão, equações (2-24) e (2-25).

Neste método, a diferença de fase entre as amostras que estão espaçadas Δx , irá definir o valor do coeficiente de reflexão. Como esta defasagem é função da frequência da excitação, e Δx é fixo, para valores de frequências baixos, a defasagem é quase inexistente, causando um erro perceptível, como na Figura 4-20. Na simulação anterior, os passos de frequência eram maiores e os valores para baixas frequências não foram plotados, Figura 4-11 e Figura 4-16.

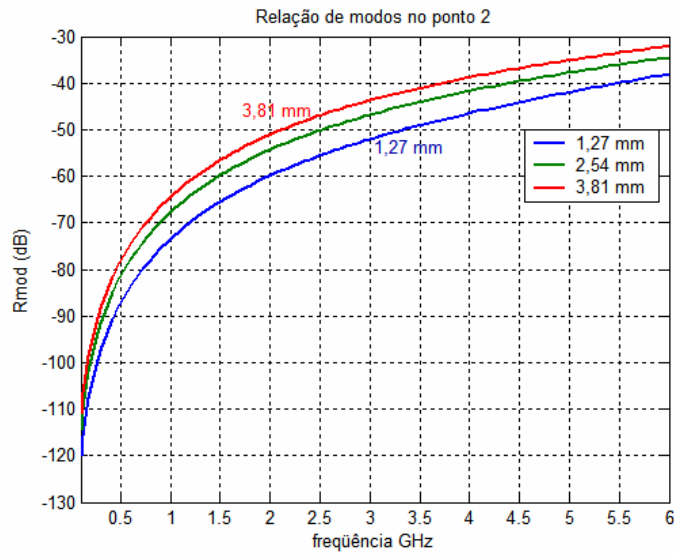


Figura 4-21: Relação de modos na trilha superior em função da frequência e para diferentes valores de distância entre via de aterramento e o centro da trilha (distância D, mostrada na legenda).

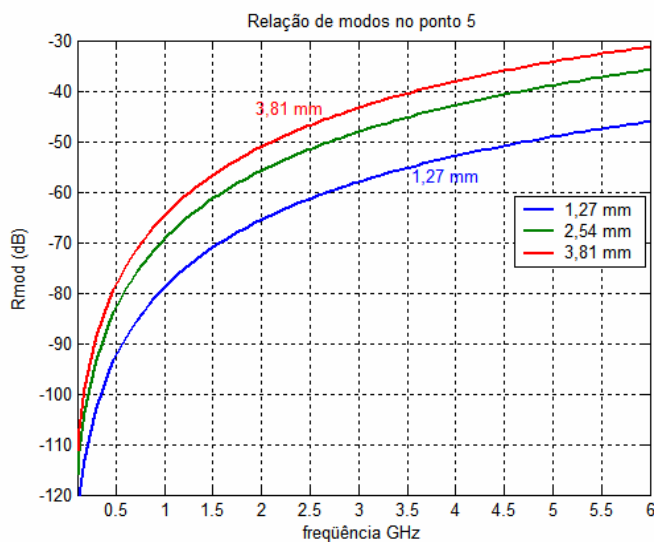


Figura 4-22: Relação de modos na trilha inferior, após a via de aterramento, em função frequência e para diferentes valores de distância entre via de aterramento e o centro da trilha (distância D, mostrada na legenda).

Os gráficos da relação de modos não apresentam o máximo como nas simulações anteriores, motivado, provavelmente pela eficiência da antena, que se mantém constante para esta faixa de frequência.

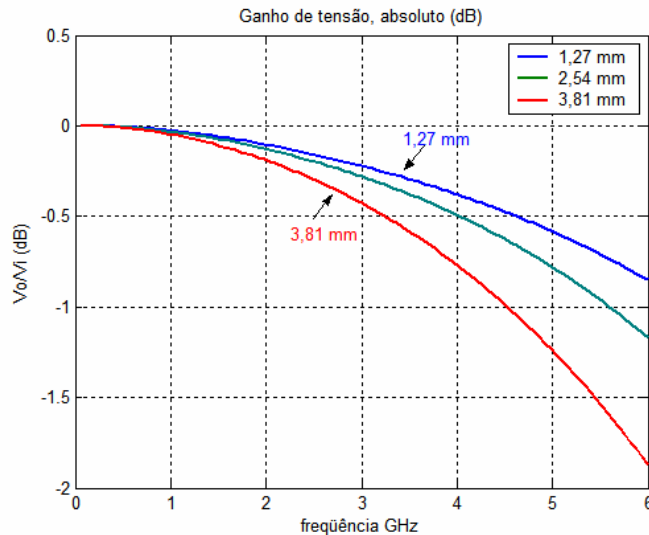


Figura 4-23: Módulo do coeficiente de transmissão da estrutura, não considerando separação de modos, em função da frequência e para diferentes valores de distância entre via de aterramento e o centro da trilha (distância D, mostrada na legenda).

O módulo do ganho de tensão foi acrescentado, como resultado da simulação, pois esta medida será feita em uma estrutura real, facilitando a comparação dos resultados obtidos.

É visível que quanto mais próximo está a via de aterramento da via de sinal, maior é a razão entre modos, e portanto, menor a energia acoplada para o modo plano-plano, aumentando assim o sinal na saída, para uma mesmo valor de entrada.

Como não existe perda na estrutura simulada, deve-se ao acoplamento, entre via e planos, a atenuação do sinal em função da frequência, Figura 4-23. Nota-se que a reflexão não apresenta papel preponderante no ganho (atenuação), pois ela é menor para a maior distância entre as vias, Figura 4-20.

Capítulo 5

Resultados Experimentais

5.1 Introdução

Uma placa de circuito impresso foi concebida para validar os resultados obtidos na capítulo anterior. A premissa deste circuito impresso é que ele se assemelhe ao simulado e que seja possível executar as medidas e calibrações no equipamento disponível.

O equipamento é um analisador de redes vetorial da Hewlet Packard, atualmente Agilent. O modelo é o HP 8753D, que apresenta uma resposta até 6 GHz.

Uma foto do equipamento é mostrada na Figura 5-1.

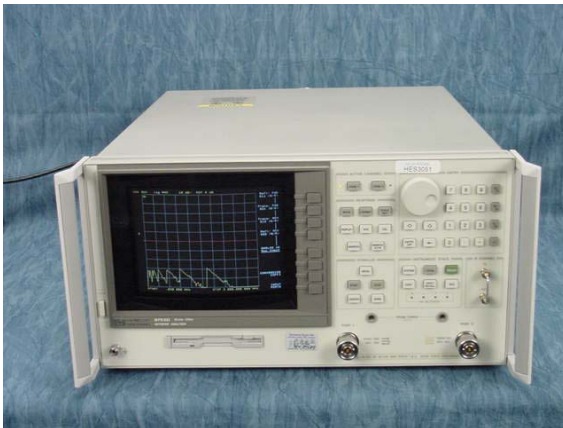


Figura 5-1: Analisador vetorial HP 8753 D.

5.2 Topologia da estrutura e metodologia do ensaio

O circuito é construído em uma placa de 6 camadas, com dois núcleos de 0,6 mm e dois prepregs de 0,3 mm, as camadas condutoras internas são de cobre com 35 μm de espessura e as externas de 17 μm de espessura.

Foram previstos circuitos para possibilitar a calibração do equipamento de medição na mesma estrutura, conforme mostra o diagrama esquemático na Figura 5-2.

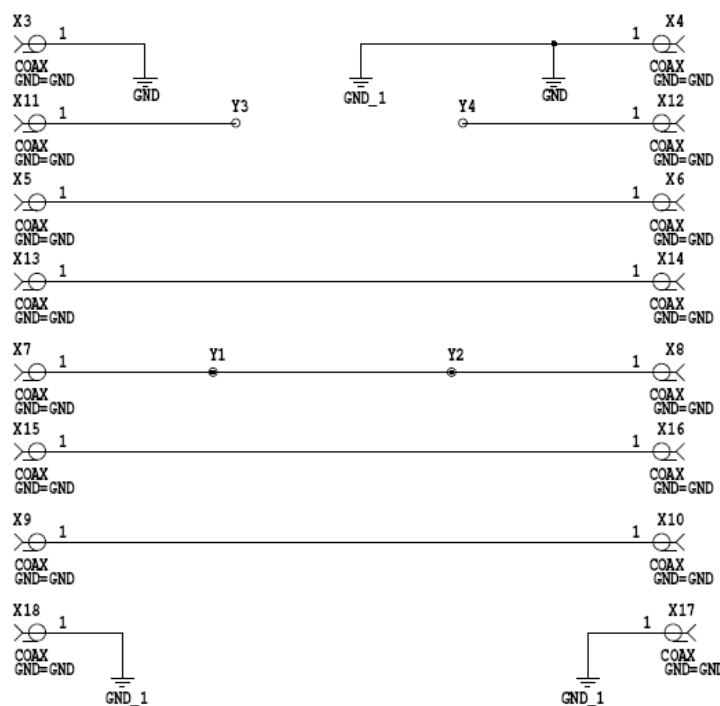


Figura 5-2: Diagrama esquemático do circuito de teste.

Os conectores X3 a X18 são conectores SMA fêmea da Hubner+Suhner, modelo 85 SMA-50-0-101, com impedância de 50 Ω e resposta até 18 GHz. Uma foto com o aspecto destes conectores pode ser vista na Figura 5-3.



Figura 5-3: Conector SMA fêmea.

Os circuitos em que estão envolvidos os conectores X3, X4, X11, X12, X7 e X8, têm como propósito fazer a calibração do equipamento de medição até a primeira via, de forma a só medir o efeito da via intermediária, justamente a via que causa a geração de ondas entre os planos e a que terá este efeito minimizado com a colocação de uma via paralela a ela, interligando os planos de referência.

A calibração é feita da seguinte forma:

- no ponto onde será feita a medida é necessário colocar um curto, conectores X3 e X4;
- neste mesmo ponto deve ser acrescentado um circuito aberto, conectores X11 e X12;
- ainda no mesmo ponto deve ser colocada uma terminação casada, que neste caso serão os mesmos conectores X11 e X12 com resistores no lado de solda de $50\ \Omega$, em uma outra placa. Não foi prevista a posição para estes resistores, pois isto iria acrescentar mais vias e ilhas, alterando em demasia a configuração.

A segunda parte da calibração é um caminho livre para o sinal, como se não houvesse descontinuidades, e isto está previsto no circuito que envolve X7 e X8, com a via já colocada, porém o sinal só se propaga por uma única camada, a externa no lado dos componentes.

Feita a calibração, o medidor está apto a calcular os coeficientes de forma a retirar da medida o efeito dos elementos antes da calibração, tais como os conectores e trilhas.

A disposição dos conectores na placa montada é vista na Figura 5-4 abaixo:

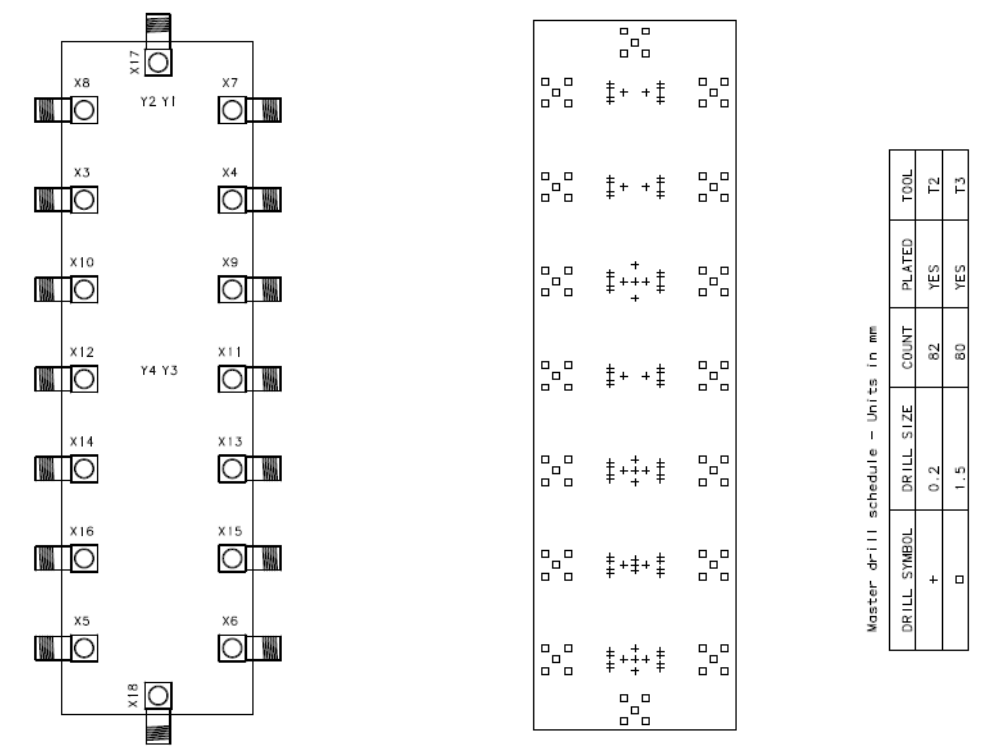


Figura 5-4: Vista da placa de testes no lado dos componentes e o diagrama de furação da placa (arquivo extraído do programa de geração, *Board Station* da *Mentor Graphics*).

O arranjo das camadas desta placa é mostrado na figura abaixo, onde cada elemento que compõe a placa é representado, mostrando o *stack-up*

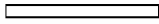
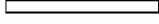
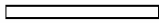
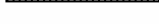
B08-01-0054		Máscara de Solda		1		12
B08-01-0036	1	Sinal 1 PAD_1		2	/ Cobre 17 µm	35
				3	/ FR4- 150 µm	150
B06-01-0036	2	Sinal 3		4	/ FR4- 150 µm	150
A05-01-0036	3	Sinal 4		5	Cobre 35 µm	35
					FR4- 600 µm	600
					Cobre 35 µm	35
				6	/ FR4- 150 µm	150
				7	/ FR4- 150 µm	150
B04-01-0036	4	Sinal 5		8	Cobre 35 µm	35
A03-01-0036	5	Sinal 6			FR4- 600 µm	600
					Cobre 35 µm	35
				9	/ FR4- 150 µm	150
				10	/ FR4- 150 µm	150
A01-01-0036	6	Sinal 2 PAD_2		11	/ Cobre 17 µm	35
A01-01-0054		Máscara de Solda		12		12

Figura 5-5: Estrutura das camadas da placa de testes com materiais e dimensões.

O resultado final é mostrado na Figura 5-6, para a placa sem os conectores.

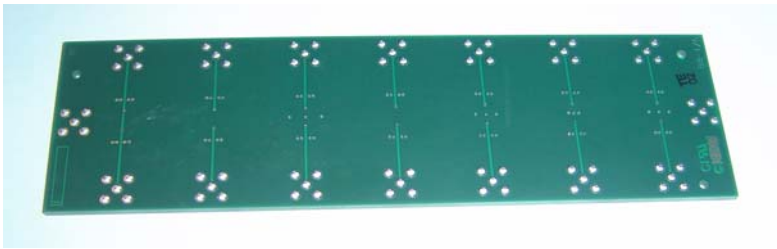


Figura 5-6: Placa de testes sem os conectores, lado dos componentes.

5.3 Resultados para as três posições de via

Com a placa de testes já montada, o equipamento de medição foi calibrado conforme descrito anteriormente. O arranjo de teste, equipamento, mais a placa estão mostrados nas Figura 5-7 e Figura 5-8.

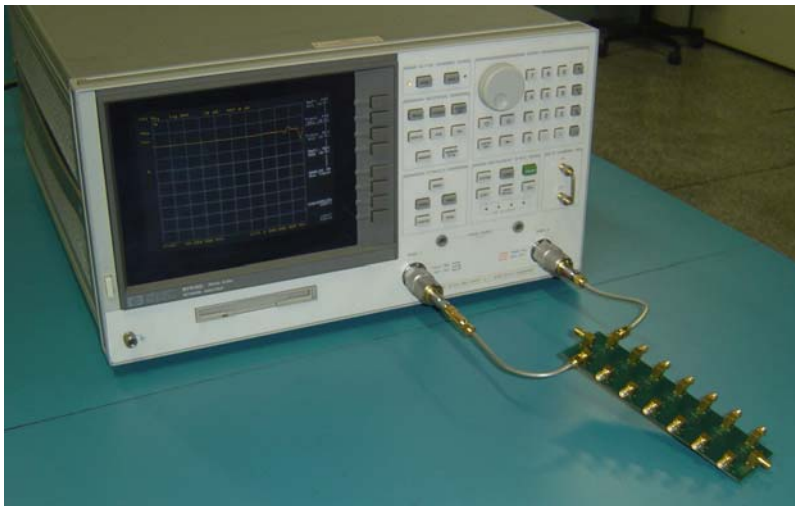


Figura 5-7: Arranjo de teste, equipamento de medição e a placa de testes.



Figura 5-8: Detalhe das pontas utilizadas na medição.

As medidas de S_{21} (que representa o ganho de tensão) e S_{11} (que representa o coeficiente de reflexão) para as situações de linha com via interligando os planos de referência, para as posições 1,27 mm, 2,54 mm e 3,81 mm foram executadas para uma faixa de 60 MHz a 4 GHz, com intervalo de 40 MHz, totalizando 100 pontos de medida (que é a mesma definição feita na simulação).

5.3.1 Medidas do coeficiente de reflexão – S11

Os valores de medida do coeficiente de reflexão foram baseados na calibração, tal como descrito anteriormente, ou seja, o ponto de calibração é a via de calibração, que está presente em todos os arranjos (onde é feito o curto-circuito e o circuito aberto).

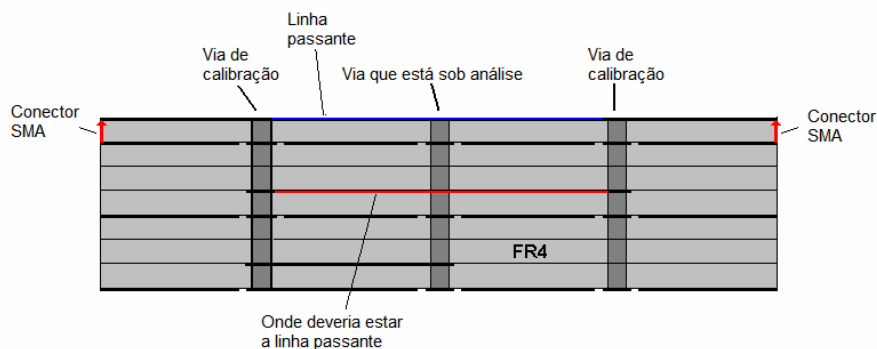


Figura 5-9: Corte transversal da placa de circuito ensaiada, mostrando as vias de referência (a partir de onde é feita a calibração) e a via que está sob análise.

Porém neste caso específico, a linha passante (entre os conectores X7 e X8, Figura 5-4) causou uma distorção significativa no resultado medido para os arranjos com via (na calibração com a linha passante, a via sob análise não está presente). O equipamento calculou os coeficientes e devido à proximidade com a borda e também devido à linha passante ser externa, quando deveria ser interna, conforme está representado na Figura 5-9, o resultado das medidas com as vias de interligação ficou muito diferente do esperado. Para contornar o problema, foi tomado como referência um arranjo com a via a 3,81 mm e a partir desta situação o equipamento foi calibrado.

Desta forma os resultados aqui apresentados têm como função evidenciar a mudança do comportamento da reflexão em função da mudança na posição da via (1,27 mm, 2,54 mm e 3,81 mm) e não para comparar os resultados de forma absoluta, Figura 5-11.

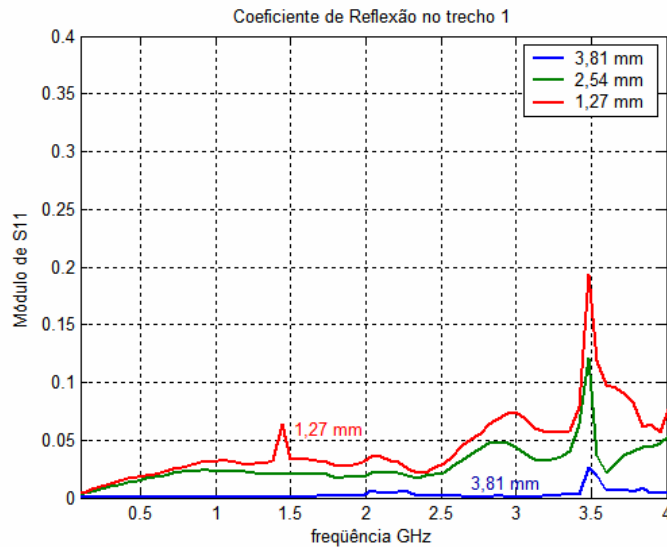


Figura 5-10: Medida do módulo de S11 em função da frequência para diferentes posições da via que interliga os planos de referência. A 1,27 mm, 2,54 mm e a 3,81 mm do centro de simetria

Os resultados obtidos por simulação estão representados na Figura 5-11, mostrados na mesma escala que os medidos, também em valores absolutos.

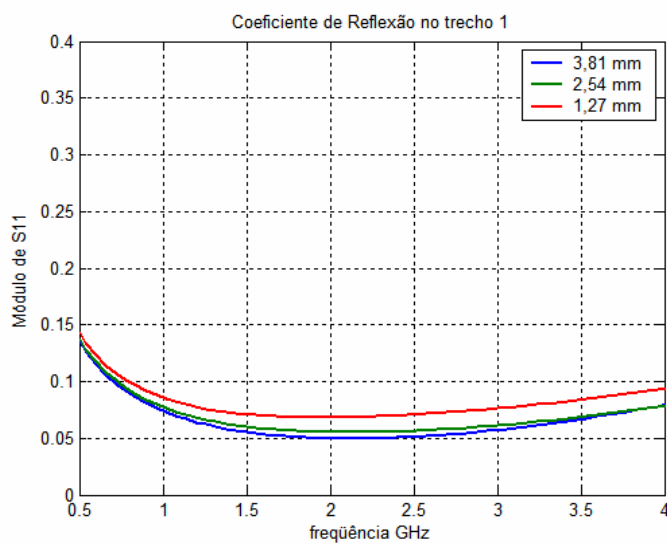


Figura 5-11: Módulo de S11 em função da frequência para diferentes posições da via que interliga os planos de referência. A 1,27 mm, 2,54 mm e a 3,81 mm do centro de simetria, valores obtidos por simulação

5.3.2 Medidas do ganho do arranjo – S21.

Para definir uma situação de carga casada na medida do parâmetro S21, foi utilizado uma associação de dois resistores em paralelo de $100\ \Omega$, SMD, de tamanho 0402 (1mm x 0,5 mm). Este arranjo se mostrou inadequado para toda a faixa de frequência analisada, tendo sua impedância variada com a frequência, causando discrepâncias nas medidas de S21 com o método já descrito.

Devido a isto, para as medidas de S21 (ganho de tensão) o equipamento foi calibrado para a extremidade das ponteiros, pois a carga SMA e o curto se comportam de forma satisfatória até 18 GHz.



Figura 5-12: Carga de $50\ \Omega$ e curto padrão SMA.

Com a utilização desta calibração, o resultado do ganho envolve agora toda a estrutura, e pode ser comparado para as diferentes posições da via de aterramento. O resultado é mostrado na Figura 5-13:

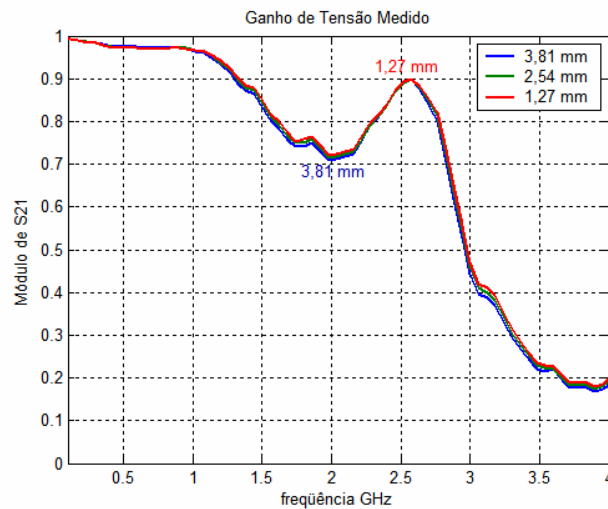


Figura 5-13: Medida do módulo de S21, relação direta de tensão, em função da frequência para diferentes posições da via que interliga os planos de referência. A 1,27 mm, 2,54 mm e a 3,81 mm do centro de simetria

Devido a proximidade entre os valores medidos, foi feito um ajuste nos valores medidos para que possa ser feita uma comparação com o já simulado.

Foi tomado o maior valor como referência. Os dois outros foram plotados em relação a esta referência, no caso específico, o maior valor foi para 1,27 mm de distância entre a via de aterramento e o centro de simetria da estrutura. Como plotado na Figura 5-14.

Observa-se que os valores tem um comportamento irregular para frequências acima de 2 GHz.

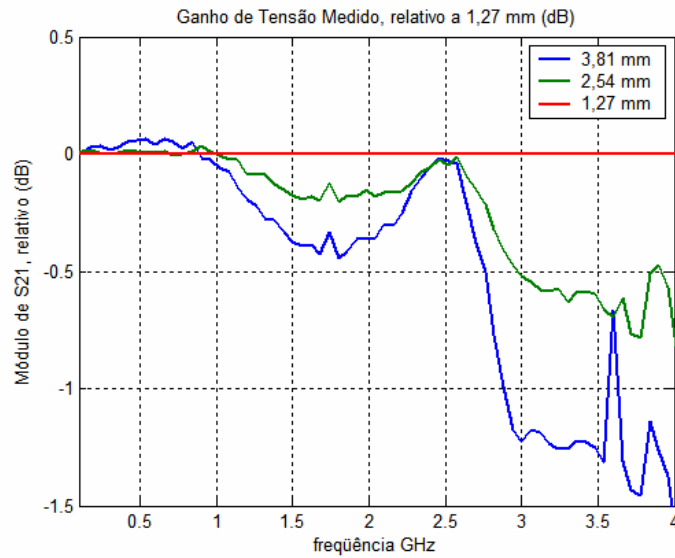


Figura 5-14: Medidas do ganho em escala logarítmica (dB), relativo ao maior valor (o obtido para via a 1,27 mm do centro).

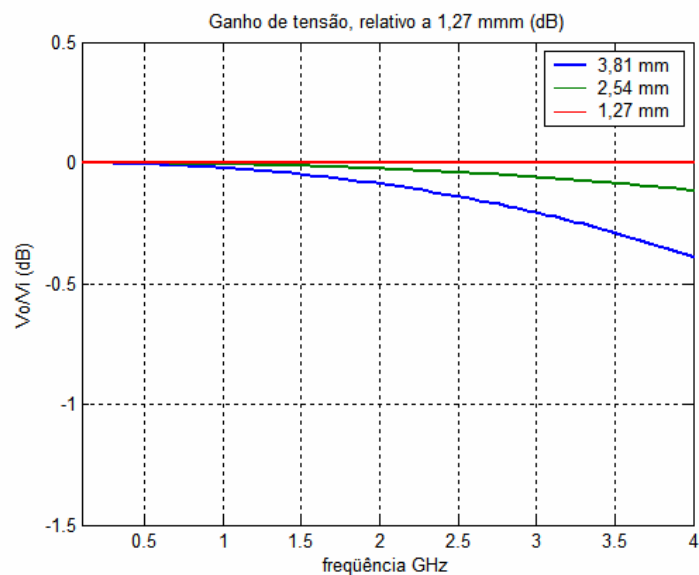


Figura 5-15: Ganho de tensão, obtido através de simulação, em escala logarítmica, relativo ao maior valor (o obtido para via a 1,27 mm do centro).

Adicionalmente foi medida a relação entre modos, tal como feita na simulação, para isto foram utilizados os conectores X17 e X18, Figura 5-4, e a medida foi feita

como S21, utilizando a mesma calibração utilizada na medida de S21 (pois para esta situação específica, não existe meios de efetuar uma calibração exata).

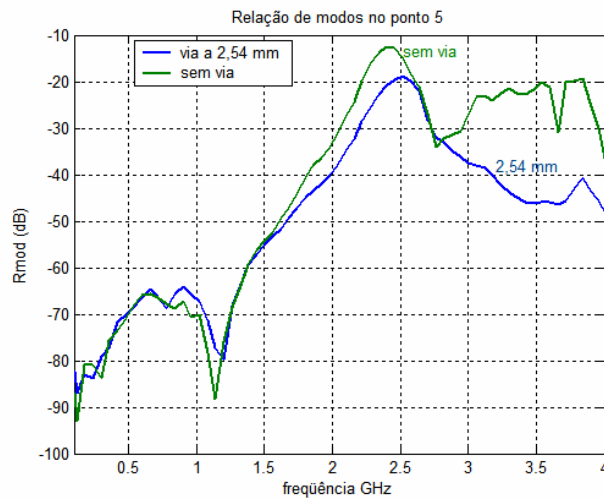


Figura 5-16: Relação de modos (medida de S21) para linha com via a 2.54 mm do centro e sem a via interligando os planos.

O gráfico mostrado na Figura 5-16, apresenta os resultados da relação de modos sem uma calibração adequada, porém é perceptível um ponto de máximo nas duas curvas, na situação que apresenta a via de aterramento e sem a via de aterramento. Na simulação este valor não aparece, o que possivelmente indica efeito de perdas no dielétrico, não considerada na simulação.

5.4 Comparação entre valores simulados e medidos

Para que esta faça sentido, as perdas no dielétrico devem ser consideradas. E isto não pode ser implementado de maneira precisa, no algoritmo utilizado, uma vez que

este é alimentado com uma condutividade do dielétrico constante para toda a faixa de frequência.

Os valores da relação de modos foram feitos para duas perdas de dielétrico diferentes, uma bem acentuada, de forma a evidenciar o máximo no Rmod por volta dos 2 GHz, como na Figura 5-17.

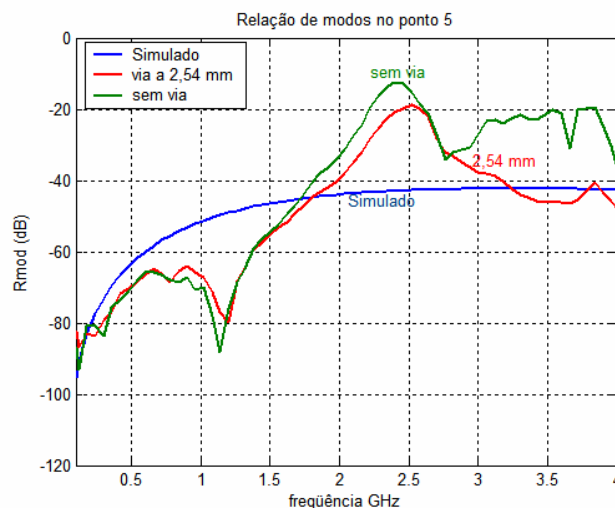


Figura 5-17: Relação de modos, Rmod (medida do módulo de S21) para linha com via a 2,54 mm do centro e sem a via interligando os planos, além do Rmod para estrutura simulada com perdas no dielétrico (tangente de perdas de 0,15 a 10 GHz).

O gráfico mostrado na Figura 5-18 foi construído a partir de uma estrutura simulada com perda no dielétrico equivalente a uma tangente de perdas de 0,15 a 10 GHz, que em baixas frequências provoca perda bem elevadas. A título de comparação, estão representados o ganho medido e o simulado para estas perdas.

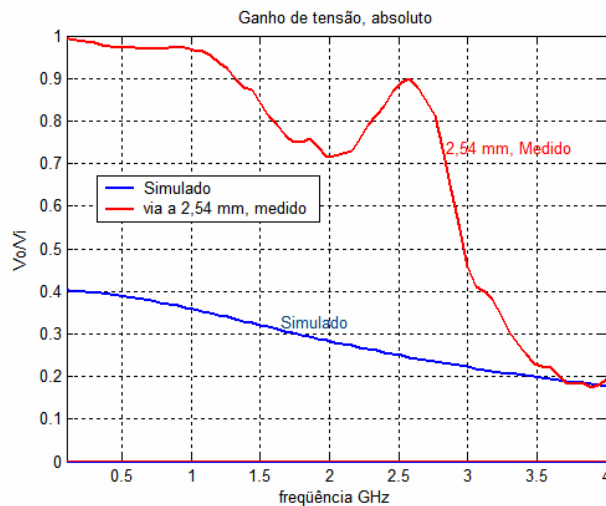


Figura 5-18: Ganho absoluto (medida do módulo de S21) para linha com via a 2.54 mm do centro interligando os planos, valores medidos e simulados.

Para que o ganho seja compatível em baixas frequências esta curva pode ser corrigida nesta faixa de frequência, resultando na Figura 5-19.



Figura 5-19: Ganho absoluto (medida do módulo de S21) para linha com via a 2.54 mm do centro interligando os planos, valores medidos e simulados corrigidos.

Ou seja, se fosse possível ajustar o valor da condutividade do dielétrico em função da frequência, o resultado seria possivelmente mais próximo, desconsiderando o problema da calibração.

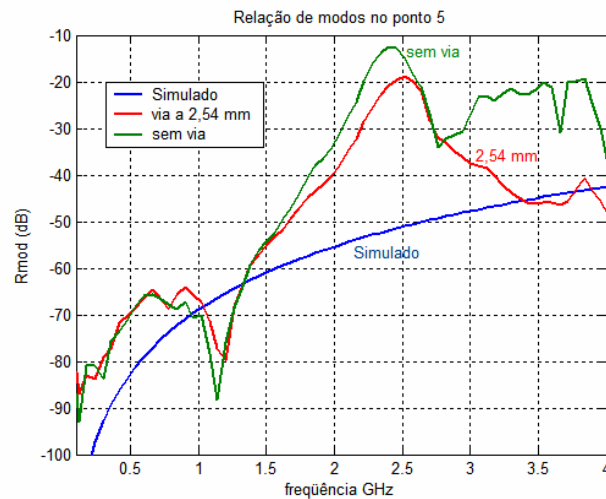


Figura 5-20: Relação de modos, Rmod (medida do módulo de S21) para linha com via a 2.54 mm do centro e sem a via interligando os planos, além do Rmod para estrutura simulada com perdas no dielétrico (tangente de perdas de 0,015 a 1GHz).

O gráfico mostrado na Figura 5-20 foi construído a partir de uma estrutura simulada com perda no dielétrico equivalente a uma tangente de perdas de 0,015 a 1 GHz, que é uma situação de perdas bem menor do que a anteriormente mostrada (Figura 5-18). Para efeito de comparação, é plotado o ganho medido com o simulado para esta perda.

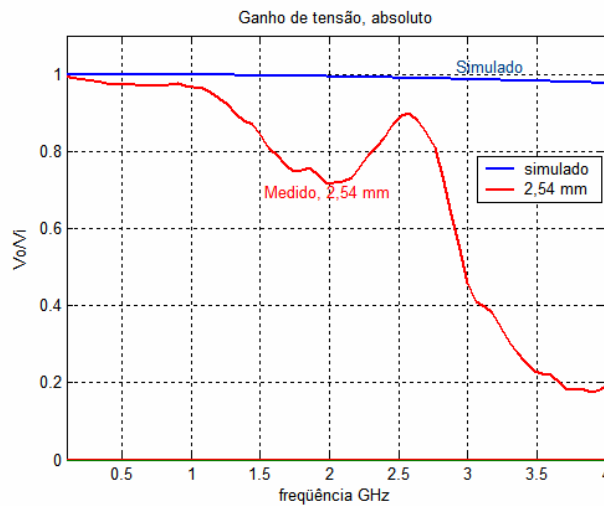


Figura 5-21: Ganho absoluto (medida do módulo de S21) para linha com via a 2.54 mm do centro interligando os planos, valores medidos e simulados.

Na situação de pequenas perdas (devido ao valor constante da condutividade) a curva de ganho fica muito distante da obtida através da medida.

Capítulo 6

Conclusões

Este trabalho apresentou uma nova metodologia para definição da interligação dos planos de referência visando minimizar a propagação de ondas entre planos de terra em uma placa de circuito impresso com múltiplas camadas. O sistema proposto além evitar estas ondas indesejáveis procura minimizar a distorção no sinal que é transmitido pelas trilhas que são a fonte o problema.

Neste trabalho foi verificado que quanto mais próximo for a interligação dos planos de referência da via, menor será a geração deste modo indesejado (plano-plano), porém isto prejudica a propagação do modo desejado (linha-plano), devido a descontinuidade causada pela via. Desta forma, deve-se procurar uma solução satisfatória para ambos os casos. Logo para minimizar a geração do modo plano-plano e maximizar a propagação do modo linha-plano é necessário avaliar a relação de modos e o coeficiente de reflexão. No primeiro arranjo simulado a distância que melhor se encaixa no descrito aqui é $w_p = 0,90 \text{ mm}$, pois nesta situação o coeficiente de reflexão é baixo e constante e a relação de modos é aceitável ($R_{\text{mod}} < -50 \text{ dB}$).

Os resultados obtidos experimentalmente apresentam comportamento semelhante aos obtidos através da simulação com o método dos elementos finitos no domínio do tempo (FETD), validando desta forma os resultados obtidos na simulação e a conclusão exposta acima.

Trabalhos futuros podem determinar uma regra básica para a distância entre vias, a partir do *stack-up* do material do substrato, das características geométricas das

trilhas e vias, além de verificar o efeito de um arranjo assimétrico das vias de interligação. Uma outra investigação bastante interessante, em um trabalho subsequente, é o de considerar o efeito variável da condutividade do dielétrico em função da frequência, de forma a aproximar mais os resultados obtidos através da simulação com os valores medidos.

Referências

- [1] Montrose, Mark I. „EMC and the Printed Circuit Board”, John Willey and Sons, 1996.
- [2] Johnson, Howard, W. and Graham, Martin “High-Speed Digital Design, Prentice Hall, 1996.
- [3] Clayton, Paul R. “Introduction to Electromagnetic Compatibility”, Second Edition, John Willey and Sons, 2006
- [4] Collin, Robert E. “Foundations of Microwave Engineering”, 2nd Edition, McGraw Hill, 1986.
- [5] Thomas Neu, “Designing Controlled-Impedance Vias, EDN, October, 2003.
- [6] The Big Book of NSE Board Design – Cypress Semiconductor Corporation, June 2005.
- [7] High-speed Board design Guidelines, Cypress Semiconductor Corporation. October 2002.
- [8] Virtex-4 PCB Designer’s Guide – Xilinx Inc. September 2004.
- [9] IPC-2141 – Controlled Impedance Circuit Boards and High Speed Logic Design. IPC (*Institute for Interconnecting and Packaging Circuits*) <http://www.ipc.org>.
- [10] G.Antonini, M. Lai, A. Orlandi and V. Ricchiuti, “Characterization of Holes on printed Circuit Boards” , *SPI 2004*, pp. 211-214, 1994.

[11] Leung Tsang and Dennis Miller, "Coupling of Vias in Electronic Packaging and Printed Circuit Board Structures With Finite Ground Plane", *IEEE TRANSACTIONS ON ADVANCED PACKAGING*, VOL. 26, NO. 4, pp. 375-384, November 2003.

[12] Houfei Chen, Qin Li, Leung Tsang and Vikram Jandhyala, "Coupling of large number of vias in electronic packaging structures and differential signaling", *IEEE MTM Digest*, pp. 983-986, 2002

[13] Houfei Chen, Qin Li, Leung Tsang, "Analysis of a Large Number of Vias and Differential Signaling in Multilayered Structures", *IEEE TRANSACTIONS ON MICROWAVE THEORY AND TECHNIQUES*, VOL. 51, NO. 3, pp. 818-829, March 2003.

[14] Srinivas Venkataraman, John L. Prince, and Andreas C. Cangellaris, "Effects of Discontinuities (Vias) on High Speed Interconnects", pp. 79-82, IEEE 1994.

[15] Robert G. Kaires, "Radiated Emissions from Printed Circuit Board Traces Including the Effect of Vias, as a Function of Source, Termination and Board Characteristics", pp. 872-877, IEEE 1998.

[16] Jun Fan, James L. Drewniak, and James L. Knighten, "Lumped-Circuit Model Extraction for Vias in Multilayer Substrates", *IEEE TRANSACTIONS ON ELECTROMAGNETIC COMPATIBILITY*, VOL. 45, NO. 2, pp. 272-280, May 2003.

[17] Jiayuan Fang, Yuzhe Chen, Zhonghua Wu and Danwei Xue, "Model of Interaction Between Signal Vias and Metal Planes in Electronics Packaging", pp. 211-214, IEEE 1994.

[18] Ivan N. Ndip, Werner John, Herbert Reichl, “RF/Microwave Modeling and Comparison of Buried, Blind and Through-Hole Vias”, 2004 Electronics Packaging Technology Conference, pp. 643-648, 2004.

[19] Ramesh Abhari, George V. Eleftheriade and Emilie van Deventer-Perkins, “Physics-Based CAD Models for the Analysis of Vias in Parallel-Plate Environments”, *IEEE TRANSACTIONS ON MICROWAVE THEORY AND TECHNIQUES*, VOL. 49, NO. 10, pp. 1697-1707, October 2001.

[20] A. T. Murphy, F. J. Young and T. R. Poulin, “Power and Ground Plane Inductance”, pp. 152-156, IEEE, 1990.

Formatados: Marcadores e numeração

[21] Haw-Jyh Liaw and Henn Merkelo, “Simulation and Modeling of Mode Conversion at Vias in Multilayer Interconnections”, pp. 361-367, IEEE, 1995.

[22] Giulio Antonini, Antonio Ciccomancini Scogna and Antonio Orlandi, “S-Parameters Characterization of Through, Blind, and Buried Via Holes”, *IEEE TRANSACTIONS ON MOBILE COMPUTING*, VOL. 2, NO. 2, pp. 174-184, April-June 2003.

[23] WILSON A. ARTUZI JR.: “Finite Element Time Domain Method Using Piecewise Constants Basis Functions” SBMO/IEEE International Microwave and Optoelectronics Conference, vol.2, pp. 1029-1032, Foz do Iguaçu, 2003.

[24] A. TAFLOVE, “Computational Electrodynamics: The Finite Difference Time-Domain Method”, Artech House, Boston, 1995.

[25] Lih-Tyng Hwang and Iwona Turlik, “Calculation of Voltage Drops in the Vias of a Multichip Package”, pp. 152-162, IEEE, 1990.

[26] W. A. Artuzi Jr “Improving the Newmark Time Integration Scheme in Finite Element Time Domain Methods”, IEEE Transactions on Microwave Theory and Tech., pp. 898-900, Nov 2005.

[27] Kunz, Karl S and Luebbers, Raymond J. “The Finite Difference Time Domain Method for Electromagnetics, New York: CRC Press LLC, 1993.

[28] TAFLOVE, A. and BRODWIN, M. E.: “Numerical Solutions of steady-state electromagnetic scattering problems using the time-dependent Maxwell’s equations” IEEE Trans. Microwave Theory Tech., vol. MTT-23, pp. 623-630, agosto de 1975.

[29] Yee, K. S. “Numerical Solutions of Initial Boundary Value Problems Involving Maxwell Equations in Isotropic Media”, IEEE Trans. Antennas and Propagat., vol. 14, pp. 302-3-7, May 1966.

[30] Railton, C. J. and Schneider, J. B. “An Analytical and Numerical Analysis of Several Locally Conformal FDTD Schemes”, IEEE Transactions on Microwave Theory and Tech., vol. 47, pp. 56-66, Jan. 1999.

[31] Madsen, N. K. :”Divergence Preserving Discrete Surface Methods for Maxwell’s Curl Equations Using Non-orthogonal Unstructured Grids” Journal of Computational Physics, vol. 119, pp. 34-45, 1995.

[32] Sangani, H *et al* “An Explicit Time Domain-Method Using Three-Dimensional Whitney Elements”, Microwave Theory and Opt. Tech. Lett., vol. 7, no. 13, pp. 607-609.

[33] Gedne, S. D., Lansing, F. S. and Rascoe, D. L. “Full Wave Analysis of Microwave monolithic Circuit Devices Using a Generalized Yee-algorithm Based on

Unstructured Grid”, IEEE Trans. Microwave Theory and Tech., vol. 44, pp. 1393-1400, Aug. 1996.

[34] Sadiku, M. N. O. “Elements of Electromagnetics”, Oxford University Press. 2000, pp. 598-636.

[35] Artuzi, W. A. “Unconditionally Stable FEDT Method Using Tetrahedral Cells”, Departamento de Engenharia Elétrica UFPR, pp. 1-3.

[36] Jon So Pak, et al., “Coupling of Through-hole Signal Via to Power/Ground Resonance and Excitation of Edge Radiation in Multi-Layer PCB”, pp. 231-235, IEEE, 2003.

[37] ALTERA – Applications Notes, “Designing With High-Density BGA Packages for Altera Devices”, <http://www.altera.com/literature/an/an114.pdf> consulta em 16.01.2006.

[38] Fujitsu -, “ASIC Packaging”, <http://www.fujitsu.com/downloads/MICRO/fma/pdf/ASIC20PKG.pdf> consulta em 16.01.2006.

Formatados: Marcadores e numeração

Apêndice A

A. Efeito das perdas do dielétrico

O efeito das perdas do dielétrico é aqui simulado para a estrutura proposta com vias internas (*buried*).

Por limitação do método de simulação, o dado que é fornecido para o algoritmo do método FETD, é a condutividade do dielétrico, que é obtida a partir da tangente de perdas, através da equação (A-1)

$$\sigma = \omega \cdot \tan \delta \cdot \epsilon' \quad (\text{A-1})$$

onde:

ω é a frequência angular em radianos por segundo ($2 \cdot \pi \cdot f$)

$\tan \delta$ é a tangente de perdas

ϵ' é a permissividade elétrica do material ($\epsilon_r \cdot \epsilon_0$).

Comportamento da estrutura para diferentes posições da via de aterramento, com perda fixa.

Como tipicamente o valor da tangente de perdas é da ordem de 0,017 para FR4, Tabela 2-2, tanto para baixas como altas frequências, a condutividade irá variar de forma linear com a frequência.

Para o circuito simulado mostrado na Figura 4-12, será refeita a simulação impondo uma perda fixa correspondendo a uma tangente de perdas de 0,015 em 1GHz. O que corresponde a uma condutividade de 3,5 mS/m.

Para este valor de perda, obtém-se os seguintes resultados

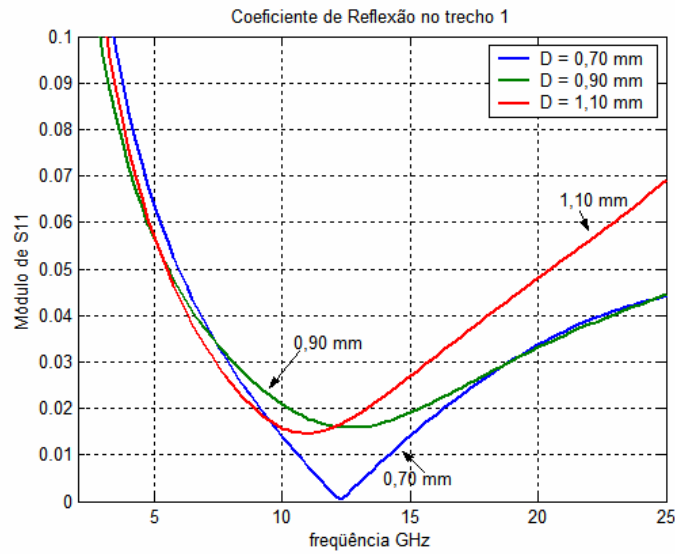


Figura Erro! Estilo não definido.-1: Módulo do coeficiente de reflexão na trilha intermediária em função da frequência e para diferentes valores de distância entre via de aterramento e o centro da trilha (distância D, mostrada na legenda), para dielétrico com perdas.

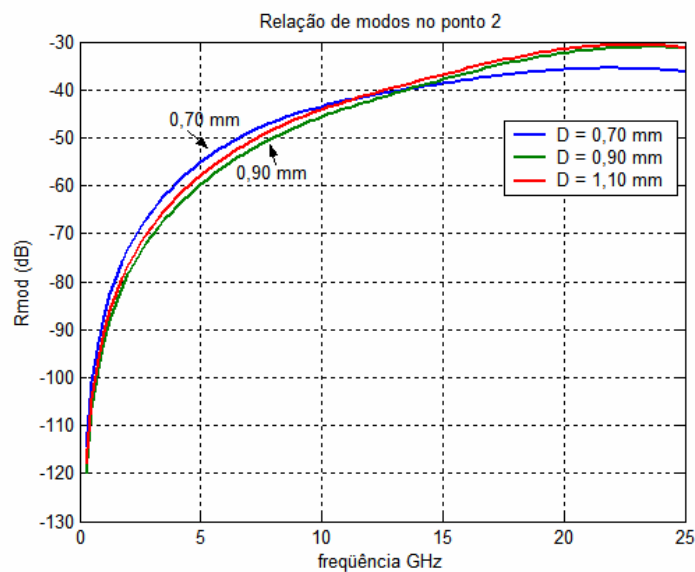


Figura Erro! Estilo não definido.-2: Relação de modos na trilha intermediária (ponto 2) em função da frequência e para diferentes valores de distância entre via de aterramento e o centro da trilha (distância D, mostrada na legenda), para dielétrico com perdas.

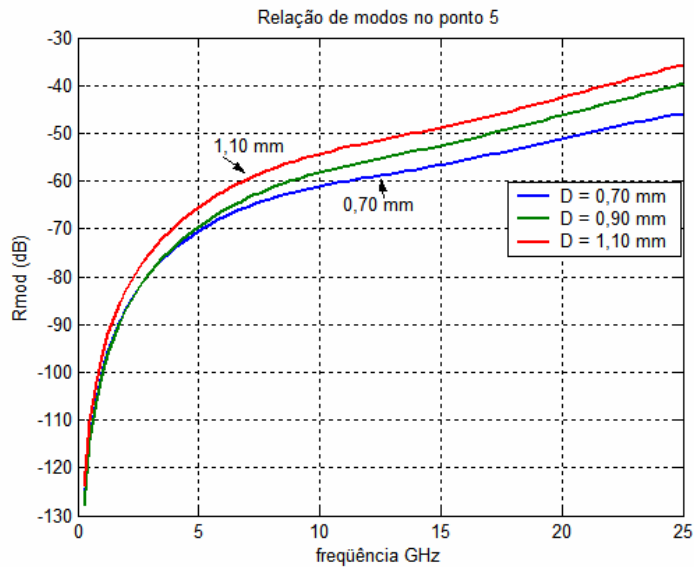


Figura Erro! Estilo não definido.-3: Relação de modos na trilha final (ponto 5) em função da frequência e para diferentes valores de distância entre via de aterramento e o centro da trilha (distância D, mostrada na legenda), para dielétrico com perdas.

Com base nas figuras apresentadas, percebe-se que a forma das curvas difere um pouco das obtidas sem perdas, porém o comportamento em função da posição relativa da via é o mesmo.

Comportamento da estrutura, para posição fixa da via, porém com perda variável, dois valores diferentes para a tangente de perdas.

Foi escolhido o valor da condutividade elétrica do dielétrico correspondendo a uma tangente de perdas 0,3 a 19,8 GHz e a de 3 a 19,8 GHz, os valores escolhidos, tem como objetivo ressaltar o efeito das perdas do dielétrico no resultado.

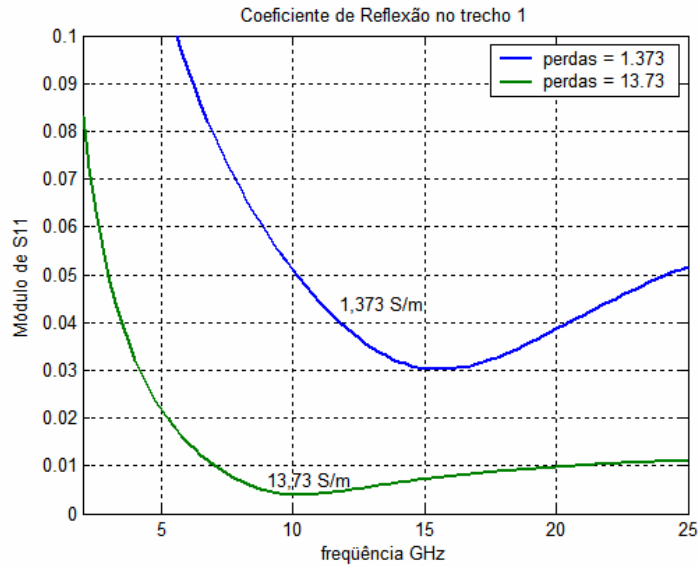


Figura Erro! Estilo não definido.-4: Coeficiente de reflexão no primeiro trecho de trilha (ponto 2) em função da frequência e para diferentes valores de perdas do dielétrico. Distância entre via de aterramento e o centro da trilha fixa em 0,9 mm.

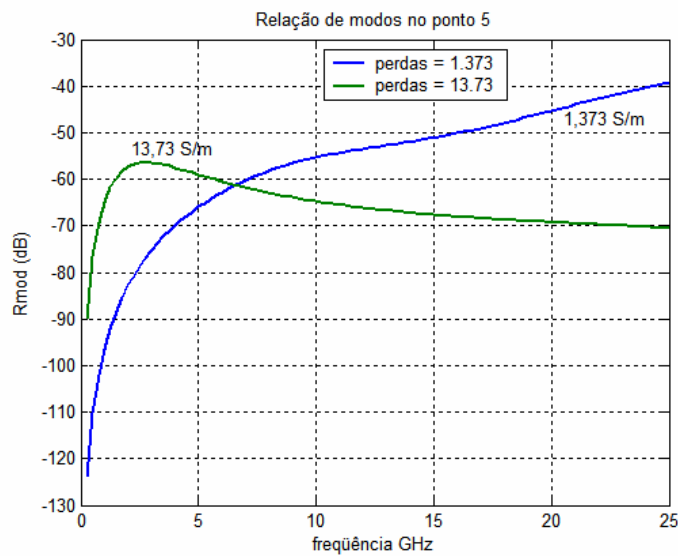


Figura Erro! Estilo não definido.-5: Relação de Modos para o segundo trecho de trilha (ponto 5) em função da frequência e para diferentes valores de perdas do dielétrico. Distância entre via de aterramento e o centro da trilha fixa em 0,9 mm.

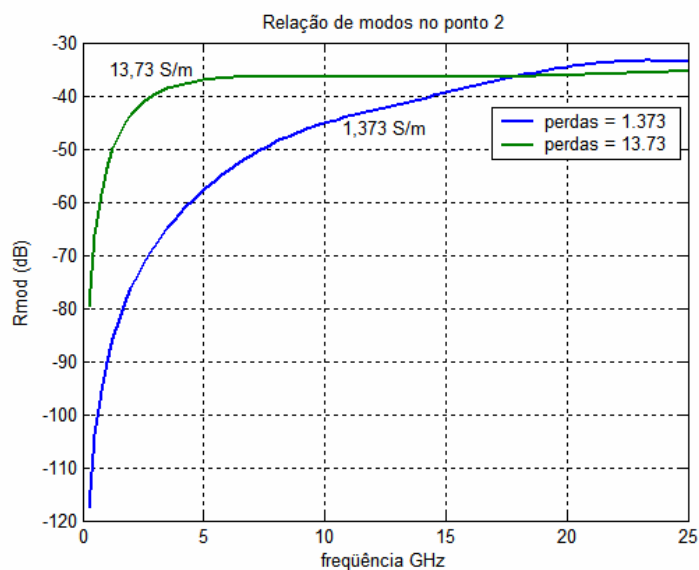


Figura Erro! Estilo não definido.-6: Relação de modos para o primeiro trecho de trilha (ponto 2) em função da frequência e para diferentes valores de perdas do dielétrico. Distância entre via de aterramento e o centro da trilha fixa em 0,9 mm.

Algumas características ficam bem marcadas, especialmente o ponto de inflexão na relação de modos para perdas acentuadas, Figura **Erro! Estilo não definido.**-5.

Apêndice B

B. Efeito das variação no valor da permissividade elétrica

Uma análise análoga ao efeito das perdas foi feito também para a permissividade elétrica relativa, que é outro parâmetro que varia com a frequência.

Foi observado o comportamento para valores de permissividade elétrica relativa de 3,2 e 4,2.

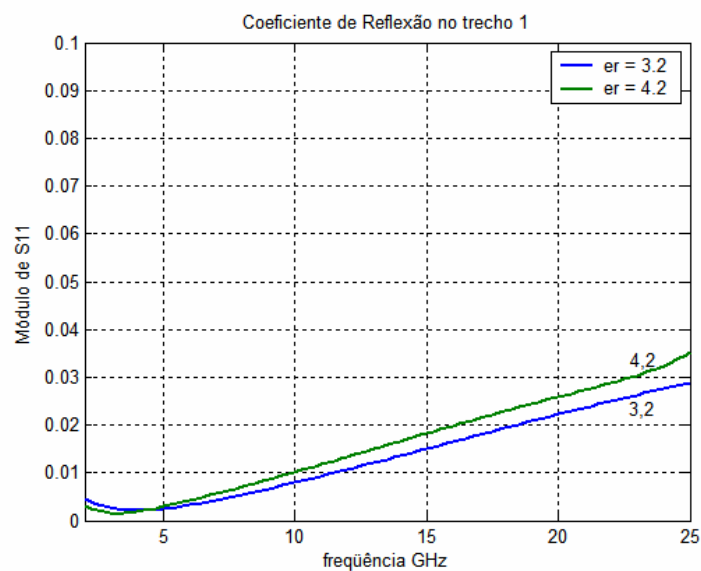


Figura Erro! Estilo não definido.-1: Coeficiente de reflexão no primeiro trecho de trilha (ponto 2) em função da frequência e para diferentes valores de permissividade elétrica relativa. Distância entre via de aterramento e o centro da trilha fixa em 0,9 mm.

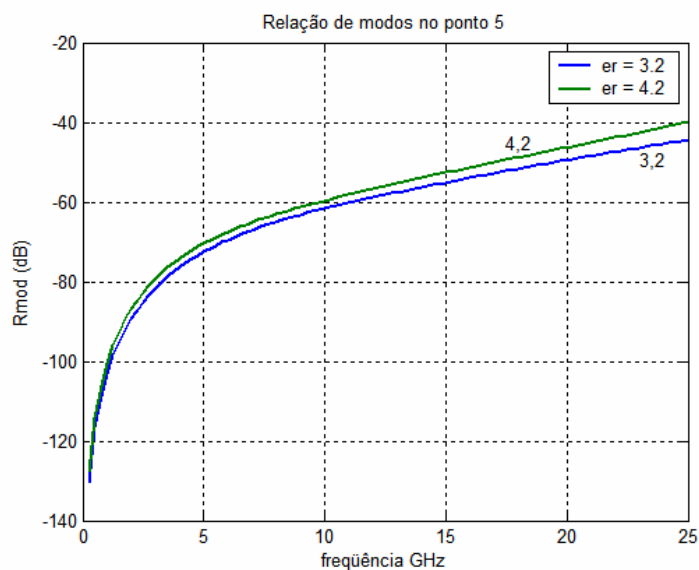


Figura Erro! Estilo não definido.-2: Relação de modos no segundo trecho de trilha (ponto 5) em função da frequência e para diferentes valores de permissividade elétrica relativa. Distância entre via de aterramento e o centro da trilha fixa em 0,9 mm.

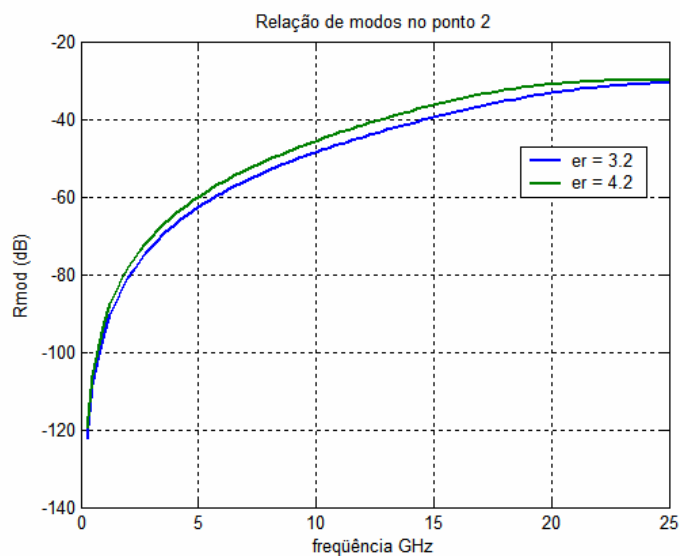


Figura Erro! Estilo não definido.-3: Relação de modos no primeiro trecho de trilha (ponto 2) em função da frequência e para diferentes valores de permissividade elétrica relativa. Distância entre via de aterramento e o centro da trilha fixa em 0,9 mm.

Tal como observado no item anterior, a mudança na permissividade elétrica relativa, altera os valores, porém não a forma do resultado, ou seja, o comportamento pode ser observado sem esta variação.

Apêndice C

C. Efeito da discretização da malha

Nas simulações feitas neste trabalho, sempre foi avaliado o efeito da malha no resultado.

Para que esta avaliação possa ser feita de forma segura, foi escolhido, como fator de mérito, um parâmetro que deveria ser sempre constante, pois ele é assim definido inicialmente. Este parâmetro que é medido é a constante dielétrica do material. Se a medida for constante, a precisão da malha pode ser considerada satisfatória, se não, a malha não se comporta bem para a situação ou faixa de frequência. Neste trabalho adicionalmente também é observado o coeficiente de reflexão do segundo trecho (corretamente terminado) que deveria ser sempre próximo de zero.

O resultado obtido da simulação de diferentes malhas foi feito baseado no arranjo construído para ser comparado com a estrutura ensaiada, Figura 4-17, pois este apresenta tempo de simulação menor.

Os resultados foram obtidos para três diferentes configurações de malha:

- uniforme de 0.15 mm,
- refinada para 0.1 mm próximo da linha principal e via e o resto com 0.2 mm
- refinada com 0.05 mm nas proximidades dos pontos de medida de tensão, 0.2 mm na área maior e 0.15 mm o resto.

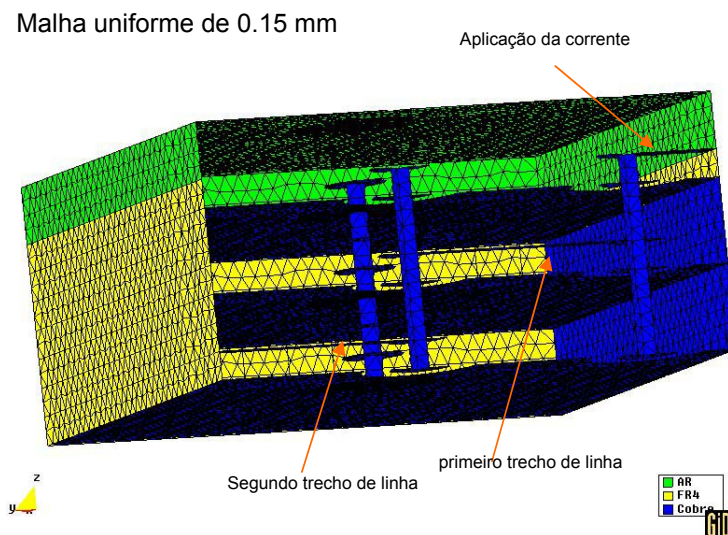


Figura Erro! Estilo não definido.-1: Arranjo simulado para malha uniforme. Primeiro e segundo trechos de linha ressaltados, bem como ponto de aplicação de corrente. Distância entre via de aterramento e o centro da trilha fixa em 1,27 mm.

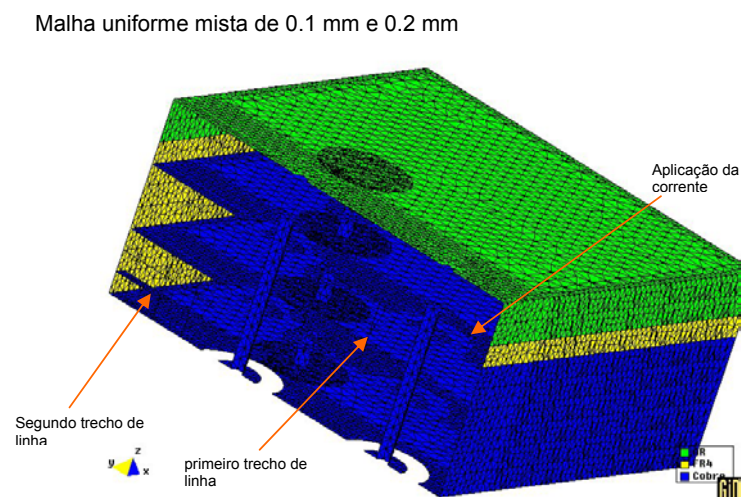


Figura Erro! Estilo não definido.-2: Arranjo simulado para malha mista de 0,1 mm e 0,2 mm. Primeiro e segundo trechos de linha ressaltados, bem como ponto de aplicação de corrente. Distância entre via de aterramento e o centro da trilha fixa em 1,27 mm.

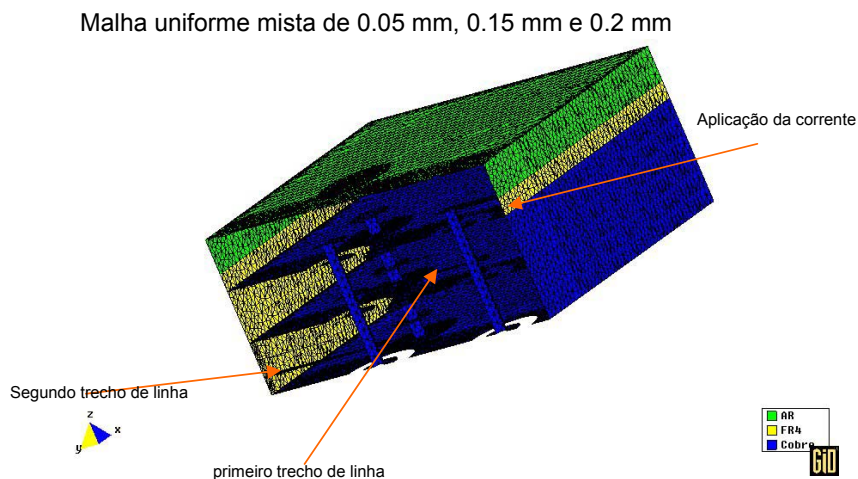


Figura Erro! Estilo não definido.-3: Arranjo simulado para malha mista de 0,05 mm e 0,15 e 0,2 mm. Primeiro e segunda trechos de linha ressaltados, bem como ponto de aplicação de corrente. Distância entre via de aterramento e o centro da trilha fixa em 1,27 mm.

Resultados da simulação:

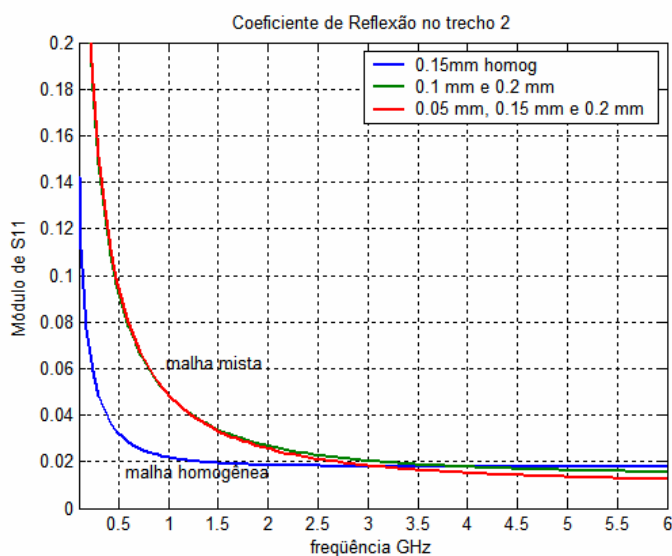


Figura Erro! Estilo não definido.-4: Coeficiente de reflexão para o segundo trecho (corretamente terminado), em função da frequência para diferentes arranjos de malha. Distância entre via de aterramento e o centro da trilha fixa em 1,27 mm.

A estrutura de malha uniforme apresenta o melhor resultado, ou seja, refinar a malha não melhora a precisão da simulação, na situação proposta.

A tentativa de reduzir a malha uniforme não foi viável pois com malha de 0.1 mm, o sistema não é resolvido por falta de memória (1 GByte – RAM).

Apêndice D

D. Dados de simulação

Alguns parâmetros de simulação são aqui compilados.

Todos os valores de tempo necessário para executar o algoritmo, no MatLab, se referem a um computador *desktop*, Pentium 4 com 2,6 GHz e 1 GByte de memória.

Para o primeiro arranjo simulado:

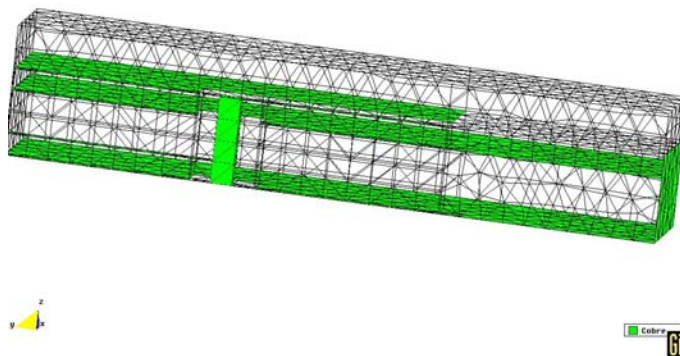


Figura Erro! Estilo não definido.-1: Arranjo simulado para avaliar a o efeito da posição da fonte na relaça de modos (estrutura mostrada para 1 mm).

Dados do arranjo:

Características da Geometria:

- | | |
|--------------------------|-----|
| • Número de pontos: | 112 |
| • Número de linhas: | 241 |
| • Número de superfícies: | 166 |
| • Número de volumes: | 36 |

Características da Malha:

- Número de nós: 1823
- Número de elementos lineares: 631
- Número de triângulos: 1789
- Número de tetraedros: 8321
- Tamanho da malha: 0,1 mm

Característica da Simulação:

- Tempo da simulação: 0,5 ns
- Duração da excitação: 0,0675 ns

Tempo de máquina para executar a simulação : ~30 minutos

Para o segundo arranjo simulado:

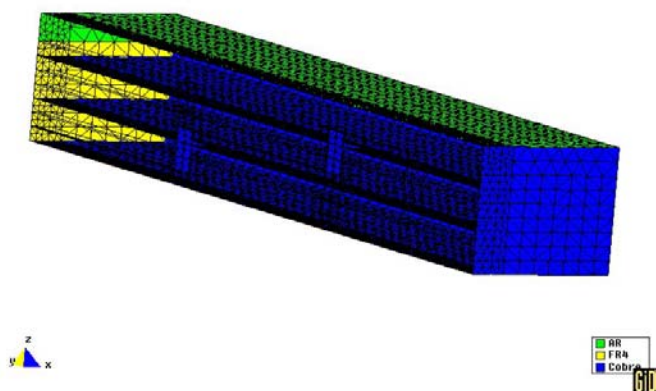


Figura Erro! Estilo não definido.-2: Arranjo simulado para avaliar o efeito da interligação dos planos de referência com um plano condutor na relação de modos (estrutura mostrada para plano condutor a 1,1 mm do plano de simetria).

Dados do arranjo:

Características da Geometria:

- Número de pontos: 288

- Número de linhas: 668
- Número de superfícies: 503
- Número de volumes: 122

Características da Malha:

- Número de nós: 14449
- Número de elementos lineares: 4204
- Número de triângulos: 9730
- Número de tetraedros: 70910
- Tamanho da malha: 0,1 mm e 0,05 mm

Característica da Simulação:

- Tempo da simulação: 0,0675 ns
- Duração da excitação: 4 ns

Tempo de máquina para executar a simulação : ~ 15 horas

Para o terceiro arranjo simulado:

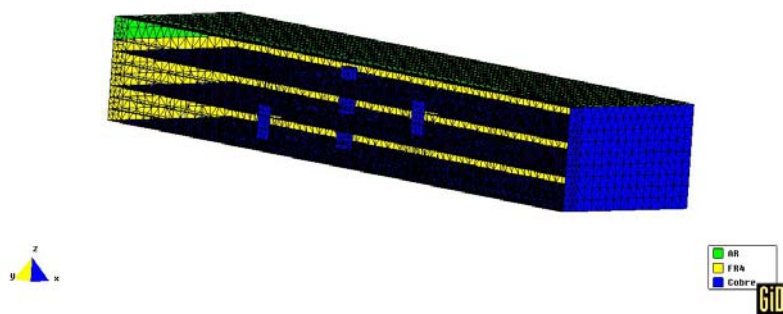


Figura Erro! Estilo não definido.-3: Arranjo simulado para avaliar o efeito da interligação dos planos de referência com via de aterramento na relação de modos (estrutura mostrada para via distante 0,9 mm do plano de simetria, arranjo com perdas).

Dados do arranjo:

Características da Geometria:

- Número de pontos: 302
- Número de linhas: 685
- Número de superfícies: 506
- Número de volumes: 121

Características da Malha:

- Número de nós: 29891
- Número de elementos lineares: 3262
- Número de triângulos: 15398
- Número de tetraedros: 159962
- Tamanho da malha: 0,1 mm e 0,05 mm

Característica da Simulação:

- Tempo da simulação: 0,0675 ns
- Duração da excitação: 4 ns

Tempo de máquina para executar a simulação : ~ 34 horas

Para o quarto arranjo simulado:

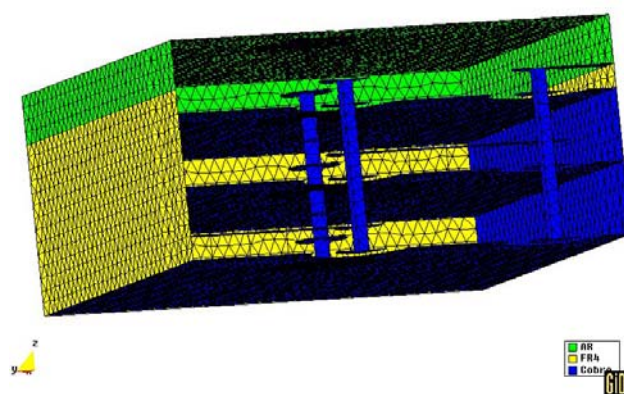


Figura Erro! Estilo não definido.-4: Arranjo simulado para avaliar o efeito da interligação dos planos de referência com via de aterramento na relação de modos (estrutura mostrada para via distante 1,27 mm do plano de simetria, arranjo sem perdas).

Dados do arranjo:

Características da Geometria:

- Número de pontos: 334
- Número de linhas: 732
- Número de superfícies: 560
- Número de volumes: 139

Características da Malha:

- Número de nós: 42206
- Número de elementos lineares: 120
- Número de triângulos: 15876
- Número de tetraedros: 231702
- Tamanho da malha: 0,2 mm

Característica da Simulação:

- Tempo da simulação: 0,2 ns
- Duração da excitação: 3 ns

Tempo de máquina para executar a simulação : ~ 20 horas

