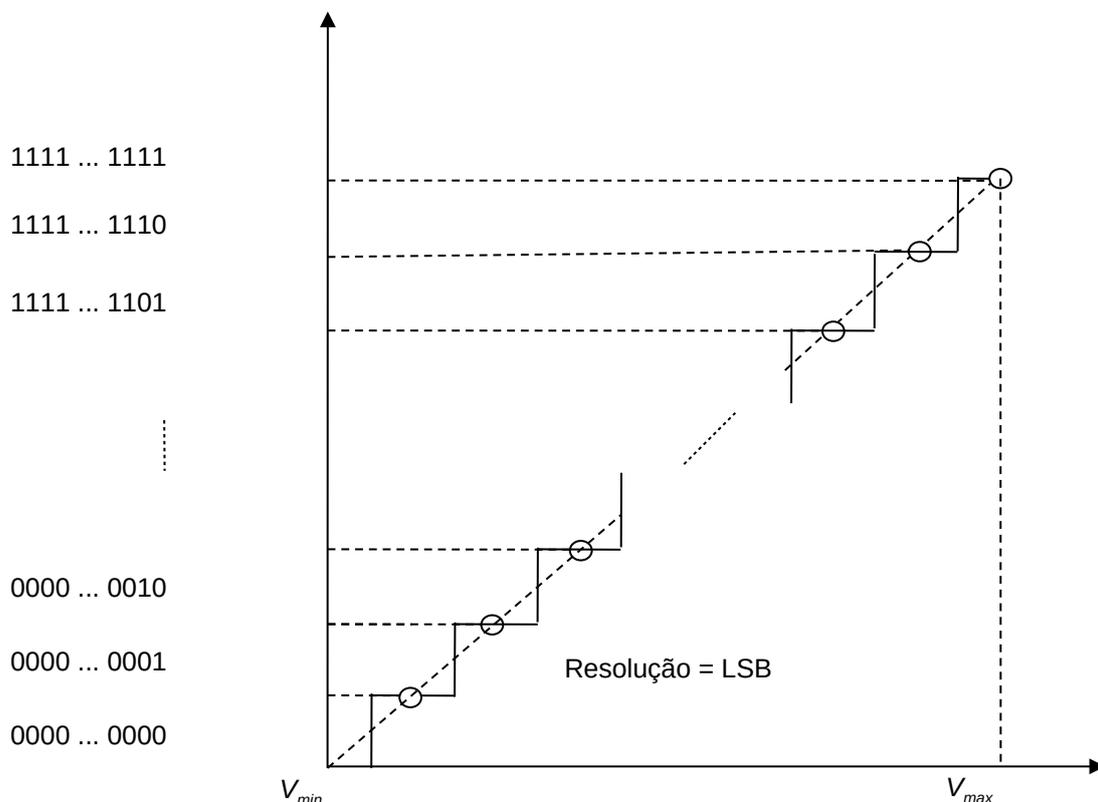


Conversores Digital/Analógico (D/A) e Analógico/Digital (A/D)

Conversores A/D e D/A são a base de todo o interfaceamento eletrônico entre o mundo analógico e o mundo digital. Estão presentes na grande maioria dos instrumentos de medida atuais, assim como nos microcontroladores, e são os responsáveis pelo aumento significativo nos níveis de precisão e exatidão assim como o barateamento e popularização de instrumentos de medida digitais.



Simbologia padrão IEEE:



Características importantes e comuns aos conversores D/A e A/D:

- 1) **Faixa dinâmica:** é a faixa de amplitude de operação do sinal analógico (em geral uma tensão) dentro da região de trabalho (linear) do conversor. O sinal de entrada deve ser condicionado de forma a possibilitar sua máxima utilização dentro dessa faixa dinâmica. Os conversores D/A e A/D apresentam na prática uma faixa dinâmica de 0,1 a 10V.
- 2) **Resolução:** é a menor quantidade que pode ser convertida (resolvida) dentro da faixa dinâmica do sinal de entrada. É especificada pelo número de bits do conversor. São encontrados na prática conversores com resoluções de 8 a 24 bits.

Ex.: Resolução de 12 bits \Rightarrow significa que o conversor consegue diferenciar sinais com amplitude $\frac{1}{2^{12}}$ do valor total da faixa dinâmica. Para uma faixa dinâmica de 5V, a menor amplitude que pode ser resolvida é: $\frac{5}{2^{12}} = 0,00122 \Rightarrow 1,22 \text{ mV}$.

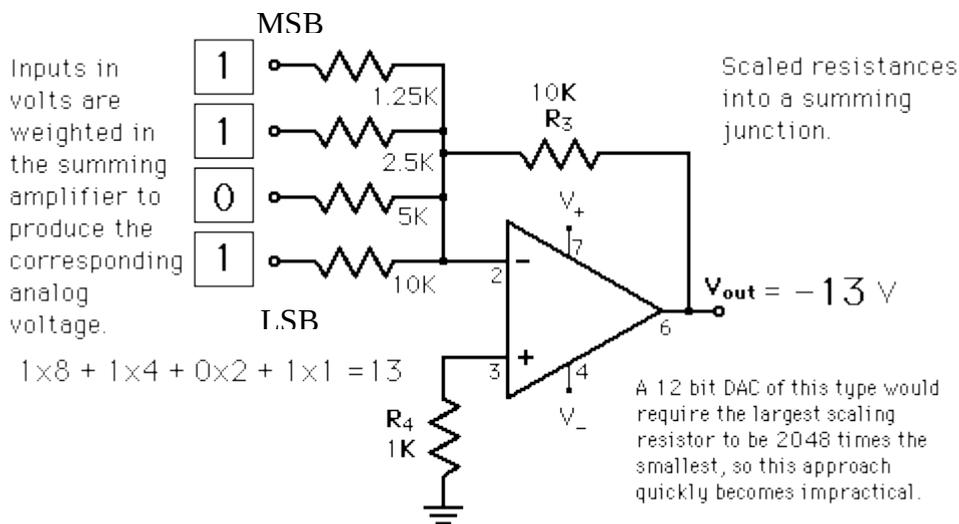
- 3) **Tempo de conversão:** é o tempo necessário para se obter o valor na saída (digital para o A/D; analógico para o D/A) a partir do momento em que o sinal de entrada foi aplicado e iniciado o processo de conversão. Depende da estrutura do circuito utilizado e da sua resolução. De modo geral, quanto maior a resolução, maior o tempo de conversão. Encontram-se, na prática, tempos de conversão variando desde alguns segundos até subnanossegundos. Este tempo é importante para definir a máxima frequência possível de ser convertida a partir de um sinal de entrada variante no tempo.

Conversores Digital / Analógico (D/A)

Convertem uma palavra digital em um sinal analógico sob a forma de uma tensão ou corrente de saída. São formados por elementos passivos, fontes de referência, chaves e AMPOP's. A conversão é, em geral, paralela e o tempo de conversão depende essencialmente da velocidade dos componentes utilizados.

a) D/A com resistores ponderados:

Circuito típico:



Tensão de saída em função da palavra digital de entrada:

$$I_i = V_{ref} \left(\frac{bit(n-1)}{2^0 R} + \dots + \frac{bit(0)}{2^{n-1} R} \right) = I_o$$

$$V_o = -I_o \cdot \frac{R}{2} ;$$

$$V_o = -V_{ref} \cdot \frac{R}{2} \left(\frac{bit(n-1)}{2^0 R} + \dots + \frac{bit(0)}{2^{n-1} R} \right)$$

ou:

$$V_o = -\frac{V_{ref}}{2} \left(\frac{bit(n-1)}{2^0} + \dots + \frac{bit(0)}{2^{n-1}} \right) = -V_{ref} \left(\frac{bit(n-1)}{2} + \dots + \frac{bit(0)}{2^n} \right) = -\frac{V_{ref}}{2^n} [2^0(bit0) + \dots + 2^{(n-1)} bit(n-1)]$$

onde:

n: número de bits do conversor

bit(i) : assume valores “0” ou “1” de acordo com a palavra digital de entrada (dado binário)

V_{ref}: tensão de referência do conversor.

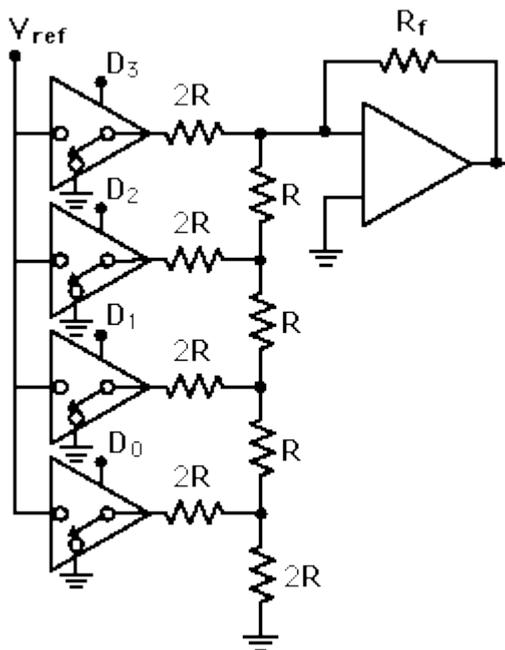
MSB: bit mais significativo da palavra digital (binário); **LSB**: bit menos significativo

Obs.: se $n \rightarrow \infty$ a associação em paralelo dos resistores do circuito tende a $R/2$ e $V_o \rightarrow -V_{ref}$, situação ideal em que não ocorreriam erros de conversão. Entretanto, para um n muito grande têm-se resistores com valores muito altos e distintos, o que dificulta a implementação do circuito e gera problemas adicionais ligados à temperatura (diferentes coeficientes de temperatura dos resistores), ruído (térmico, interferências externas), etc.

As chaves utilizadas são essencialmente transistores controlados pelo nível de tensão/corrente da palavra digital. A resistência das chaves deve ser desprezível em relação aos resistores utilizados.

- b) **Rede de resistores R-2R:** usado como alternativa para reduzir a gama de valores do D/A com resistores ponderados.

Circuito típico:



Tensão de saída em função da palavra digital de entrada:

$$V_o = -V_{ref} \left(\frac{bit(n-1)}{2} + \dots + \frac{bit(0)}{2^n} \right)$$

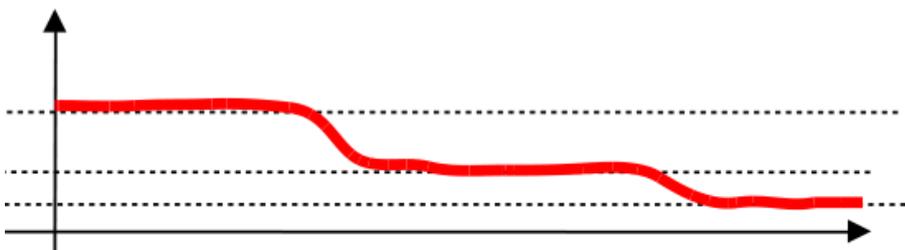
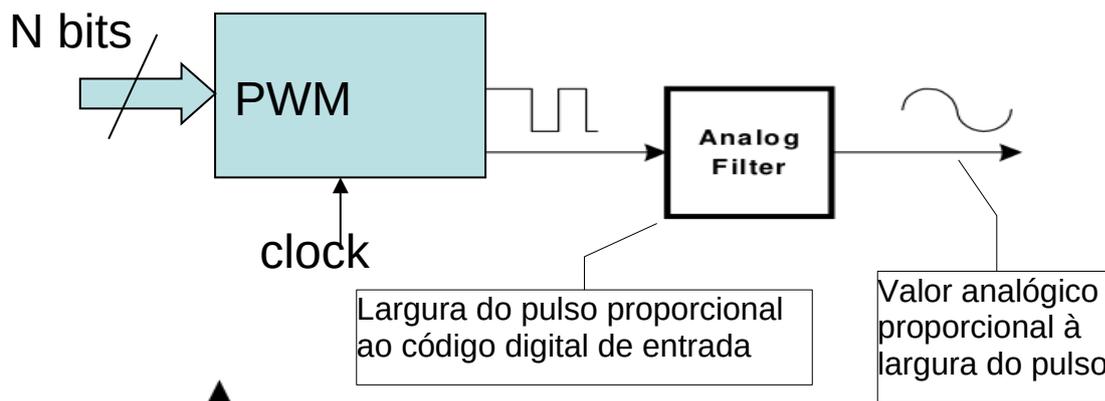
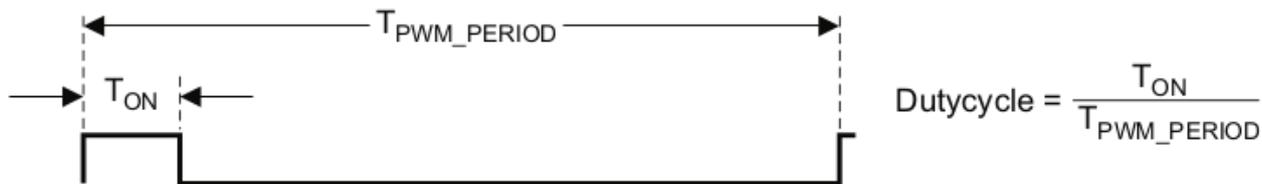
$$V_o = -\frac{V_{ref}}{2^n} [2^0(bit0) + \dots + 2^{(n-1)} bit(n-1)]$$

c) **Modulador PWM + filtro PB:** usado em aplicações de baixo custo e baixa frequência.

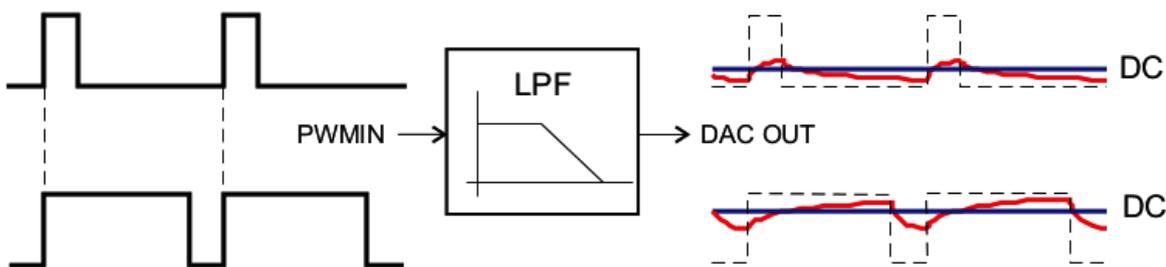
Tempo de resposta elevado devido ao filtro passa-baixas.

Parâmetros importantes:

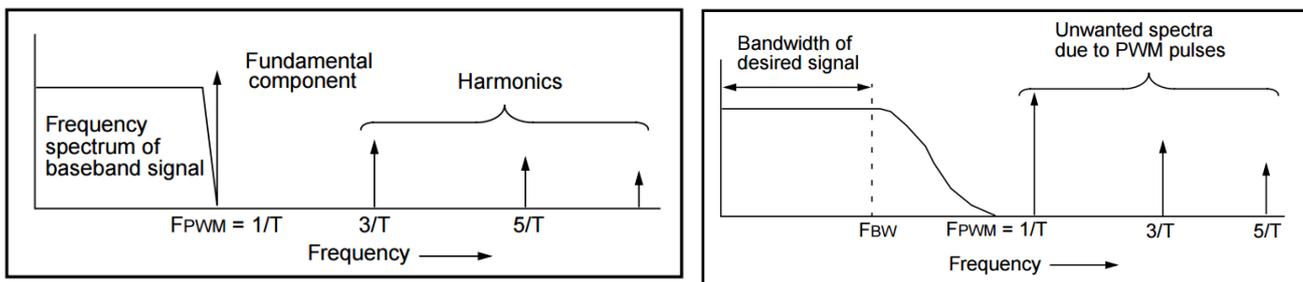
- resolução do modulador (número de bits)
- frequência de *clock* do modulador
- frequência de corte e ordem do filtro passa-baixas



$$V_{DC} = \frac{V_{ref}}{2^n} [2^0 (bit0) + \dots + 2^{(n-1)} bit(n-1)]$$



Espectro de Frequência do sinal PWM:



Cálculo do filtro passa-baixas: *ripple* menor que 1 LSB

f_c : frequência de corte do filtro

n : resolução do PWM

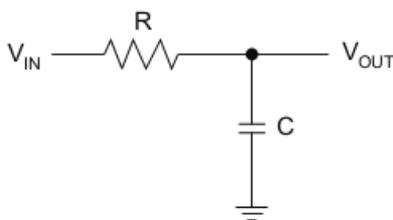
OF : ordem do filtro

$$f_{PWM} = \frac{f_{clk}}{2^n} \qquad f_c \leq \frac{f_{PWM}}{2^{\left(\frac{n+1}{OF}\right)}}$$

Ex.: filtro RC de 1ª ordem

$$OF = 1$$

$$f_c = \frac{1}{2\pi RC}$$



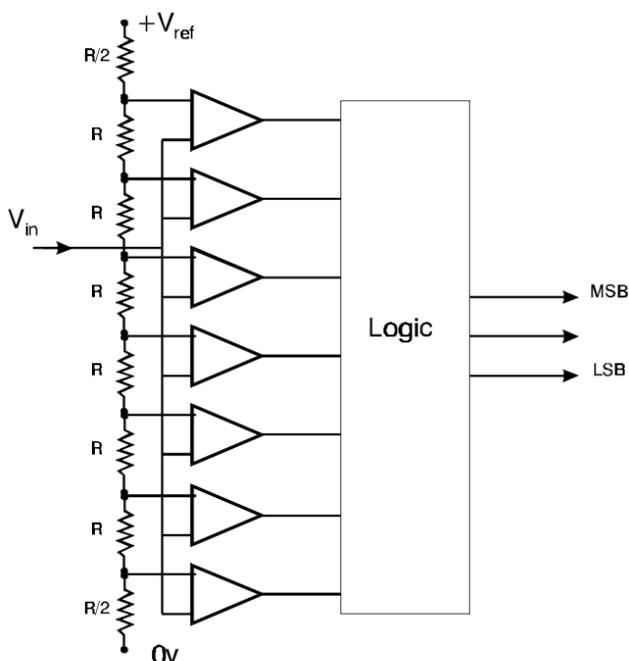
Conversores Analógico/Digital (A/D)

Um conversor A/D é um circuito que converte um nível de tensão (ou corrente) em um valor numérico (digital) correspondente. São a base de qualquer instrumento de medição digital. Existem várias topologias de circuitos conversores A/D, cada uma delas com vantagens e desvantagens.

Conversor A/D Paralelo ou Flash

O processo de conversão A/D é feito de modo paralelo (todos os bits simultaneamente), o que possibilita uma maior velocidade de operação. O sinal de entrada é comparado com n valores intermediários de tensão distribuídos linearmente dentro da faixa dinâmica do conversor ($n = 2^{n^{\text{de bits}}} - 1$). Para cada valor intermediário é utilizado um comparador de tensão. A saída dos n comparadores é combinada por um conjunto de portas digitais, fornecendo o resultado de saída em código binário.

Circuito típico:



- Os AMPOP's diferenciais possuem alto ganho.
- Normalmente $n = 8 \Rightarrow 255$ comparadores.

Exemplo) Para $V_{ref} = 8V$: $V_1 = 0,5 V$; $V_2 = 1,5 V$; $V_3 = 2,5 V$. A tabela a seguir mostra alguns valores digitais de saída para valores diferentes de V_i :

V_i (V)	0	1	2	3	4	5	6	7
D0 (LSB)	0	1	0	1	0	1	0	1
D1	0	0	1	1	0	0	1	1
D2 (MSB)	0	0	0	0	1	1	1	1

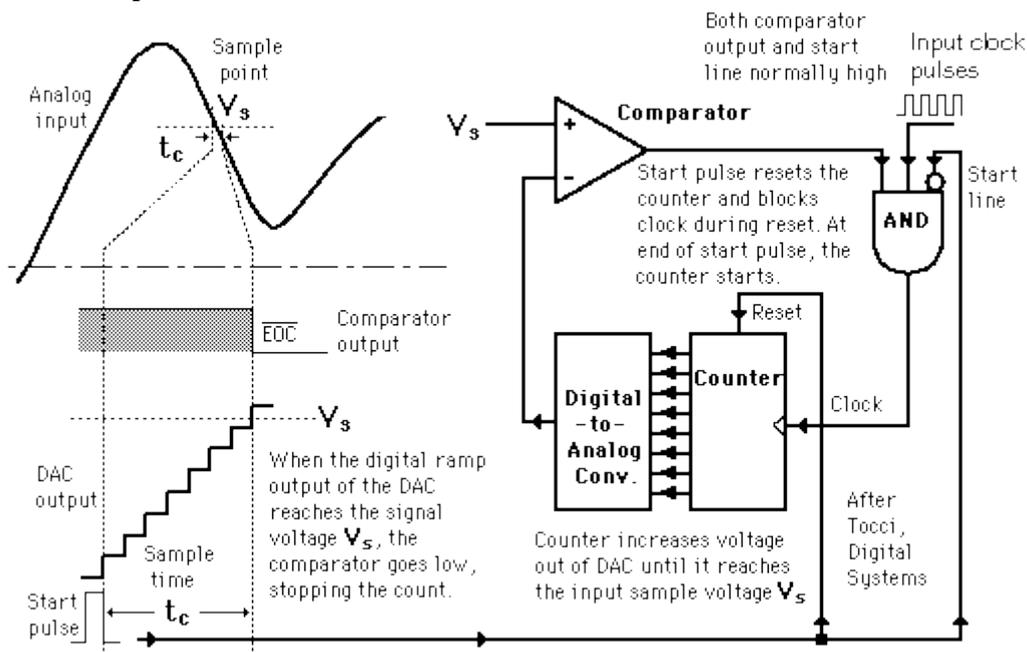
Características gerais:

- circuito complexo → alto custo;
- baixa resolução (tipicamente 8 bits);
- alta velocidade de conversão (MS/s – GS/s, sendo S/s equivalente a *samples per second* ou *amostragens por segundo*);
- usado em osciloscópios digitais.

Conversor A/D de Rampa Digital

É baseado na geração de uma rampa de tensão linear no tempo obtida a partir de um conversor D/A acoplado a um contador digital de n bits. A tensão de entrada V_i é comparada com a saída analógica do conversor D/A. Quando ocorre uma igualdade, o contador digital é bloqueado, sendo sua contagem digital proporcional ao valor analógico de V_i . Uma vez que o valor digital foi lido, a contagem é reiniciada no contador (“reset”) e o processo se repete.

Circuito típico:



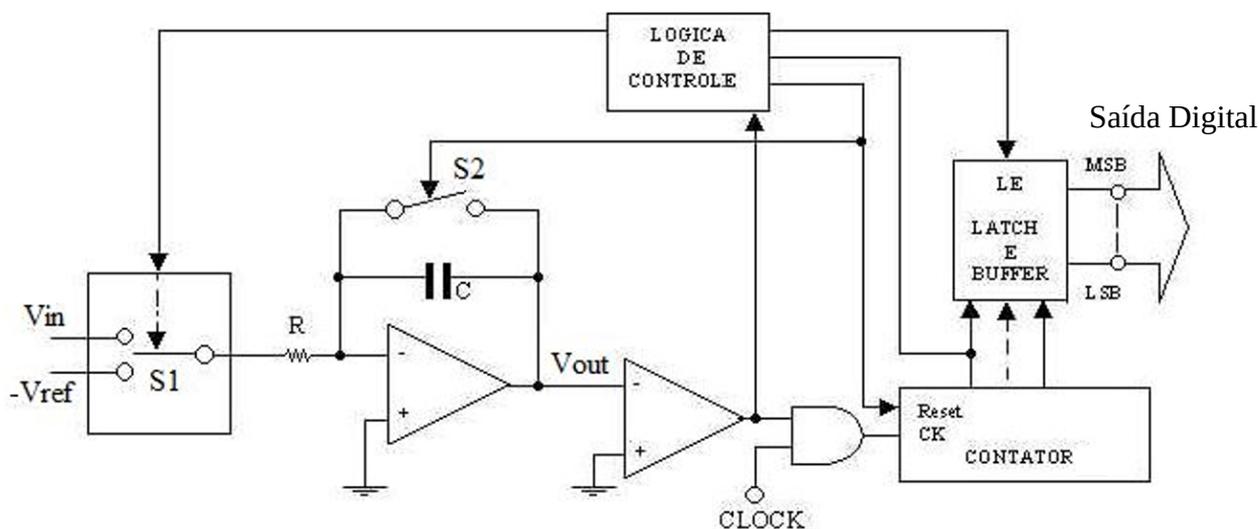
Características gerais:

- circuito simples → baixo custo;
- tempo elevado de conversão;
- Possui tempo de conversão variável de acordo com a amplitude do sinal de entrada;
- usado em médias e altas resoluções (8 – 12 bits);
- f_{clock} : sinal quadrado de frequência constante.

Conversor A/D de Rampa Dupla

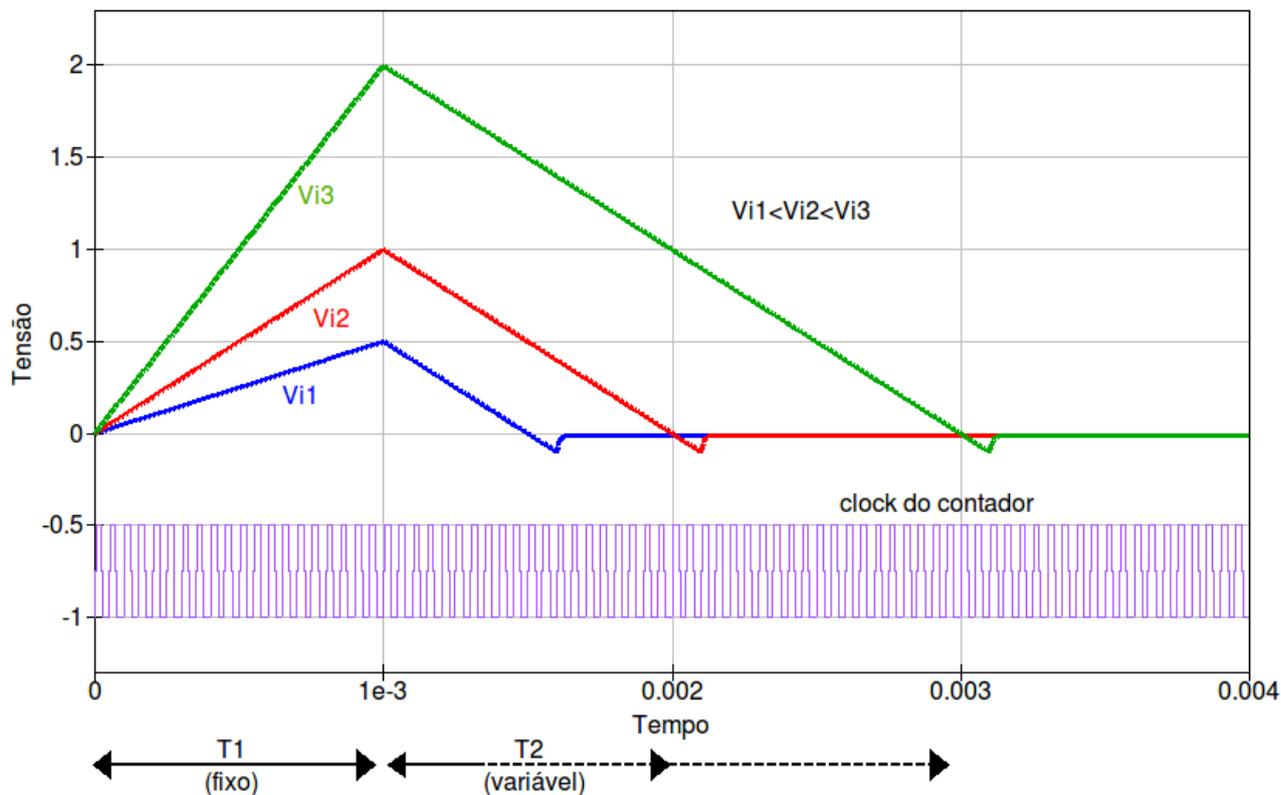
É baseado em um circuito integrador de tensão e chaves que selecionam a tensão de integração. A conversão A/D é baseada na comparação de tensões e no tempo de contagem, armazenado em um contador digital. A etapa de conversão inicia com a descarga do capacitor de integração através da chave SW2 (T_0). Em seguida a chave SW2 é aberta e a chave SW1 seleciona o sinal de entrada V_i , que é integrado por um tempo fixo (T_1), correspondente à máxima contagem do contador digital. Em seguida a chave SW1 seleciona o sinal de referência V_{ref} e a contagem do contador é iniciada. Quando $V_o=0$, o comparador é ativado e finaliza a contagem (T_2), cujo valor será proporcional à tensão V_i . A rampa dupla permite eliminar a dependência da conversão com a frequência de *clock* e com o capacitor de integração.

Circuito típico:



- Usado em multímetros digitais;
- V_i deve sempre ter polaridade contrária à de V_{ref} .
- f_{clk} não necessita alta estabilidade: oscilador RC de baixo custo

Análise gráfica: Saída do integrador:



▪ T_0 : tempo de *reset* antes de cada ciclo de conversão;

▪ $T_1 : \Delta V_o = \frac{1}{RC} \cdot T_1 \cdot V_i$

▪ $T_2 : \Delta V_o = \frac{1}{RC} \cdot T_2 \cdot V_{ref}$

• T_1 : tempo de integração constante = $\frac{2^{nbits}}{f_{clock}}$;

• T_2 : tempo de “de-integração” variável

Tempo total de conversão: $T = T_0 + T_1 + T_2$

Características:

- fornece um valor digital independente de frequência de *clock* e da constante de integração RC (para pequenos intervalos de tempo em que a temperatura seja constante)
- A integração do sinal de entrada reduz o ruído presente no sinal
- o tempo de conversão é longo (de 100 ms a 1 s)
- consegue-se altas resoluções com um baixo custo (12 a 22 bits)

Exercício 1.7:

a) Um conversor D/A baseado no PWM de um microcontrolador possui resolução de 10 bits e frequência de clock de 10 MHz. Projete um filtro passa-baixas para o PWM de modo que o ripple seja menor que 1 LSB e a frequência de corte seja igual ou superior a 60 Hz (determine a frequência de corte e o número de polos necessários; considere o fator de qualidade igual a 0,707).

b) Calcule o tempo de conversão de um conversor A/D de rampa dupla de 14 bits, com frequência de clock de 1 MHz, para as seguintes condições da tensão de entrada (considere o tempo de reset $T_0=1$ ms):

i) $V_i = V_{ref}$

ii) $V_i = V_{ref}/2$