

1. Identificação do Projeto

Título do projeto: Circuitos Integrados Analógicos Reconfiguráveis

Área do Conhecimento: Engenharia Elétrica

Coordenador: Prof. Oscar da Costa Gouveia Filho

2. Equipe executora

Nome	Titulação	Especialização
Oscar da Costa Gouveia Filho	Doutor	Eletrônica
Valfredo Pilla Jr.	Mestre	Eletrônica
Stefan Klaus Wolter	Engenheiro	Eletrônica
Mariana Teixeira Pinto Neumann	Estudante	Eletrônica

3. Resumo

O uso de tecnologias de circuitos integrados com capacidade de reconfiguração surgiu a pouco mais de 20 anos. Porém, até recentemente apenas dispositivos digitais como os CPLDs e os FPGAs estiveram disponíveis para o projeto de sistemas com a capacidade de reconfiguração. No final dos anos 90 novos dispositivos trouxeram esta capacidade para o mundo dos dispositivos analógicos comerciais, especialmente na forma dos chamados FPAA's (*Field Programmable Analog Arrays*). Estes dispositivos associados às correspondentes ferramentas de projeto, assim como seus equivalentes digitais, começam a trazer flexibilidade e rapidez no projeto de inúmeras aplicações da eletrônica analógica

A tecnologia de sistemas eletrônicos com hardware reconfigurável é uma área de ponta tecnológica que envolve uma multidisciplinaridade de conhecimentos que abrange a microeletrônica, a ciência da computação e diversas outras áreas relacionadas às aplicações tais como engenharia biomédica, engenharia aeroespacial, entre outras.

A presente proposta tem por objetivo o desenvolvimento de um sistema de hardware analógico reconfigurável (FPAA), a ser implementado em circuito integrado usando tecnologia CMOS. Este desenvolvimento consiste na definição da arquitetura do sistema, ou seja, definição dos blocos analógicos configuráveis (CAB) e do esquema de chaveamento para configuração do sistema; no projeto, simulação, implementação em circuito integrado e teste dos CABs e modelagem dos dispositivos de chaveamento. Os circuitos lógicos de controle e para programação do FPAA serão, inicialmente, externos ao chip FPAA e possivelmente implementados em FPGA. Um software básico para configuração dos circuitos também deverá ser desenvolvido.

Espera-se obter, ao final deste projeto, um sistema integrado, FPAA, fabricado e testado. Este sistema deverá ser utilizado em diversas aplicações que serão objeto de projetos futuros.

4. Objetivos

A presente proposta tem por objetivo o desenvolvimento de um sistema de hardware analógico reconfigurável (FPAA), a ser implementado em circuito integrado usando tecnologia CMOS. Este desenvolvimento consiste na definição da arquitetura do sistema, ou seja, definição dos blocos analógicos configuráveis (CAB) e do esquema de chaveamento para configuração do sistema; no projeto, simulação, implementação em circuito integrado e teste dos CABs e modelagem dos dispositivos de chaveamento. Os circuitos lógicos de controle e para programação do FPAA serão, inicialmente, externos ao chip FPAA e possivelmente implementados em FPGA. Um software básico para configuração dos circuitos também deverá ser desenvolvido.

5. Identificação e caracterização do problema

O uso de tecnologias de circuitos integrados com capacidade de reconfiguração surgiu a pouco mais de 20 anos [1]. Até recentemente apenas dispositivos digitais como os CPLDs (*Complex Programmable Logic Devices*) e os FPGAs (*Field Programmable Gate Arrays*) estiveram disponíveis para o projeto de sistemas com a capacidade de reconfiguração. O conceito de reconfiguração é entendido como uma extensão do conceito de programabilidade. No caso, um dispositivo programável, como os lógicos programáveis, é um circuito integrado VLSI (*Very Large Scale of Integration*) que não contém nenhum conteúdo específico a priori. Isto significa que o mesmo não é capaz de realizar nenhuma função útil a menos que seja programado (ou configurado). Assim, esta tecnologia torna possível projetar sistemas personalizados, sob medida para um dado problema, a partir de componentes genéricos de alta complexidade. É a chamada programação ou configuração em campo. Ampliando o conceito de programação ou configuração, temos o conceito de reprogramação ou reconfiguração. O primeiro, programação ou configuração, costuma-se aplicar aos dispositivos eletrônicos que permitem uma substituição de projeto, mas que geralmente requerem a retirada do dispositivo de sua placa de circuitos para, através de um sistema ou equipamento especial, programá-lo ou configurá-lo novamente. Já os sistemas reprogramáveis ou reconfiguráveis são muitas vezes identificados como os dotados de capacidade de substituição de projeto na própria placa de circuito impresso em que se encontra instalado e, preferencialmente, enquanto o mesmo encontra-se em operação.

Mais recentemente (final dos anos 90) novos dispositivos trouxeram esta capacidade para o mundo dos dispositivos analógicos comerciais, especialmente na forma dos chamados FPAAs (*Field Programmable Analog Arrays*). Estes dispositivos associados às correspondentes ferramentas de projeto, assim como os equivalentes digitais, começam a trazer flexibilidade e rapidez no projeto de inúmeras aplicações da eletrônica analógica, muitas vezes suportando Linguagens de Descrição de Hardware (HDL – *Hardware Description Language*) como a Verilog e VHDL (*VHSIC Hardware Description Language*) para sistemas digitais e as correspondentes HDL-AMS (*Analog and Mixed Signals Hardware Description Languages*) para o mundo analógico e interfaces entre o analógico e o digital.

Ao longo dos anos 90 um novo campo de pesquisas voltado ao projeto de sistemas com representação no mundo físico emergiu a partir dos conceitos de Computação Evolutiva, o chamado Hardware Evolutivo (*Evolvable Hardware*) [2]. Esta área surgiu da aplicação dos conceitos basilares da Computação Evolutiva [3], como emprego de técnicas de projeto e otimização de sistemas a partir da inspiração na Teoria da Evolução das Espécies de Darwin, entre outras. A Computação Evolutiva começou nos anos 60 [4], a partir do uso de aspectos da evolução natural como metáforas no conceito de sistemas artificiais. Nos anos 70 estas idéias foram organizadas por John Holland, que criou a técnica de Algoritmos Genéticos [5].

No projeto dos sistemas eletrônicos esta abordagem fez uso da capacidade de

reconfiguração dos dispositivos digitais [6] e analógicos [7] à semelhança da capacidade de adaptação e evolução dos seres vivos, resultando em configurações de projetos não convencionais muitas vezes voltados a necessidades onde uma modelagem matemática não existe, ou onde as variações dos parâmetros do circuito com o tempo requerem um contínuo processo de ajuste, ou ainda em casos que exigem a garantia da continuidade do funcionamento na ocorrência de falhas, sem a necessidade de intervenção humana, como em aplicações voltadas à exploração espacial, como sondas, satélites, e outros.

A tecnologia de sistemas eletrônicos com hardware reconfigurável é uma área de ponta tecnológica que envolve uma multidisciplinaridade de conhecimentos que abrange a microeletrônica, a ciência da computação e diversas outras áreas relacionadas às aplicações tais como engenharia biomédica, engenharia aeroespacial, entre outras.

Uma das áreas promissoras de aplicação desta tecnologia envolve o deslocamento do processamento de sinais para o mundo analógico, em contraposição à tecnologia corrente que prega o processamento de sinais por meios digitais [8], visando a redução no consumo de potência, principalmente em para aplicações em equipamentos portáteis [9]. Outras aplicações incluem: redes neurais [10, 11]; sistemas adaptativos nos quais a interface analógica possa ser adaptada ou redefinida durante a operação do sistema, como hardware evolutivo aplicado na construção de próteses [12]; sistemas de robótica [13]; etc.

Um outro aspecto relevante da tecnologia FPAA permite a utilização de partes genéricas em projetos específicos no campo. Assim, associadas a ferramentas de software que auxiliem o projeto é possível o desenvolvimento e teste de sistemas mais rapidamente do que com a tecnologia analógica convencional de projeto, simulação, montagem de protótipo e teste. Em poucos minutos um circuito complexo pode ser projetado e encontrar-se pronto para testes. Quanto a produtividade, um projetista pode usar ferramentas CAD ou VHDL / Verilog – AMS com componentes pré-testados em vez de testar circuitos projetados à mão. Há a simplificação de inventário, pois uma FPAA pode ser usada em vários produtos diferentes. O número total de componentes em um projeto ou a variedade de componentes em estoque diminui, simplificando atividades de almoxarifado, compras, etc. A reutilização de projetos é facilitada, pois projetos desenvolvidos para FPAAs podem ser reutilizados sem alterações inclusive em gerações novas de dispositivos. Na integração com Sistemas em Chip (SoC – *Systems On-Chip*) constituídas em FPGAs, as FPAAs possuem recursos internos suficientes para conter muitos sistemas em sua funcionalidade completa.

Haja vista o exposto acima, a presente proposta tem por objetivo o desenvolvimento de um sistema de hardware analógico reconfigurável (FPAA), a ser implementado em circuito integrado usando tecnologia CMOS. Este desenvolvimento consiste na definição da arquitetura do sistema, ou seja, definição dos blocos analógicos configuráveis (CAB) e do esquema de chaveamento para configuração do sistema; no projeto, simulação, implementação em circuito integrado e teste dos CABs e modelagem dos dispositivos de chaveamento. Os circuitos lógicos de controle e para programação do FPAA serão, inicialmente, externos ao chip FPAA e possivelmente implementados em FPGA. Um software básico para configuração dos circuitos também deverá ser desenvolvido.

Espera-se obter, ao final deste projeto, um sistema integrado, FPAA, fabricado e testado. Este sistema deverá ser utilizado em diversas aplicações que serão objeto de projetos futuros.

6. Metodologia.

A metodologia usada para o desenvolvimento deste projeto consiste nas etapas descritas a seguir.

1. Definição da arquitetura do FPAA. Nesta etapa serão definidos os blocos analógicos que comporão o circuito integrado reconfigurável, o esquema de chaveamento a ser utilizado e o tipo dos dispositivos de chaveamento.

2. Projeto dos blocos analógicos configuráveis (CAB). Uma vez definidos os CABs que comporão o sistema se desenvolverá uma metodologia para seu projeto, enfatizando a operação com baixo consumo de potência e baixa tensão de alimentação.

3. Projeto e modelagem dos dispositivos de chaveamento. Nesta etapa serão desenvolvidos modelos para simulação das chaves analógicas que serão utilizadas e projetadas as configurações de chaveamento.

4. Simulação dos circuitos. Os circuitos projetados serão simulados individualmente, e em conjunto com as chaves. Estas simulações permitirão avaliar a influência das chaves no comportamento dos CABs. Serão utilizados os simuladores Eldo (Mentor Graphics) e SMASH (Dolphin Integration).

5. Projeto de circuitos lógicos. Os circuitos lógicos necessários para a operação e programação do FPAA serão projetados e implementados em FPGA.

6. Simulação de modo misto. Esta etapa consiste em verificar o funcionamento, através de simulação, do sistema misto (analógico/digital) composto pelo FPAA e pelos circuitos lógicos.

7. Leiaute do circuito integrado. Leiaute do circuito integrado projetado utilizando as ferramentas EDA (*Electronic Design Automation*) da Mentor Graphics.

8. Envio dos circuitos integrados para fabricação. Serão enviados circuitos para fabricação através do programa educacional MOSIS, no limite de um chip por ano, de acordo com as regras do MOSIS.

9. Testes. Desenvolvimento de metodologias de teste e testes dos circuitos integrados e do sistema FPAA.

10. Desenvolvimento de software. Desenvolvimento dos softwares básicos necessários ao projeto, operação, programação e teste do FPAA. As linguagens de programação que poderão ser usadas são: C++, Verilog, Verilog – AMS e Matlab.

11. Elaboração de relatórios e artigos científicos Todas as etapas de projeto deverão ser documentadas em relatórios técnicos. Os resultados obtidos deverão ser divulgados na forma de artigos científicos que serão submetidos a conferências e periódicos da área.

12. Referências bibliográficas

- [1] Ramsden, E., The ispPAC Family of Reconfigurable Analog Circuits. In: **Proceedings of the Third NASA/DoD Workshop on Evolvable Hardware**, Long Beach, USA, p.176-181, 2001.
- [2] Thompson, A., **Hardware Evolution: Automatic Design of Electronic Circuits in Reconfigurable Hardware by Artificial Evolution**. London: Springer-Verlag, 1997.
- [3] Zebulum, R. S., Pacheco, M.A.C., and Vellasco, M.M.B.R., **Evolutionary Electronics: Automatic Design of Electronic Circuits and Systems by Genetic Algorithms**. Boca Raton: CRC Press, 2001.
- [4] Fogel, L. J., Owens, A. J., and Walsh, M. J., **Artificial Intelligence Through Simulated Evolution**. New York: John Wiley, 1996.
- [5] Holland, J., **Adaptation in Natural and Artificial Systems**. Ann Arbor: University of Michigan Press, 1975.
- [6] Zhang, Y., Smith, S.L., and Tyrrell, A.M., Digital Circuit Design Using Intrinsic Evolvable Hardware. In: **Proceedings of the 2004 NASA/DoD Conference on Evolvable Hardware**, Seattle, USA, p.55-62, 2004.

- [7] Berenson, D., Estevez, N., and Lipson, H.; Hardware Evolution of Analog Circuits for In-Situ Robotic Fault-Recovery. In: **Proceedings of the NASA/DoD Conference on Evolvable Hardware**, Washington, DC, USA, p.12-19, 2005.
- [8] Embabi, S. H. K., Quan, X., Oki, N., Manjrekar, A. and Saánchez-Sinencio, E., A Current-Mode based Field-Programmable Analog Array for Signal Processing Applications. In: **Analog Integrated Circuits and Signal Processing**, Pierzchala, E., Gulak, G., Chua, L.O., and Rodri'guez-Va'zquez, A. (editors), Springer, v.17, p.125-142, 1998.
- [9] Hall, T. S., **Field Programmable Analog Arrays: A Floating Gate Approach**. Atlanta, 2004. Thesis (Doctor of Philosophy) – School of Electrical and Computer Engineering, Georgia Institute of Technology.
- [10] Hereford, J. M., and Kuyucu, T., Robust Neural Networks Using Motes. In: **Proceedings of the 2005 NASA/DoD Conference on Evolvable Hardware**, Washington, DC, USA, p.117–124, 2005.
- [11] Amaral, J.F.M., Amaral, J.L.M., Santini, C., Tanscheit, R., Vellasco, M., and Pacheco, M., Towards Evolvable Analog Artificial Neural Networks Controllers. In: **Proceedings of the 2004 NASA/DoD Conference on Evolvable Hardware**, Seattle, USA, p. 46 – 52, 2004.
- [12] Higuchi, T., Iwata, M., Keymeulen, D., Sakanashi, H., Murakawa, M., Kajitani, I., Takahashi, E., Toda, K., Salami, M., Kajihara, N., and Otsu, N., Real-World Applications of Analog and Digital Evolvable Hardware. **IEEE Transactions on Evolutionary Computation**, v. 3, n. 3, p. 220–235, 1999.
- [13] Dong, P., Bilbro, G., and Chow, M. Y., Controlling a Path-tracking Unmanned Ground Vehicle with a Field-Programmable Analog Array. In: **IEEE Proceedings of the 2005 IEEE/ASME International Conference on Advanced Intelligent Mechatronics**, Monterey, California, USA, p.1263-1268, 2005.