



MINISTÉRIO DA EDUCAÇÃO  
UNIVERSIDADE FEDERAL DO PARANÁ  
SETOR DE TECNOLOGIA  
COORDENAÇÃO DO CURSO DE ENGENHARIA ELÉTRICA

## Ficha 2

Disciplina: <b>Projeto de Circuitos Integrados Digitais</b>						Código: <b>TE915</b>	
Natureza: ( ) Obrigatória ( X ) Optativa		(X) Semestral ( ) Anual ( ) Modular					
Pré-requisito: não tem		Co-requisito: não tem		Modalidade: ( X ) Presencial ( ) Totalmente EaD ( ) ..... % EaD*			
CH Total: 60 CH semanal: 04	Padrão (PD): 04	Laboratório (LB): 0	Campo (CP): 0	Estágio (ES): 0	Orientada (OR): 0	Prática Específica (PE): 0	Estágio de Formação Pedagógica (EFP): 0

### EMENTA (Unidades Didáticas)

Tecnologias de Circuitos Integrados,  
Etapas de Processos de Fabricação de Circuitos Integrados CMOS.  
Características Elétricas.  
Blocos Lógicos de Circuitos.  
Minimização de Funções e Blocos Lógicos.  
Circuitos Integrados Digitais Dedicados.  
Projeto Prático de um Circuito Integrado.

### PLANO DE ENSINO

- 1. Introdução**
  - 1.1. Visão geral da tecnologia de circuitos integrados
  - 1.2. Processo de fabricação CMOS
- 2. Circuitos combinacionais**
  - 2.1. Inversor CMOS
  - 2.2. Portas lógicas
  - 2.3. Portas lógicas complexas
- 3. Circuitos sequenciais**
  - 3.1. Latches e flip-flops
  - 3.2. Registradores
  - 3.3. Multivibradores
- 4. Memórias**
- 5. Simulação de Circuitos**
  - 5.1. Simulação elétrica
  - 5.2. Simulação lógica
  - 5.3. Simulação de atraso (*timing*)
- 6. Layout**
  - 6.1. Regras de Projeto
  - 6.2. Editor de Layout
  - 6.3. LVS
  - 6.4. Extração de Parasitas

### OBJETIVO GERAL

Capacitar o aluno a projetar circuitos integrados digitais de baixa complexidade.

### OBJETIVOS ESPECÍFICOS

- Entender como são projetados circuitos integrados (VLSI)
- Diferentes estilos de projeto e tecnologias
  - Níveis de abstração e hierarquia
  - Particionamento e arquitetura

Aprender a projetar CIs digitais

- Lógica CMOS estática
- Lógica sequencial

Aprender a usar ferramentas de CAD para projeto de CI

- Simulação elétrica
- Simulação lógica
- Layout de CI

#### PROCEDIMENTOS DIDÁTICOS

A disciplina será desenvolvida mediante aulas expositivas utilizando projetor multimídia e quadro. Ao longo das aulas serão apresentadas resoluções de exemplos e simulações em computador.

#### FORMAS DE AVALIAÇÃO

- Estão previstas 4 (quatro) atividades, cada uma delas recebendo uma nota de 0 (zero) a 100 (cem), correspondendo a 40% da média final, e um projeto final correspondendo a 60% da média final. As atividades serão realizadas em datas que serão definidas no início do período letivo.
- **O prazo de entrega será definido conforme a atividade.**
- Atividades entregues fora do prazo não serão computadas.
- Serão aprovados os alunos que obtiverem média maior ou igual a 70.
- Os participantes cuja **Média Parcial** seja inferior a 70, porém igual ou superior a 40 será dada a oportunidade de realizar um exame final.
- Participantes cuja **Média** for inferior a 40 serão considerados REPROVADOS.
- **A frequência mínima para aprovação deve ser maior ou igual a 75%.**

#### BIBLIOGRAFIA BÁSICA

1. Sung M Kang and Yusuf Leblebici, "CMOS Digital Integrated Circuits", third edition, Mc Graw-Hill.
2. V. A. Pedroni, "Eletrônica Digital Moderna e VHDL", Elsevier, 2010, ISBN 978-85-352-3465-7.

#### BIBLIOGRAFIA COMPLEMENTAR

1. J. Rabaey , A. Chandrakasan , B. Nikolic , "Digital Integrated Circuits: A Design Perspective" 2nd Edition, Prentice Hall, ISBN 0131207644, January 2003.

**Professor da Disciplina: Oscar da Costa Gouveia Filho**  
**Documento assinado digitalmente**

**Chefe de Departamento: Luiz Antônio Belinaso**  
**Documento assinado digitalmente**