

MINISTÉRIO DA EDUCAÇÃO  
UNIVERSIDADE FEDERAL DO PARANÁ

RONNY SERGIO RAMOS MILLEO

**DESENVOLVIMENTO DE UM MISTURADOR PASSIVO BANDA  
LARGA EM TECNOLOGIA CMOS 65 NM PARA APLICAÇÃO EM 5G**

CURITIBA

2018

RONNY SERGIO RAMOS MILLEO

**DESENVOLVIMENTO DE UM MISTURADOR PASSIVO BANDA LARGA EM TECNOLOGIA CMOS 65 NM PARA APLICAÇÃO EM 5G**

Projeto apresentado como requisito à obtenção de nota da disciplina de Trabalho de Concluso de Curso A, do Curso de Engenharia Elétrica com Ênfase em Sistemas Eletrônicos Embarcados.

Orientador: Prof. Ph.D. André Augusto Mariano

CURITIBA

2018

# **TERMO DE APROVAÇÃO**

**RONNY SERGIO RAMOS MILLEO**

**DESENVOLVIMENTO DE UM MISTURADOR PASSIVO BANDA LARGA EM TECNOLOGIA CMOS 65 NM PARA APLICAÇÃO EM 5G**

Trabalho de Conclusão de Curso apresentado ao Curso de Engenharia Elétrica da Universidade Federal do Paraná como requisito à obtenção do grau de Engenheiro Eletricista, pela seguinte banca examinadora:

---

Orientador: Prof. Ph.D. André Augusto Mariano  
Departamento de Engenharia Elétrica, UFPR

---

Prof. Dr. César Augusto Dartora  
Departamento de Engenharia Elétrica, UFPR

---

Prof. Dr. Evelio Martín García Fernández  
Departamento de Engenharia Elétrica, UFPR

Curitiba, 4 de dezembro de 2018

## **AGRADECIMENTOS**

Um grande agradecimento à família e amigos, que nos dão suporte nos momentos que mais precisamos.

Aos meus antigos colegas de grupo PET e GICS, sempre mostrando que com dedicação se vai longe.

Ao Prof. Ph.D. Luis H. A. Lolis por ter acreditado no meu trabalho durante os anos de iniciação científica.

Ao meu orientador Prof. Ph.D. André A. Mariano por todo o suporte durante meu intercâmbio, estágio e a execução deste trabalho.

## RESUMO

Peça fundamental dos transmissores e receptores de radiofrequência, os misturadores possuem diversas topologias e estudos relacionados. O foco deste trabalho é desenvolver um misturador passivo utilizando como base trabalhos do estado da arte buscando aprimorá-los para a tecnologia 65 nm disponível para a concepção deste trabalho.

O objetivo é fazer com que o misturador possa filtrar sinais indesejados ao mesmo tempo que faz a conversão em frequência e que funcione em faixas de frequência onde será implementada a quinta geração de telefonia móvel (5G). A validação se dá comparando parâmetros de desempenho obtidos com os do estado da arte.

Por fim, pretende-se desenvolver um *layout* na tecnologia selecionada para futuro uso com outros componentes de radiofrequência na mesma tecnologia abrindo caminho para o desenvolvimento de um transmissor ou receptor completo.

**Palavras Chave** Rádio Frequência, Misturador Passivo, Filtro chaveado.

## **ABSTRACT**

A fundamental part of radio frequency transmitters and receivers, mixers have several topologies and related studies. The focus of this work is to develop a passive mixer based on state of the art works seeking to improve them for the 65 nm technology available for the design of this work.

The goal is to make the mixer filter unwanted signals while converting to frequency and operating in frequency bands where the fifth generation of mobile (5G) will be implemented. The validation is done by comparing performance parameters obtained with those of the state of the art.

Finally, it is intended to develop a layout in the technology selected for future use with other radiofrequency components in the same technology, paving the way for the development of a complete transmitter or receiver.

**Key-words:** Radio frequency, Passive mixer, Switched capacitor filter.

## LISTA DE FIGURAS

2.1	Elementos de um sistema de comunicação. . . . .	11
2.2	Ilustração dos componentes de um transmissor de rádio. . . . .	12
2.3	Ilustração de um receptor de rádio. . . . .	12
2.4	Quinta geração de telefonia segundo a Nokia . . . . .	13
2.5	Exemplo de receptor super-heteródino . . . . .	15
2.6	Exemplo de receptor <i>Digital-IF</i> . . . . .	15
2.7	Exemplo de receptor <i>Low-IF</i> . . . . .	16
2.8	Exemplo de receptor <i>Zero-IF</i> . . . . .	16
2.9	Largura de banda e frequência central . . . . .	17
2.10	Filtro para rejeição de interferências . . . . .	17
2.11	Exemplo de receptor . . . . .	18
2.12	Conexões entre portas . . . . .	19
2.13	Esquemático de um misturador passivo . . . . .	20
2.14	Esquema de pulsos do oscilador local . . . . .	21
2.15	Resposta em frequência do filtro complexo . . . . .	21
2.16	Topologia do filtro passa-banda chaveado . . . . .	22
2.17	Topologia proposta em visão geral . . . . .	24
2.18	Topologia proposta em detalhes . . . . .	24
3.1	Esquemático simples . . . . .	26
3.2	Metodologia para verificação de impedância nos bancos de capacitores	27
3.3	Banco de capacitores com valores para CR . . . . .	28
3.4	Banco de capacitores com valores para CH . . . . .	28
3.5	Capacitância equivalente . . . . .	28
4.1	Sinal de entrada para teste no tempo e frequência . . . . .	30
4.2	Configuração dos <i>clocks</i> . . . . .	30

4.3	Resultado no tempo com CH = 6 pF . . . . .	31
4.4	Resultado no tempo com variação no CH . . . . .	32
4.5	Funções de transferência alterando capacitores do filtro 1 . . . . .	32
4.6	Funções de transferência alterando capacitores do filtro 2 . . . . .	33
4.7	Funções de transferência alterando capacitores do filtro 3 . . . . .	34
4.8	Funções de transferência alterando capacitores do filtro 4 . . . . .	34
4.9	Alteração na frequência central do filtro através da mudança na frequência do <i>clock</i> 1 . . . . .	35
4.10	Alteração na frequência central do filtro através da mudança na frequência do <i>clock</i> 2 . . . . .	35
4.11	Variação no valor dos capacitores . . . . .	37
4.12	Variação no valor de uma configuração no banco CH . . . . .	38
4.13	Variação no valor de uma configuração no banco CR . . . . .	39
4.14	Possível solução para melhorar a precisão nos bancos de capacitores .	39
4.15	Resultado de função de transferência final . . . . .	40
4.16	Resultado transiente final . . . . .	41
4.17	Resultado transiente final em detalhe . . . . .	41

## LISTA DE SIGLAS

4G	Quarta geração de telefonia móvel
LTE	Long Term Evolution
5G	Quinta geração de telefonia móvel
RF	Rádio Frequência
IF/FI	Frequência Intermediária
FC	Frequência Central
BPF	Filtro passa banda
LNA	Amplificador de Baixo Ruído
LO	Oscilador Local
VGA	Amplificador com ganho variável
LPF	Filtro passa baixa
A/D	Conversores Analógicos Digitais
3GPP	<i>3rd Generation Partnership Project</i>
CS-BPF	Filtro passa banda a capacitor chaveado
CH	Capacitor de história
CR	Capacitor de rotação
G	Ganho
BW	Banda Equivalente
NF	Figura de Ruído
SNR	Relação Sinal-Ruído
AC	Sinal de corrente alternada
PAC	Simulação com variação do sinal AC

## SUMÁRIO

<b>1</b>	<b>INTRODUÇÃO</b>	<b>9</b>
1.1	Objetivos . . . . .	10
1.1.1	Objetivo Geral . . . . .	10
1.1.2	Objetivos Específicos . . . . .	10
<b>2</b>	<b>FUNDAMENTAÇÃO TEÓRICA</b>	<b>11</b>
2.1	Sistemas de comunicação sem fio . . . . .	11
2.2	Comunicação móvel . . . . .	12
2.3	Desafios do 5G . . . . .	13
2.4	Arquiteturas de receptores RF . . . . .	14
2.5	Características de receptores . . . . .	16
2.5.1	Largura de Banda . . . . .	16
2.5.2	Seletividade . . . . .	17
2.6	Misturador . . . . .	18
2.7	Filtro . . . . .	21
2.8	Topologia de misturador passivo com filtro . . . . .	23
<b>3</b>	<b>METODOLOGIA</b>	<b>26</b>
<b>4</b>	<b>RESULTADOS</b>	<b>29</b>
<b>5</b>	<b>CONCLUSÃO</b>	<b>42</b>
	<b>BIBLIOGRAFIA</b>	<b>45</b>

## CAPÍTULO 1

### INTRODUÇÃO

Ao final da atual quarta geração de telefonia engenheiros e pesquisadores da área de telecomunicações começam a definir os requisitos mínimos para a chegada definitiva da quinta geração. O 5G já vem sendo testado em laboratório e foi demonstrado na olimpíada de inverno da Coreia do Sul em fevereiro de 2018 e espera-se que seja demonstrado novamente em outros eventos esportivos como a copa do mundo de futebol na Rússia em junho de 2018 (SEUNG-WOO, 2018).

Não existem ainda aparelhos celulares capazes de utilizar a tecnologia, espera-se que comecem a chegar a partir de 2019 (DOLCOURT, 2018). Com a chegada da tecnologia 5G em breve e suas diferentes faixas de frequência existe a necessidade de se produzir um modem com uma banda larga o suficiente para carregar a quantidade massiva de dados.

O aumento da banda no receptor traz o problema de ter que lidar com sinais indesejáveis na entrada e um ruído maior. Portanto, receptores banda larga devem ter filtros capazes de retirar esses sinais sem perder informação. Além disso, quando trata-se de aparelhos de telefonia móvel o consumo de energia é algo crítico e novos receptores devem ter baixo consumo.

Não espera-se eliminar tecnologias anteriores com a chegada da nova então é interessante que receptores sejam capazes de operar em quase todas as bandas ocupadas pela telefonia móvel atualmente. Também o acesso a tecnologias CMOS cada vez menores ajuda a lidar com altas frequências e possibilita o desenvolvimento de circuitos maiores e complexos utilizando pouca área de silício se comparado a gerações anteriores.

Propõe-se então fazer uso de topologias recentes para misturadores e receptores *High-IF* para projetar um misturador capaz de atender aos requisitos

tendo banda larga e conseguindo filtrar efetivamente os sinais indesejados, com baixo consumo de energia.

## **1.1 Objetivos**

### **1.1.1 Objetivo Geral**

Desenvolver e validar em tecnologia CMOS 65 nm um misturador passivo com faixa de operação banda larga de 0,5 GHz até 6 GHz.

### **1.1.2 Objetivos Específicos**

- Verificar através de uma simulação transiente se a montagem do misturador faz a conversão em frequência utilizando componentes ideais;
- Analisar o desempenho do misturador para banco de capacitores selecionados com chaves CMOS;
- Extrair as principais métricas e comparar o desempenho geral do misturador com tecnologias CMOS semelhantes;
- Desenvolver o *layout* do conjunto;
- Realizar simulações pós *layout* para validação.

## CAPÍTULO 2

### FUNDAMENTAÇÃO TEÓRICA

#### 2.1 Sistemas de comunicação sem fio

Os sistemas de comunicação sem fio envolvem fundamentalmente sistemas que trabalham com transmissão e recepção de informação através de ondas eletromagnéticas e a fonte dessa informação pode vir de um sinal analógico ou digital (HAYKIN, 2007). Uma vez definido o sinal a ser enviado, o mesmo é transformado em símbolos através da modulação, em seguida o sinal é codificado e então enviado.

No receptor o sinal recebido é demodulado, decodificado e por fim recria-se o sinal original no destino para que possa ser utilizado da melhor maneira. Os componentes necessários para se ter um sistema de comunicação são os seguintes: fonte de informação, transmissor, meio de transmissão (canal), receptor e um destino para a informação, apresentados na figura 2.1 (HAYKIN, 2007).

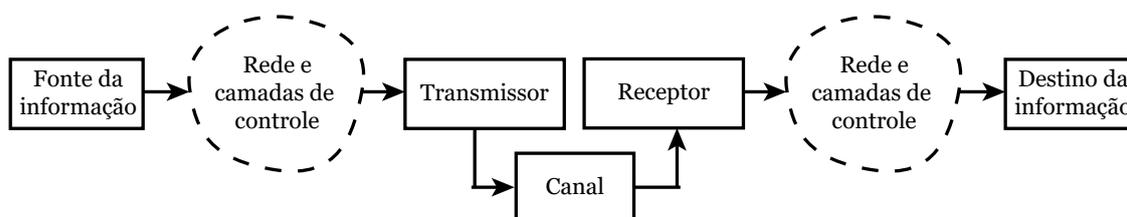


Figura 2.1: Elementos de um sistema de comunicação.

(HAYKIN, 2007)

Com mais detalhes, os componentes sistêmicos de receptores e transmissores podem ser representados em blocos cujas funções são importantes na transformação do sinal binário de informação para um sinal analógico modulado que após atravessar o canal, que pode ser o ar livre ou ter obstáculos e reflexões, será transformado novamente em bits na saída do receptor.

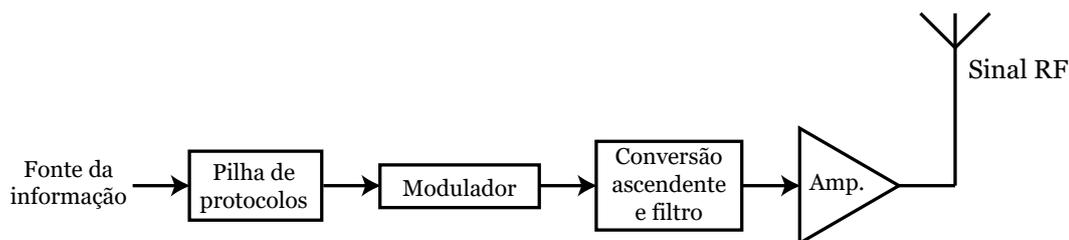


Figura 2.2: Ilustração dos componentes de um transmissor de rádio.

(HAYKIN, 2007)

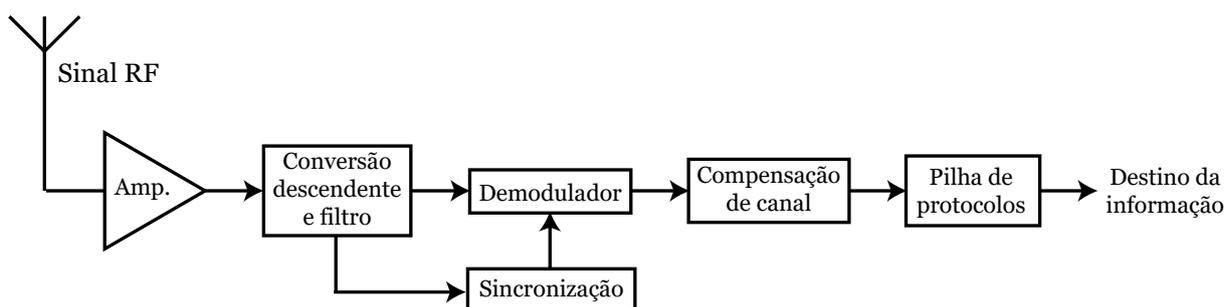


Figura 2.3: Ilustração de um receptor de rádio.

(HAYKIN, 2007)

## 2.2 Comunicação móvel

O intuito do desenvolvimento de uma nova tecnologia de comunicação móvel vem da necessidade de transmissão e recepção de dados jamais vista. Cada vez mais todo tipo de informação, sejam imagens ou vídeos, precisam chegar de forma rápida e segura nas mãos dos usuários em qualquer lugar do mundo.

O uso de internet banda larga com altas taxas de dados já é realidade para quem utiliza fibra óptica, mas ainda deixa a desejar na telefonia móvel. Atualmente o 4G (quarta geração), atualizado para *4G LTE-Advanced* em 2010 pode suportar uma taxa de transmissão de dados de até 300 Mbits/s de *download* para múltiplas antenas e 160 Mbits/s para antena única com aproximadamente metade desses valores para *upload* e uma latência média de 5 ms. Para tal, o *4G LTE-Advanced* utiliza um bandas de até 100 MHz e uma eficiência espectral de 16 bits/s/Hz (PARKVALL; FURUSKAR; DAHLMAN, 2011).

De um ponto de vista prático, uma maneira de aumentar a taxa de transmissão sem ter que lidar com a eficiência espectral é aumentando a banda ocupada e o número de antenas na comunicação, fazendo uso de MIMO (Múltiplas Entradas Múltiplas Saídas do inglês, *Multiple Input Multiple Output*).

O que se espera da quinta geração (5G) é um aumento efetivo da taxa de transmissão e recepção de dados e uma diminuição da latência. A figura 2.4 mostra um pouco do que a Nokia está trabalhando para a nova geração, ou seja, uma taxa pico de até 10 Gbit/s e pelo menos 100 Mbit/s sempre que quiser, de 10 a 100 vezes mais usuários, menor uso de bateria nos aparelhos, latência de até 1 ms e etc.

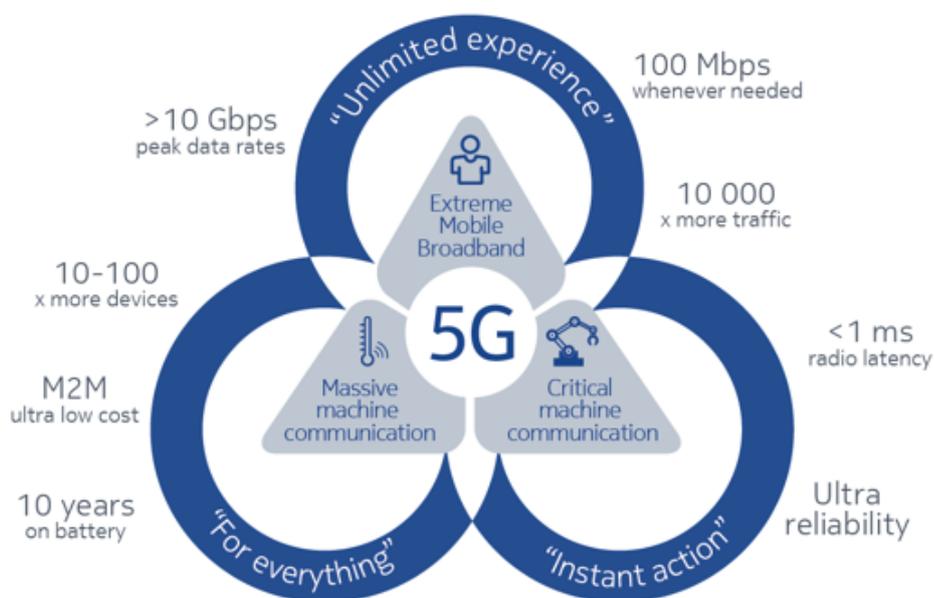


Figura 2.4: Quinta geração de telefonia segundo a Nokia  
(NOKIA, 2018)

### 2.3 Desafios do 5G

Segundo o órgão responsável pela definição do protocolo 5G, o 3GPP, pretende fazer uso de frequências fora do padrão para a implementação da comunicação sem fio. Sabe-se que frequências baixas como 700 MHz são bem-vindas pois tem uma menor perda no espaço percorrido e com isso maior alcance, porém o uso de frequências

abaixo de 2,4 GHz está bastante saturado por outros protocolos de comunicação e existe a ideia de utilizar diversas faixas de frequência para acomodar o 5G sem interferir nas comunicações existentes (LEE et al., 2018).

Para faixas de frequência inferiores a 6 GHz existem algumas frequências candidatas, como por exemplo a faixa de 3,3 GHz a 4,2 GHz e 4,4 GHz a 5 GHz. Frequências como essas necessitam de receptores com banda larga e também há a necessidade de implantação de estações rádio-base mais próximas por conta das perdas de propagação do sinal em alta frequência. A nova tecnologia 5G também pretende utilizar altíssimas frequências como de 24,25 GHz a 29,5 GHz e 37 GHz a 40 GHz, porém essas frequências fogem ao escopo deste projeto (LEE et al., 2018).

Para lidar com os problemas de perdas de propagação pretende-se investir em antenas mais direcionais para se utilizar um ganho maior de antena para o *downlink* e melhorar a recepção do *uplink* através da sensibilidade (LEE et al., 2018).

## 2.4 Arquiteturas de receptores RF

Costuma-se utilizar ainda nos dias atuais arquiteturas de receptores propostas há décadas com características distintas e popularidades que variaram ao decorrer dos anos (BRONCKERS; ROC'H; SMOLDERS, 2017). Tais arquiteturas apresentam componentes em comum separados em blocos de sistema que facilitam a compreensão do receptor como um todo, são eles: amplificador de baixo ruído (LNA, do inglês *Low Noise Amplifier*), filtros passa-baixa e passa-banda, misturadores, osciladores, amplificadores com variação de ganho e conversor analógico-digital (CAD, ou ADC do inglês *Analog to Digital Converter*).

A maneira com que os blocos são utilizados e suas quantidades definem as diferentes arquiteturas existentes. Essas arquiteturas podem ser vistas de diferentes pontos de vista como a posição da frequência intermediária no espectro de frequências, complexidade e frequência de operação do conversor analógico-digital e a complexidade do misturador (BRONCKERS; ROC'H; SMOLDERS, 2017).

As arquiteturas chamadas super-heteródinas (figura 2.5) e *Digital-IF* (figura 2.6) (ou *High-IF*) utilizam uma frequência intermediária alta que tende a se aproximar da frequência do sinal de entrada do receptor. A diferença entre as duas arquiteturas é que a super-heteródina possui um misturador mais complexo e um conversor analógico-digital mais simples enquanto a arquitetura *Digital-IF* possui um misturador simples e um conversor analógico-digital mais complexo (BRONCKERS; ROC'H; SMOLDERS, 2017).

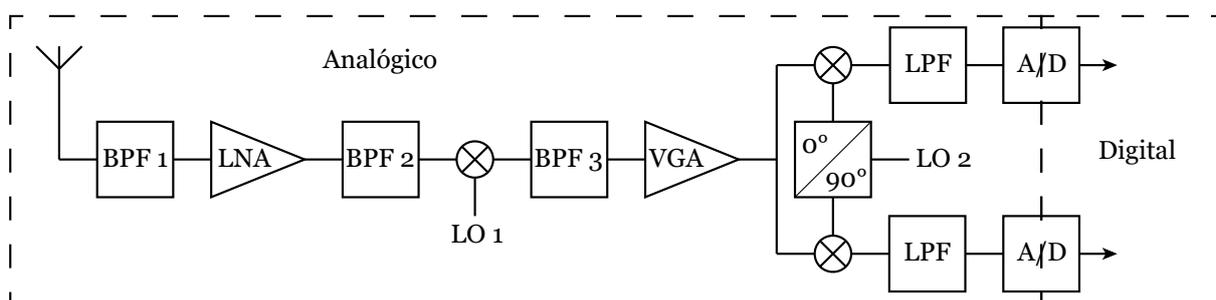


Figura 2.5: Exemplo de receptor super-heteródino

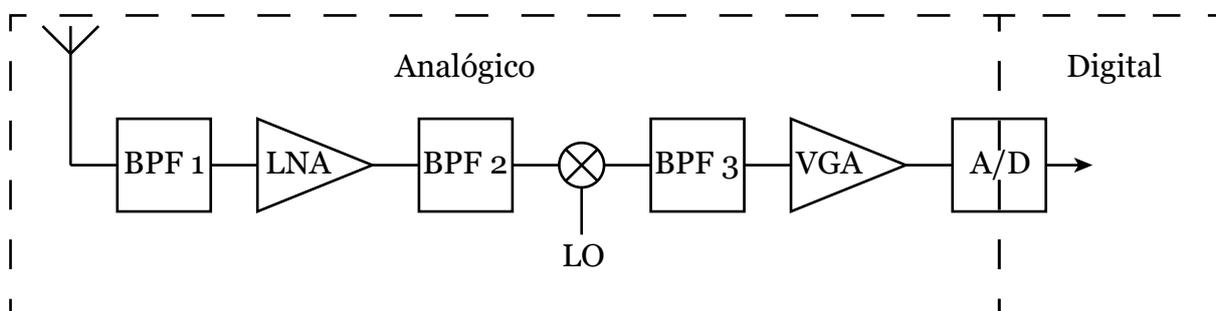


Figura 2.6: Exemplo de receptor *Digital-IF*

Também importantes, as arquiteturas de conversão direta (figura 2.8) e *Low-IF* (figura 2.7) possuem a mesma complexidade de misturador e as diferenças entre elas são que a arquitetura de conversão direta não possui frequência intermediária, o que explica o seu nome, e a arquitetura *Low-IF* usa uma frequência baixa como frequência intermediária. Por conta do uso de frequência intermediária, o conversor analógico-digital da arquitetura *Low-IF* é mais complexo (BRONCKERS; ROC'H; SMOLDERS, 2017).

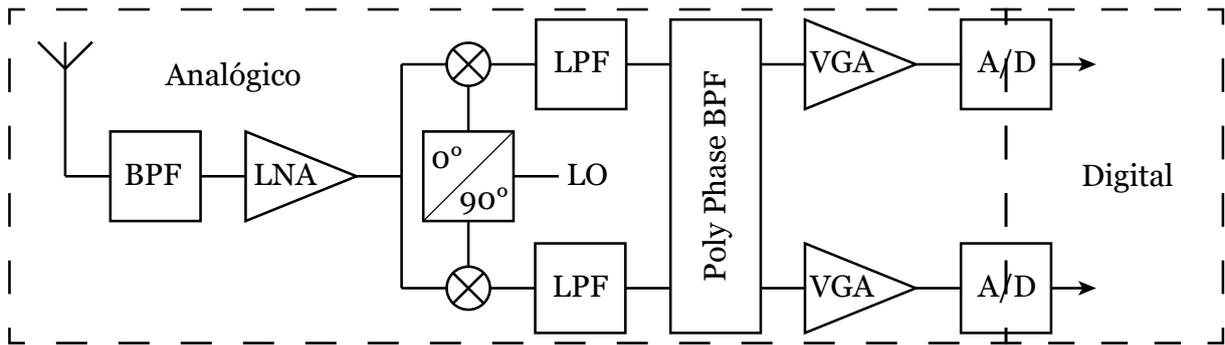


Figura 2.7: Exemplo de receptor *Low-IF*

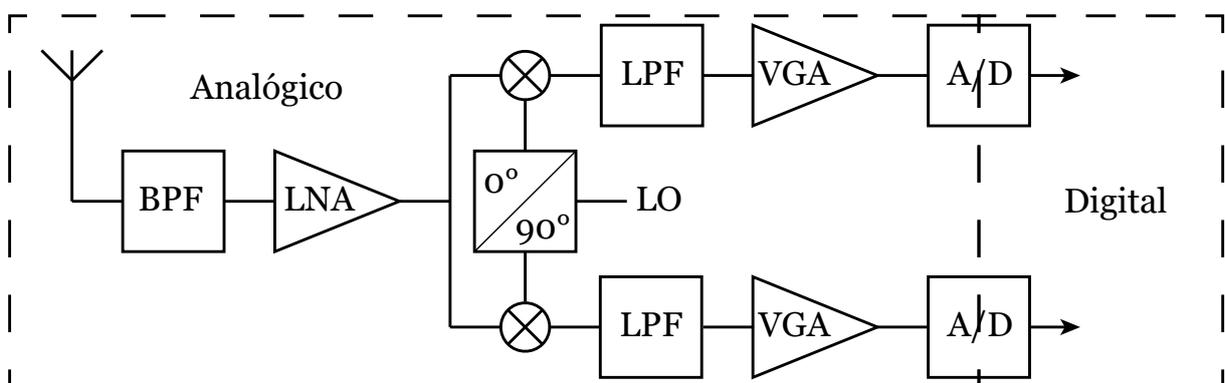


Figura 2.8: Exemplo de receptor *Zero-IF*

## 2.5 Características de receptores

### 2.5.1 Largura de Banda

Pode-se dizer que a largura de banda de um sinal dá a medida da extensão do conteúdo espectral significativo de um sinal para frequências positivas. Não há uma definição universalmente aceita para largura de banda, uma das definições mais comumente usadas na literatura é a largura de banda de 3 dB (HAYKIN, 2007).

Analisando um filtro passa-banda, observa-se que existe uma frequência central  $f_c$  e uma atenuação do filtro para frequências menores e maiores que a frequência central. A largura de banda de 3 dB pode ser definida como a separação ou distância entre duas frequências onde o espectro de magnitude do sinal cai para  $1/\sqrt{2}$  do seu valor de pico na frequência central  $f_c$  apresentado na figura 2.9.

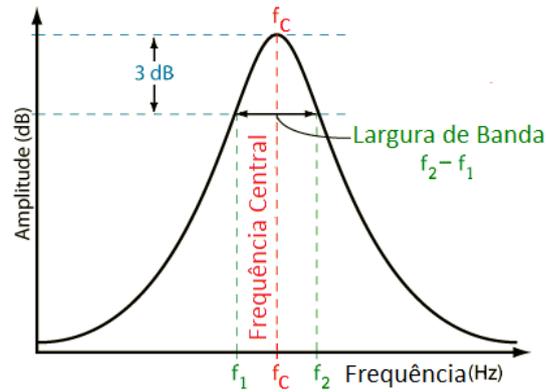


Figura 2.9: Largura de banda e frequência central  
(HAYKIN, 2007)

## 2.5.2 Seletividade

Um dos requisitos de um receptor RF é a seletividade, sendo esta uma característica do receptor para prevenção de sinais adjacentes, isso deve-se ao congestionamento de baixas frequências que existem atualmente. Portanto, um receptor com maior seletividade entrega um sinal melhor ao sistema. O receptor deve reconhecer o sinal desejado e rejeitar as demais frequências próximas a a faixa desejada (RAZAVI, 2011).

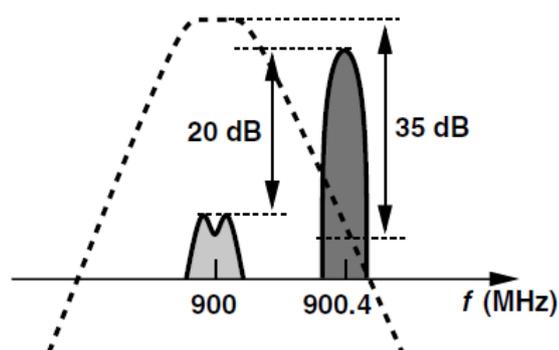


Figura 2.10: Filtro para rejeição de interferências  
(RAZAVI, 2011)

A especificação da seletividade pode apenas fornecer uma atenuação necessária para o sinal desejado, isolando assim o sinal desejado de sinal próximo

que pode gerar interferência. A figura 2.10 apresenta um filtro hipotético que tem por seletividade a banda de 900 MHz (RAZAVI, 2011).

## 2.6 Misturador

Os misturadores são um dos blocos constituintes de um receptor ou transmissor RF e podem ser divididos em misturadores ativos e passivos e possuem topologias com características diferentes. Sua função é fazer a conversão em frequência através da multiplicação de dois sinais: o sinal RF que vem do LNA e o sinal gerado pelo oscilador local como mostra a figura 2.11.

Para isso, o misturador possui três conexões: a conexão de sinal RF em alta frequência, a conexão do oscilador local e a conexão de frequência intermediária ou banda base. Os principais parâmetros de desempenho dos misturadores são ruído, linearidade, ganho (quando é misturador ativo) e conexões indesejadas entre as portas (figura 2.12) através de capacitâncias parasitas nos transistores entre porta, fonte e dreno (RAZAVI, 2011).

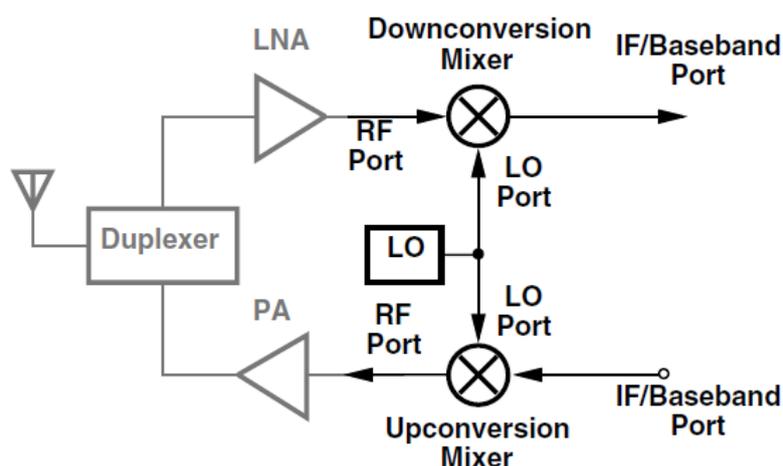


Figura 2.11: Exemplo de receptor  
(RAZAVI, 2011)

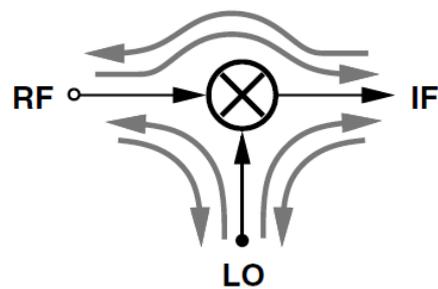


Figura 2.12: Conexões entre portas  
(RAZAVI, 2011)

A principal diferença entre misturadores ativos e passivos é que os passivos funcionam de maneira bidirecional, ou seja, podem fazer a conversão de alta frequência para baixa frequência e vice-versa. Os transistores que funcionam como chave no misturador passivo aparecem como resistores entre o sinal RF e a banda base, o que não ocorre em um misturador passivo.

Uma desvantagem disso é a falta de um ganho de potência e a atenuação dos sinais que são convertidos em frequência, causando uma degradação em ganho e por consequência ruído. Entretanto isso também demonstra uma das suas mais interessantes propriedades, sua transparência para impedância, fazendo que a impedância de entrada seja vista na saída (MOLNAR; ANDREWS, 2012).

Existe uma demanda crescente no mercado por dispositivos de radio com baixo consumo e baixo custo, entretanto deve-se progredir nesse sentido sem deixar de lado a performance dos chips, como sensibilidade e linearidade (HOMAYOUN; RAZAVI, 2015) (CAMUS et al., 2012) (LEE; JEONG; KIM, 2018). Considerando aplicações de baixo consumo, misturadores passivos são mais atraentes que os ativos.

O misturador passivo opera como um amostrador fazendo o chaveamento do sinal (figura 2.13) através dos transistores controlados pelo oscilador local que gera sinais de onda quadrada com *duty-cycle* menor dependendo de como o misturador é montado (CAMUS et al., 2012).

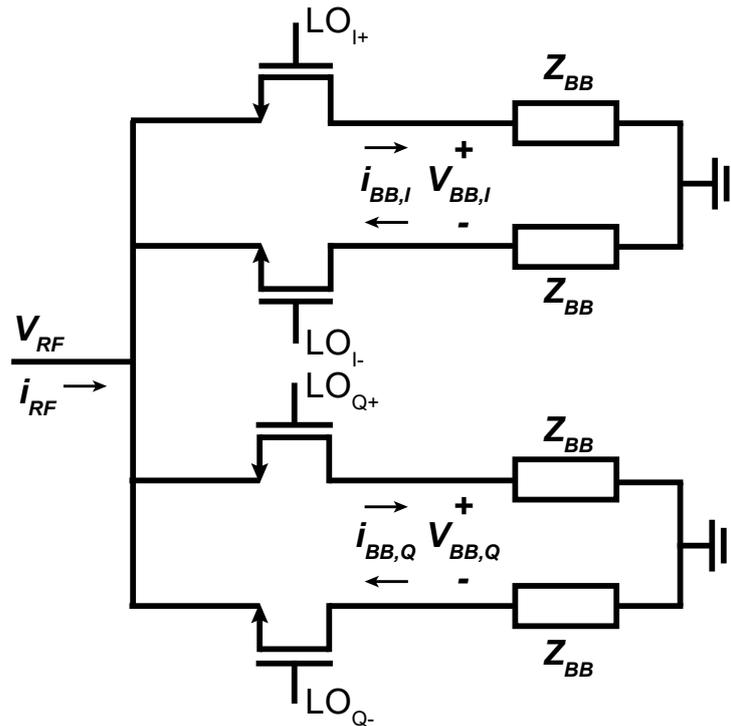


Figura 2.13: Esquemático de um misturador passivo  
(MIRZAEI et al., 2010)

Uma solução de maior eficiência deixando o misturador praticamente sem perdas é reduzir a largura do pulso de onda quadrada de forma que nenhuma se sobreponha durante a amostragem do sinal pelo misturador. Seguindo nesse pensamento e levando a largura do pulso de *clock* ao limite tendendo a zero, obtém-se um misturador amostrador cujo sinal de saída possui frequência intermediária igual à frequência do sinal RF de entrada, porém na prática isso se limita pelo tempo de subida e descida do pulso de *clock* (CAMUS et al., 2012).

Aplicando um *duty-cycle* de 25% (figura 2.14) sem sobreposição observa-se um aumento na conversão de ganho de 3 dB se comparado a 50%, diminuindo a contribuição no ruído do sistema (MIRZAEI et al., 2010). Pode-se ainda aumentar o número de *switches* diminuindo o *duty-cycle* de forma que não haja sobreposição e ainda ganhar em desempenho (MOLNAR; ANDREWS, 2012).

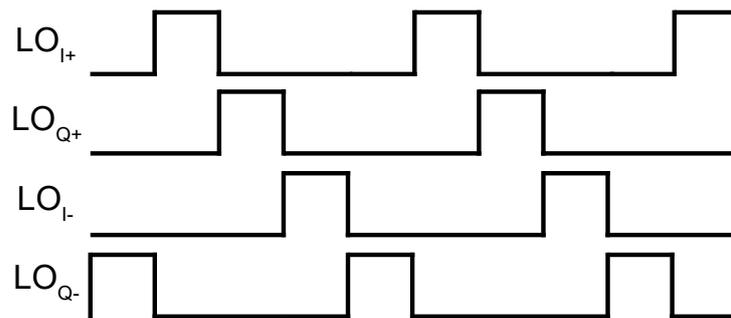


Figura 2.14: Esquema de pulsos do oscilador local  
(MIRZAEI et al., 2010)

Os tempos de chaveamento do misturador são gerados por um circuito de portas lógicas cuja entrada vem do oscilador local e possui quatro saídas, cada uma defasada de 90 graus de acordo com a figura 2.14.

## 2.7 Filtro

O filtro selecionado para este trabalho é do tipo *CS-BPF* (do inglês, *Charge Sharing Band Pass Filter*), que é um filtro complexo cuja resposta em frequência é exemplificada na figura 2.15. A aplicação correta do filtro exige que a sua frequência central seja exatamente a frequência intermediária (IF) que o misturador gera em sua saída.

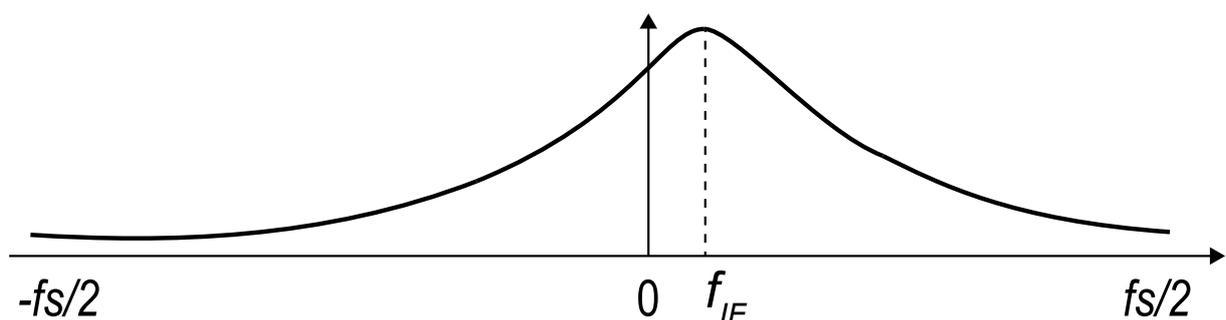


Figura 2.15: Resposta em frequência do filtro complexo  
(MADADI; TOHIDIAN; STASZEWSKI, 2015)

O princípio de funcionamento se baseia no compartilhamento da carga de capacitores durante o chaveamento dos transistores referenciados como  $\varphi$  na figura

2.16. A figura 2.16 mostra um filtro complexo de primeira ordem cujas entradas de corrente vem da saída do misturador passivo (figura 2.13). Os tempos de chaveamento do misturador e do filtro podem ser os mesmos.

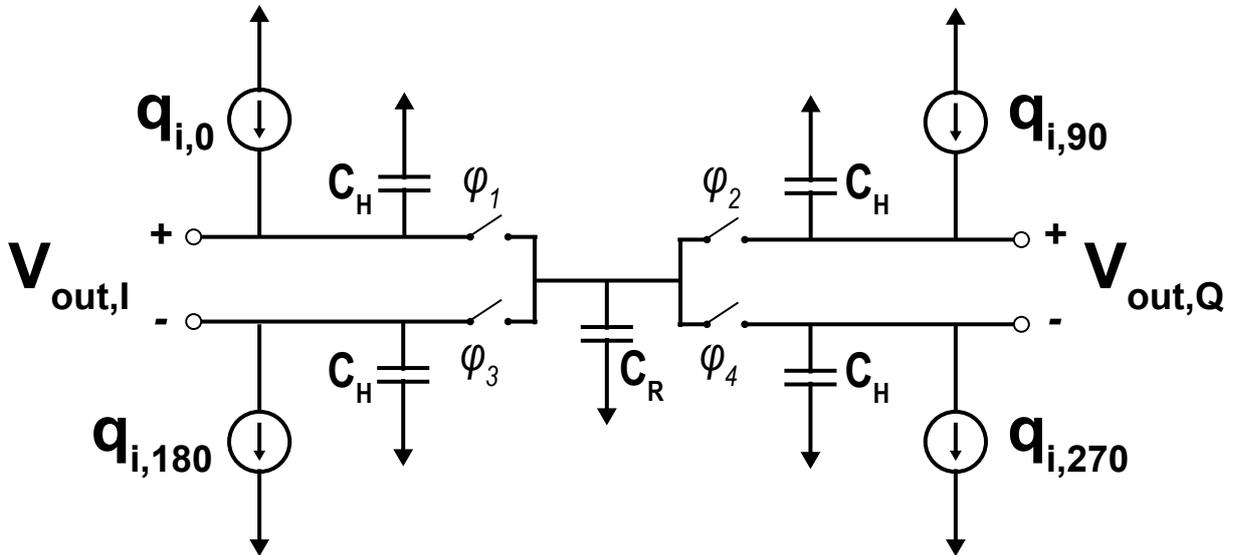


Figura 2.16: Topologia do filtro passa-banda chaveado

(MADADI; TOHIDIAN; STASZEWSKI, 2015)

Os capacitores  $C_H$  e  $C_R$  são respectivamente de história e rotação. O primeiro é responsável por armazenar temporariamente a tensão no estado anterior e o segundo compartilha a sua carga entre os capacitores a cada ciclo de *clock*. A função de transferência do filtro complexo no domínio  $Z$  é mostrada na equação 2.1 (BAUMGRATZ et al., 2018) (MADADI; TOHIDIAN; STASZEWSKI, 2015).

$$H(z) = \frac{k}{(1 - \alpha z^{-1}) - j(1 - \alpha)z^{-1}} \quad (2.1)$$

Onde  $\alpha = C_R/(C_H + C_R)$  e  $k = 1/(C_H + C_R)$ . A frequência intermediária é calculada através da equação 2.2:

$$f_{IF} = \frac{f_s}{2\pi} \arctan\left(\frac{C_R}{C_H}\right) \quad (2.2)$$

Pode-se ainda converter a função de transferência do domínio  $Z$  para o

domínio S utilizando a transformação bilinear (equação 2.3) quando  $f_s \gg f_{IF}$  e  $sT_s < 2$  obtendo-se a equação 2.4 (BAUMGRATZ et al., 2018).

$$z = \frac{2 + sT_s}{2 - sT_s} \quad (2.3)$$

$$H(s) = \frac{R_{eq}}{1 - j(1 - R_{eq}C_H\omega)} \quad (2.4)$$

Onde  $R_{eq} = 1/(f_s C_R)$ , que é a resistência equivalente em tempo discreto de  $C_R$ . Com isso a resposta em frequência do filtro está diretamente relacionada à impedância do filtro na frequência intermediária, que é a frequência central (BAUMGRATZ et al., 2018).

## 2.8 Topologia de misturador passivo com filtro

Este trabalho se baseia na topologia de estado da arte proposta por Baumgratz (2018) onde foi desenvolvido em tecnologia CMOS 40 nm para funcionar de 0,5 GHz até 4 GHz para o receptor inteiro. O objetivo deste trabalho no entanto, além de alterar a tecnologia CMOS para 65 nm, é fazer o conjunto misturador e filtro mostrado na figura 2.17 em blocos e na figura 2.18 em detalhe e fazê-lo funcionar até 6 GHz.

O filtro que vem logo após o misturador tem um fator de qualidade baixo e faz uma primeira seletividade no canal de comunicação com o objetivo de diminuir a intensidade de sinais próximos em frequência. Porém, existe um segundo filtro posterior que tem fator de qualidade maior e filtra definitivamente o sinal desejado, passando-o para um conversor analógico digital se for o caso.

Esse tipo de topologia só é útil quando existe uma frequência intermediária, pois o filtro é do tipo passa-banda e não faz sentido em sistemas de conversão direta. Como a tecnologia 5G vai usar frequências até 6 GHz em alguns casos, a frequência intermediária é praticamente obrigatória.

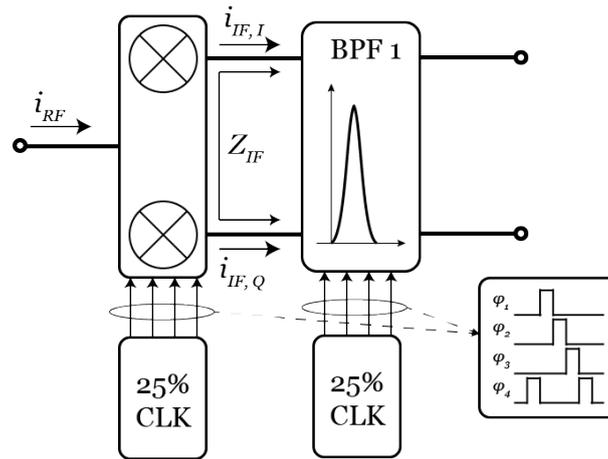


Figura 2.17: Topologia proposta em visão geral  
(BAUMGRATZ et al., 2018)

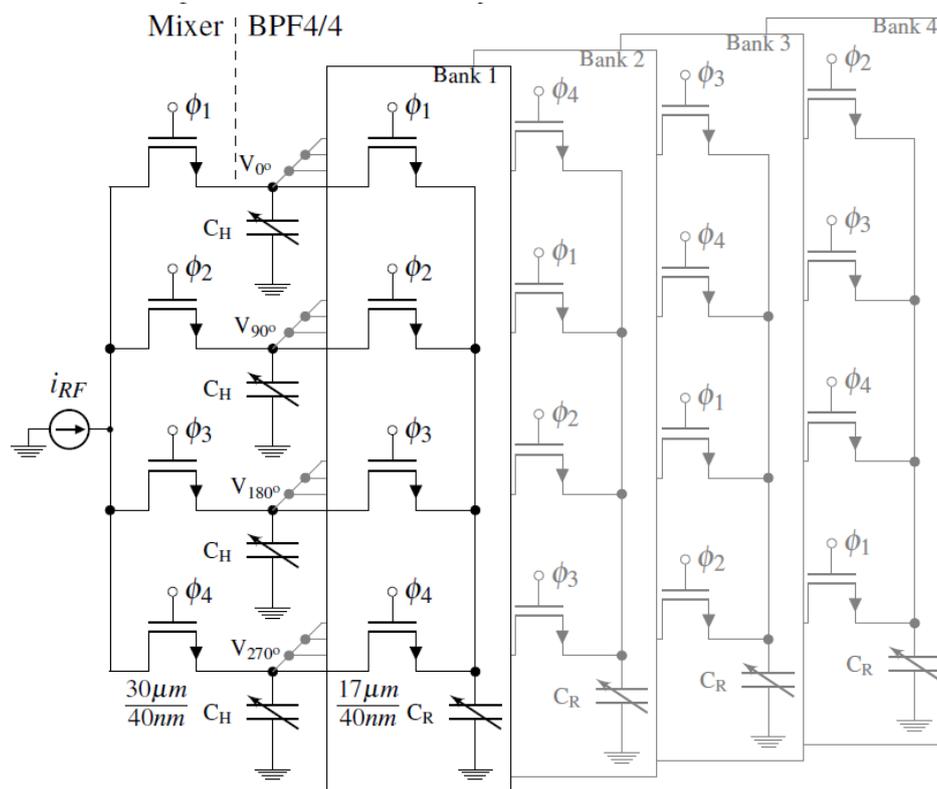


Figura 2.18: Topologia proposta em detalhes  
(BAUMGRATZ et al., 2018)

A topologia mostrada na figura 2.18 pode ser vista como a união do esquemático do misturador mostrado na figura 2.13 com o esquemático do filtro

mostrado na figura 2.16. Porém, no caso da união dos dois o filtro utilizado é de quarta ordem, ou seja, uma repetição de quatro vezes o filtro de primeira ordem cuja resposta em frequência se assemelha à mostrada na figura 2.15 porém com um fator de qualidade maior, ou seja, mais seletivo.

## CAPÍTULO 3

### METODOLOGIA

Através da utilização do *software Cadence Virtuoso* serão feitas simulações envolvendo transistores e capacitores modelados para a tecnologia CMOS 65 nm. Nas primeiras etapas, alguns componentes como resistores e capacitores serão ideais para uma configuração da simulação e em seguida serão substituídos por modelos da tecnologia.

Todos os resultados obtidos no *Cadence Virtuoso* são processados pelo *MATLAB* para a adição de informações relevantes nos gráficos, mudança na escala dos eixos para melhor visualização e comparações.

O método a ser realizado inicialmente para comprovar o funcionamento do misturador é uma simulação transiente após a montagem da arquitetura proposta (figura 2.18) com modelos de transistores da tecnologia, porém usando capacitores básicos de uma biblioteca ideal de capacitores do Cadence e sinais de entrada ideais para *clock* e RF. Os sinais de *clock* são pulsos periódicos separados e defasados de acordo com o que é proposto na teoria e RF pode ser uma combinação de senos somados.

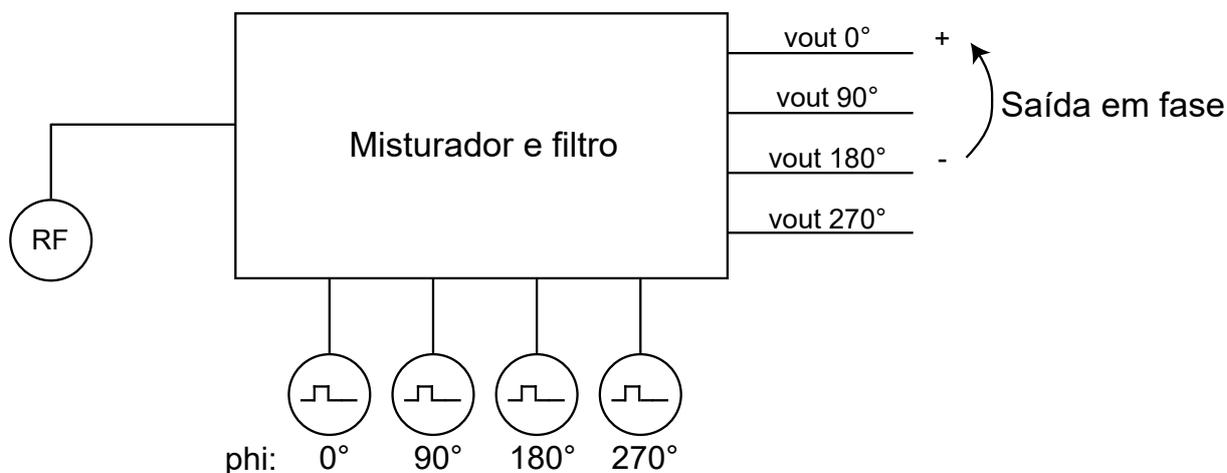


Figura 3.1: Esquemático simples

Valida-se a simulação através da transformada discreta de Fourier do sinal de saída, buscando encontrar em frequência sinais previstos através de cálculo podendo ser um caso de conversão direta para banda base ou para uma frequência intermediária.

Usando uma simulação do tipo PAC (do inglês, *Periodic AC*) pode-se obter a função de transferência do circuito completo assim como a magnitude em dB de cada saída. É necessário comparar as frequências centrais dos filtros obtidas nas simulações de função de transferência com o cálculo teórico e analisar a largura de banda. Valida-se alterando os valores dos capacitores CH e CR e obtendo-se uma função de transferência de filtro passa-banda diferente para cada combinação de capacitores de acordo com cálculos descritos na revisão teórica.

Antes de trocar os capacitores ideais do circuito pelos da tecnologia, procura-se analisar o comportamento em frequência da montagem do banco de capacitores. A simulação é realizada baseando-se na montagem da figura 3.2, através da mesma simulação é possível identificar a impedância do circuito e ela deve mudar toda vez que os capacitores mudam.

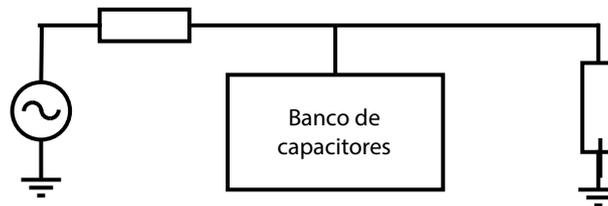


Figura 3.2: Metodologia para verificação de impedância nos bancos de capacitores

Se as simulações nos bancos de capacitores se mostrarem consistentes, então troca-se os capacitores ideais por bancos de capacitores utilizando os disponíveis na biblioteca de radiofrequência para 65 nm. Os bancos serão montados de acordo com as figuras 3.3 e 3.4, com o detalhe de que o Cadence pode não suportar capacitores únicos muito grandes para a tecnologia de 65 nm então pode ser necessário montar um conjunto em paralelo como mostra a figura 3.4. Os valores dos capacitores variam aproximadamente de 25 fF a 200 fF para CR e de 300 fF a

2,4 pF para CH (BAUMGRATZ et al., 2018). Dependendo dos resultados pode ser necessário alterar os valores nos bancos de capacitores.

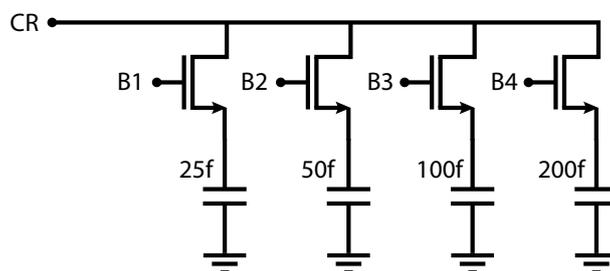


Figura 3.3: Banco de capacitores com valores para CR

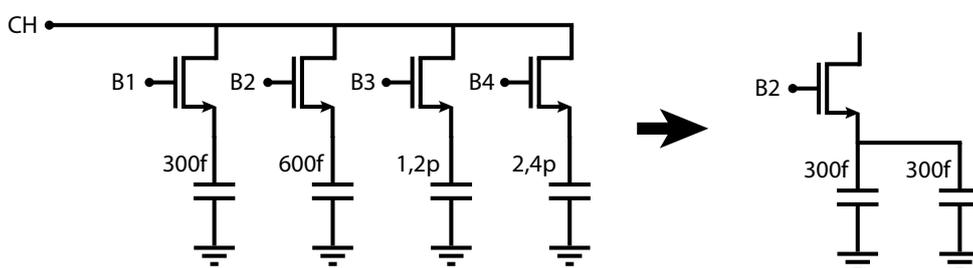


Figura 3.4: Banco de capacitores com valores para CH

Por fim, repete-se as simulações PAC trocando os capacitores ideais pelos bancos de capacitores. Para mudar o valor de qualquer um dos bancos utiliza-se fontes de tensão que ligam e desligam as portas dos transistores, de acordo com a figura 3.5.

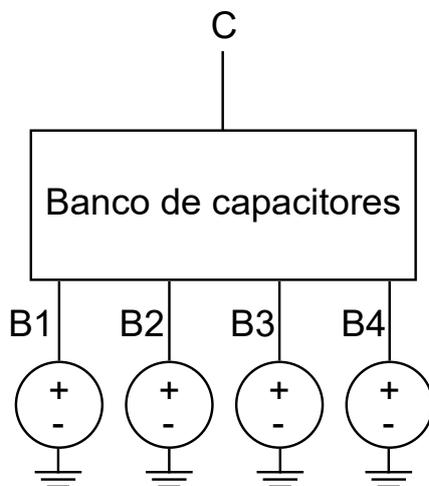


Figura 3.5: Capacitância equivalente

## CAPÍTULO 4

### RESULTADOS

Para realizar as simulações propostas na metodologia foi necessário criar um fluxo de trabalho contendo um esquemático no *software* Cadence Virtuoso e uma área para exportação de dados brutos de simulações para que através do *software* MATLAB tenha-se acesso para criar as figuras.

De modo a simplificar a primeira simulação, o sinal de entrada é senoidal sem ruído e distorção e os pulsos de *clock* são gerados separadamente, cada um com um tempo de subida e descida de 1 ps (mínimo possível na ferramenta) e amplitude de 1,2 V (máximo admissível na tecnologia utilizada). Na saída são colocadas resistências de 50 Ohms e no circuito interno os capacitores são inicialmente ideais e ainda não é necessário um casamento de impedância na entrada pois o objetivo dessa primeira simulação é verificar a translação em frequência do sinal de entrada para a saída.

Para testar o funcionamento geral do esquemático montado foi utilizado um sinal de entrada simples composto de dois tons misturados, um com 1,02 GHz e outro de 0,98 GHz simulando um sinal banda base de 20 MHz. Os gráficos do sinal de entrada do circuito nos domínios do tempo e da frequência são mostrados na figura 4.1. A amplitude do sinal de entrada foi escolhida como  $1 \mu A$ .

A figura 4.1 mostra que o sinal de entrada possui dois picos próximos à frequência de 1 GHz como esperado. Ao passar pelo misturador a saída deve fazer o deslocamento em frequência tanto para maiores frequências como para a banda base.

A figura 4.2 mostra o funcionamento dos *clocks* no domínio do tempo, o período de cada sinal é 1 ns e o *duty-cycle* é de 25%. Para um sinal de entrada no misturador com frequência de 1 GHz, cada pulso de *clock* multiplica 25% da onda senoidal de entrada.

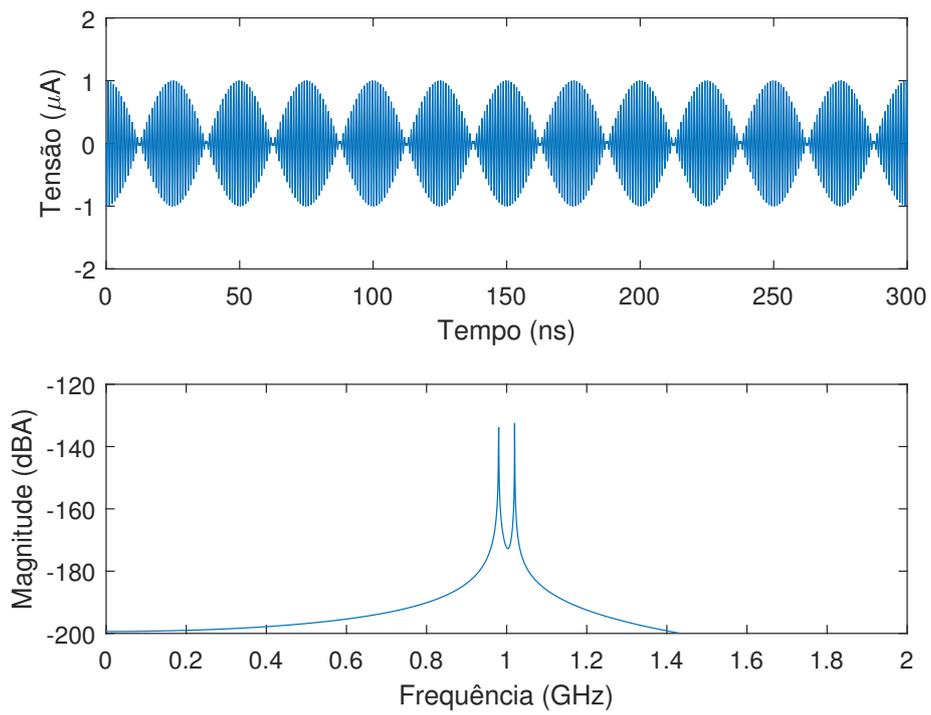


Figura 4.1: Sinal de entrada para teste no tempo e frequência

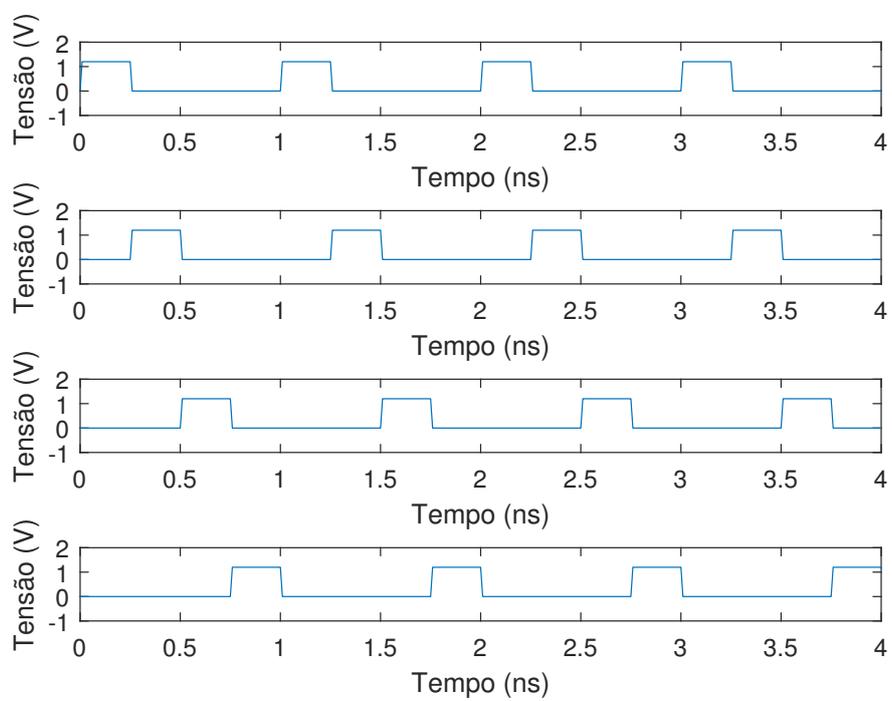


Figura 4.2: Configuração dos *clocks*

A figura 4.3 mostra que ao passar pelo misturador, o sinal de entrada é demodulado para banda base mantendo harmônicas de 1 GHz e replicando o sinal a cada 2 GHz como é de se esperar de um misturador amostrador. Em detalhe no domínio do tempo, a figura 4.4 mostra o que ocorre quando se altera o valor do capacitor CH (figura 2.18). Mesmo sem verificar a função de transferência é possível observar que a mudança nos capacitores acaba atenuando o sinal de entrada, ou seja, se a frequência do sinal de entrada não foi alterado então a frequência central do filtro passa-banda é alterado com os capacitores.

Para analisar o comportamento do filtro no domínio da frequência, primeiramente foram utilizados capacitores ideais com valores fixos. A figura 4.5 mostra a variação no filtro passa-banda com a alteração dos valores dos capacitores CH enquanto CR se mantém fixo. A diferença no valor dos capacitores apresentados nos dois gráficos (figuras 4.4 e 4.5) existe pois observou-se que a simulação não converge para valores muito grandes de CH.

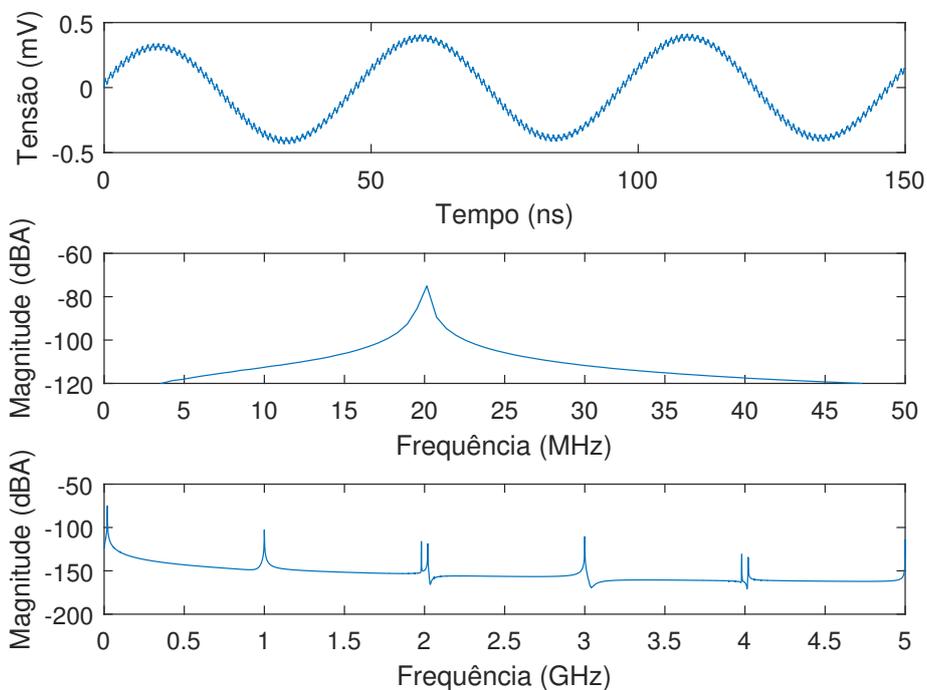


Figura 4.3: Resultado no tempo com CH = 6 pF

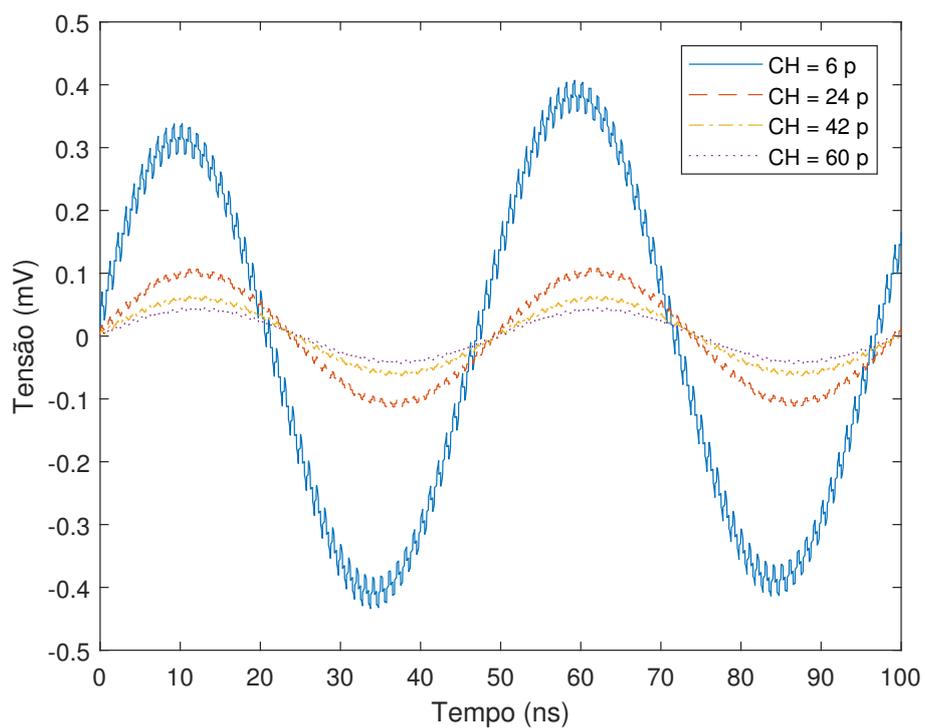


Figura 4.4: Resultado no tempo com variação no CH

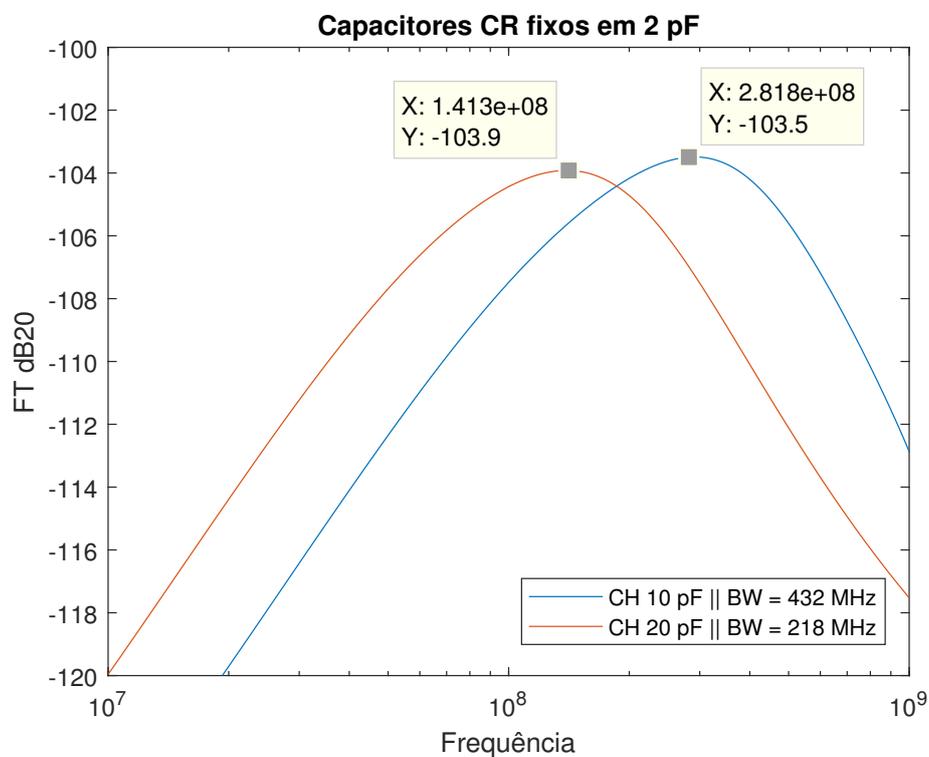


Figura 4.5: Funções de transferência alterando capacitores do filtro 1

O resultado mostra que a diminuição no valor de CH faz com que a frequência central do filtro se desloque para frequências mais altas, o que está de acordo com a equação 2.2. Em seguida, a figura 4.6 mostra o resultado da simulação para um valor maior de CR, com uma mudança no valor de CH. O comportamento se mantém, porém verifica-se um aumento na banda devido ao aumento do valor de CR.

Ao analisar os resultados para um valor menor de CR, o comportamento discutido anteriormente se mantém com a banda se reduzindo (figura 4.7). Fixando o valor de CH e alterando o valor de CR (figura 4.8) também observa-se uma mudança na frequência central do filtro, o que também está de acordo com a equação 2.2.

Contudo, a partir de 1 GHz, a simulação não mostra bons resultados para o comportamento em frequência. Isso pode-se dar à falta de um bom casamento de impedância na entrada do misturador e na saída. O mesmo comportamento estranho no resultado do filtro também pode ser visto nas outras figuras, porém as simulações anteriores paravam em 2 GHz para evitar tempo excessivo de simulação.

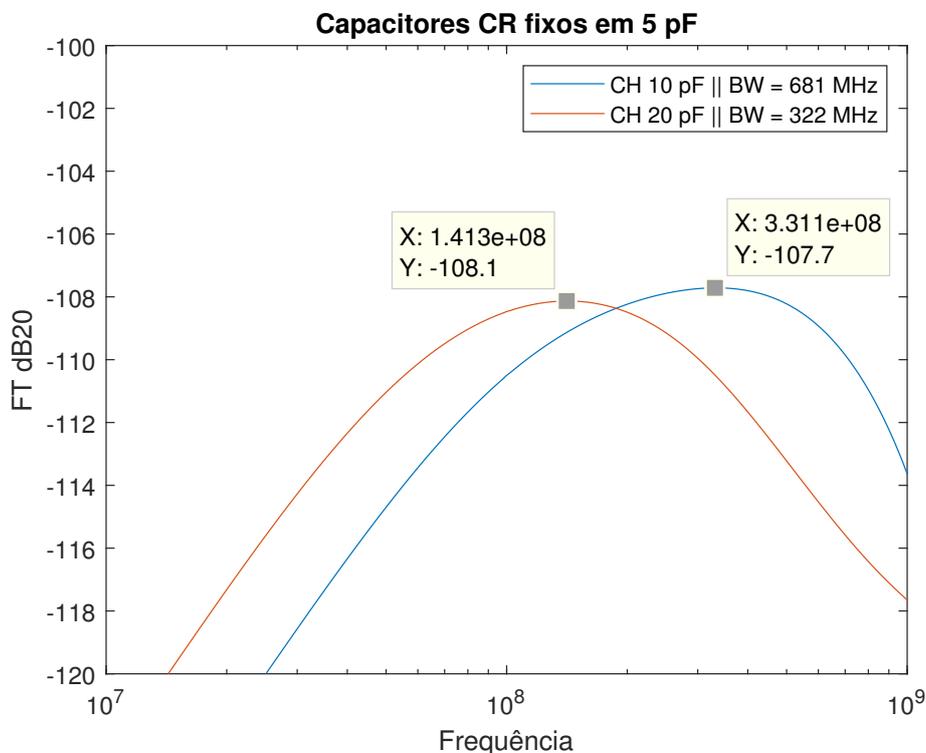


Figura 4.6: Funções de transferência alterando capacitores do filtro 2

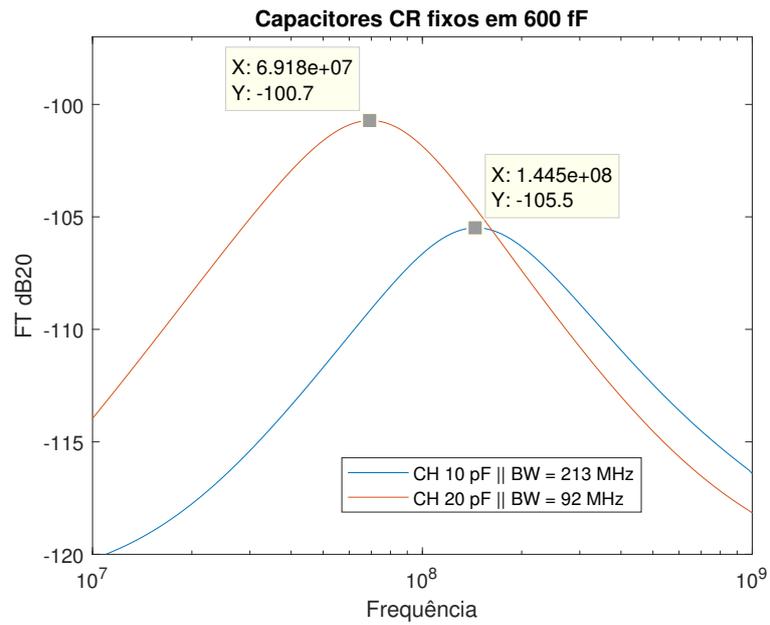


Figura 4.7: Funções de transferência alterando capacitores do filtro 3

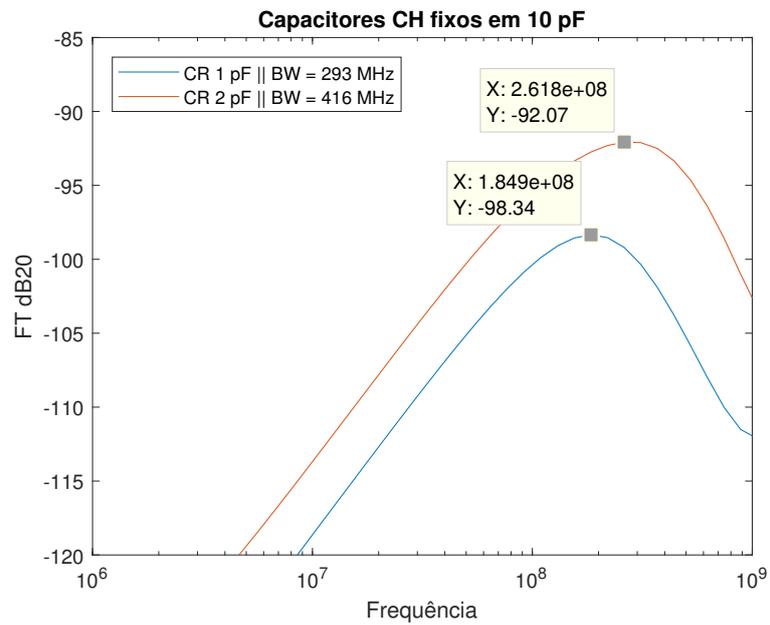


Figura 4.8: Funções de transferência alterando capacitores do filtro 4

Com o objetivo de demonstrar o comportamento do filtro com uma alteração na frequência de chaveamento dos transistores tanto no misturador quanto no filtro, foram realizadas as simulações cujos resultados são mostrados nas figuras 4.9 e 4.10.

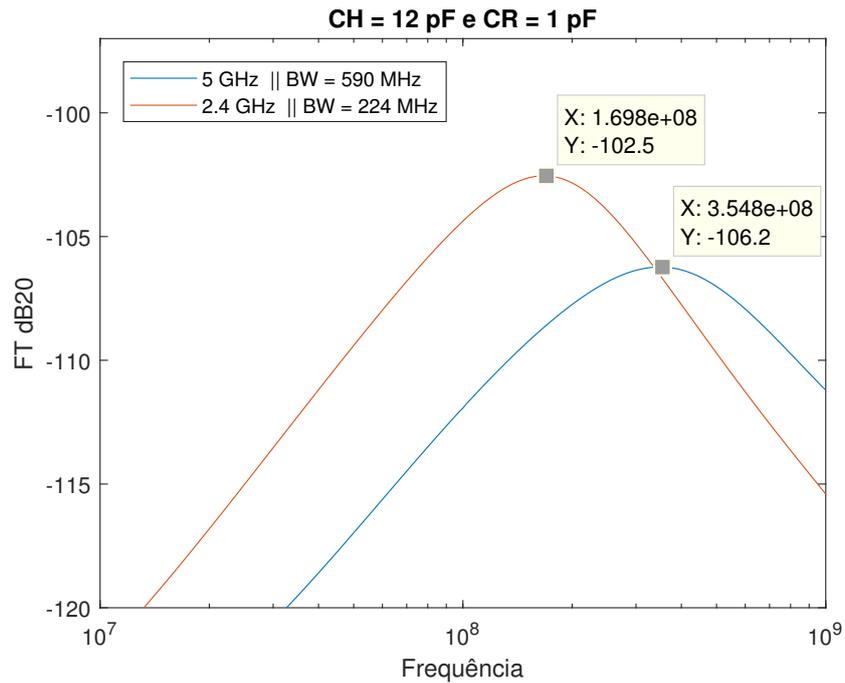


Figura 4.9: Alteração na frequência central do filtro através da mudança na frequência do *clock* 1

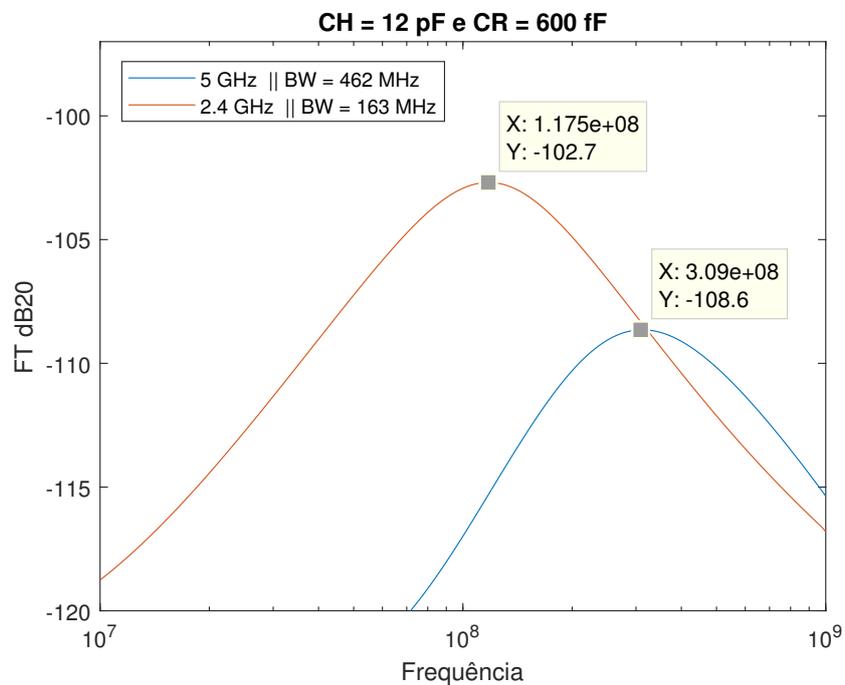


Figura 4.10: Alteração na frequência central do filtro através da mudança na frequência do *clock* 2

Mais uma vez o comportamento se mostra muito próximo ao esperado pela equação 2.2 ao se alterar  $f_s$ , que é a frequência de chaveamento do conjunto. Ainda em uma frequência mais alta (5 GHz), o formato de banda passante do filtro não se altera muito, o que significa que o conjunto pode trabalhar corretamente nessas frequências se as entradas e saídas estiverem bem casadas.

Os resultados das simulações PAC que mostram as funções de transferência da combinação misturador-filtro são importantes e trazem informações valiosas sobre a banda passante do filtro e suas frequências centrais. Os gráficos são mostrados até 1 GHz por questões de tempo de simulação e por não mostrarem resultados relevantes acima dessa frequência, já que a frequência intermediária  $IF$  dificilmente será maior que 1 GHz.

Analisando do ponto de vista de aplicação em 5G, os resultados de tamanho de banda passante do filtro são bons o suficiente pois espera-se que para uma enorme taxa de dados da nova tecnologia utilize-se bandas acima de 100 MHz. O posicionamento das frequências centrais e por consequência a banda passante do filtro dependem de uma boa parametrização dos capacitores envolvidos para se chegar a valores precisos, como por exemplo, uma  $f_c = 100MHz$  e  $BW = 200MHz$ .

É importante ressaltar que as medições de banda passante dos filtros foram feitas de acordo com a definição de largura de banda mostrada na seção 2.5.1. Considera-se a magnitude em dB da frequência intermediária e observa-se os pontos em que o filtro decai 3 dB, a banda passante então é a diferença entre as frequências desses dois pontos.

Fica à critério do projetista como os bancos de capacitores serão construídos afim de que sua manipulação dê resultados dentro de uma norma específica, como o 5G, e com isso ele pode gerar um *datasheet* para o receptor contendo o comportamento do filtro. Com relação à seletividade do filtro, analisando os gráficos pode-se considerar boa pois na faixa de até 1 GHz consegue reduzir pelo menos 10 dB dos sinais adjacentes.

Seguindo a metodologia, foi realizada uma simulação procurando obter

resultados quanto ao comportamento dos bancos de capacitores com a variação em frequência e quais os problemas que a tecnologia CMOS 65 nm traz consigo.

Medindo a impedância do banco de capacitores CH e ao mesmo tempo fazendo-o variar através da ativação dos bits B1, B2, B3 e B4, existem 15 estados possíveis de capacitância equivalente para o conjunto. Simulando com alta impedância na entrada e na saída e observando a parte imaginária do resultado, faz-se o cálculo da equação 4.1, obtém-se a figura 4.11.

$$C = \left| \frac{1}{\omega \cdot X_C} \right| \quad (4.1)$$

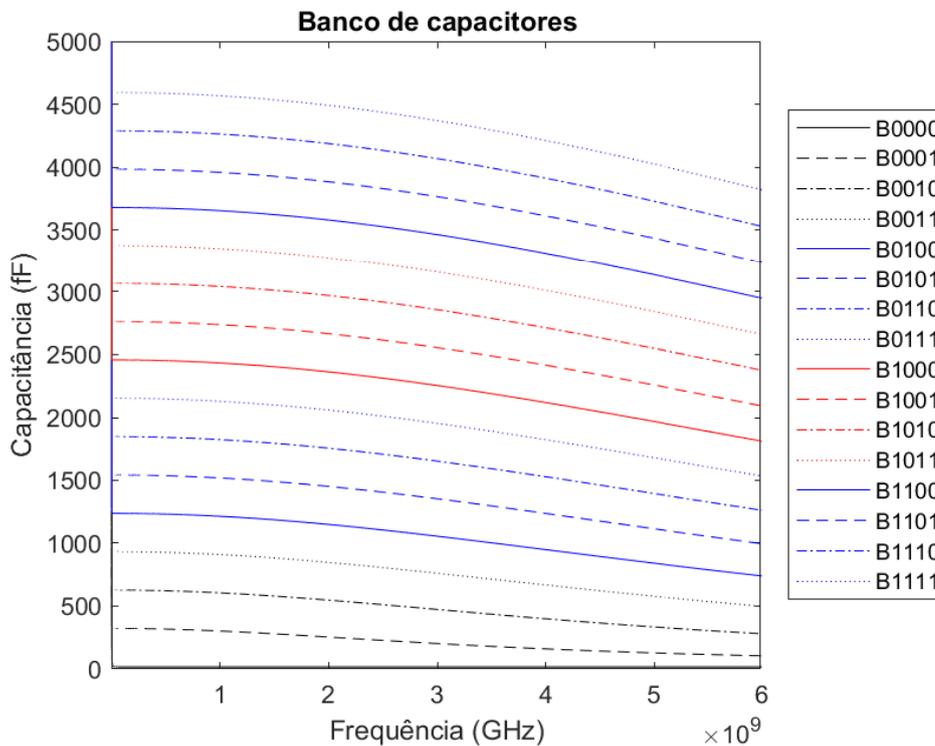


Figura 4.11: Variação no valor dos capacitores

A figura 4.11 mostra ao lado direito quais são os bits ativos para cada curva, sendo o bit da esquerda o mais significativo. Observa-se um comportamento não-linear por parte dos capacitores dessa tecnologia e sua variação aumenta quanto maior for a frequência do sinal de entrada.

Analisando mais de perto, as figuras 4.12 e 4.13 comparam os resultados

obtidos com uma linha que simboliza o comportamento ideal esperado nessas configurações, respectivamente 4,5 pF e 50 fF.

Levando em consideração as figuras demonstrativas da montagem dos bancos de capacitores (3.3 e 3.4), o resultado mostra que um capacitor de valor pequeno ligado ao transistor resulta em uma curva mais linear enquanto valores grandes resultam em curvas mais acentuadas. Conclui-se então que existe um limite no qual os bancos de capacitores montados são eficazes nessa tecnologia.

É importante ressaltar que os transistores possuem capacitâncias parasitas internas e elas influenciam no circuito montado, portanto para um melhor desempenho pode ser necessário utilizar bancos de capacitores em paralelo para conseguir aumentar ainda mais as capacitâncias equivalentes sem perder muita precisão como mostrado na figura 4.14.

Desse modo, com mais bits controlando o filtro pode-se movimentar a frequência intermediária sutilmente pelos bits menos significativos e amplamente pelos bits mais significativos e isso serve tanto para os bancos CH quanto para CR.

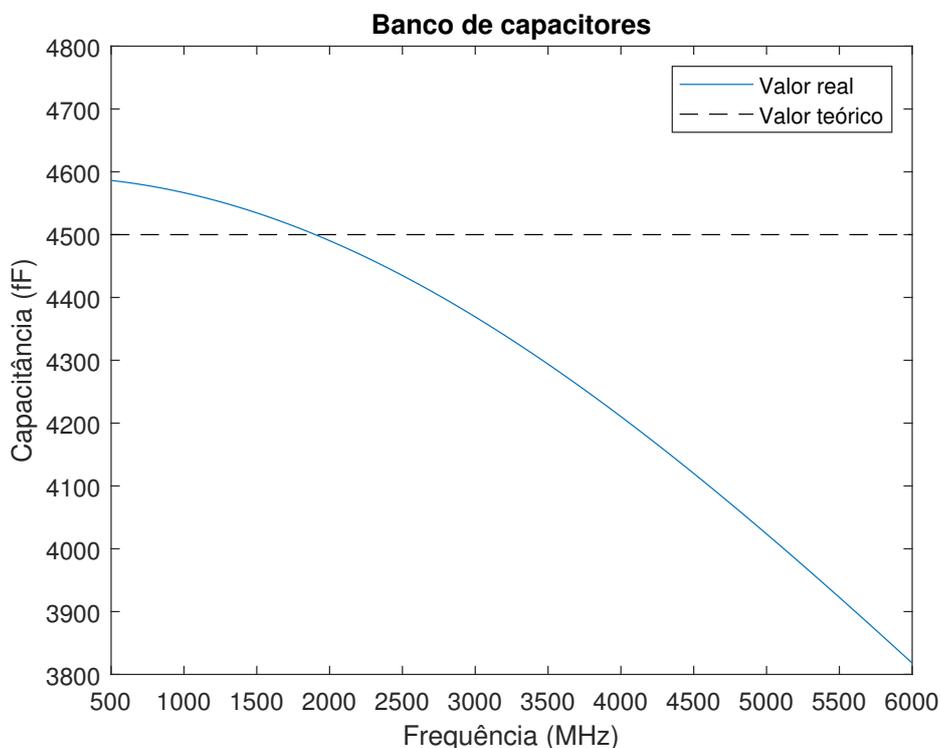


Figura 4.12: Variação no valor de uma configuração no banco CH

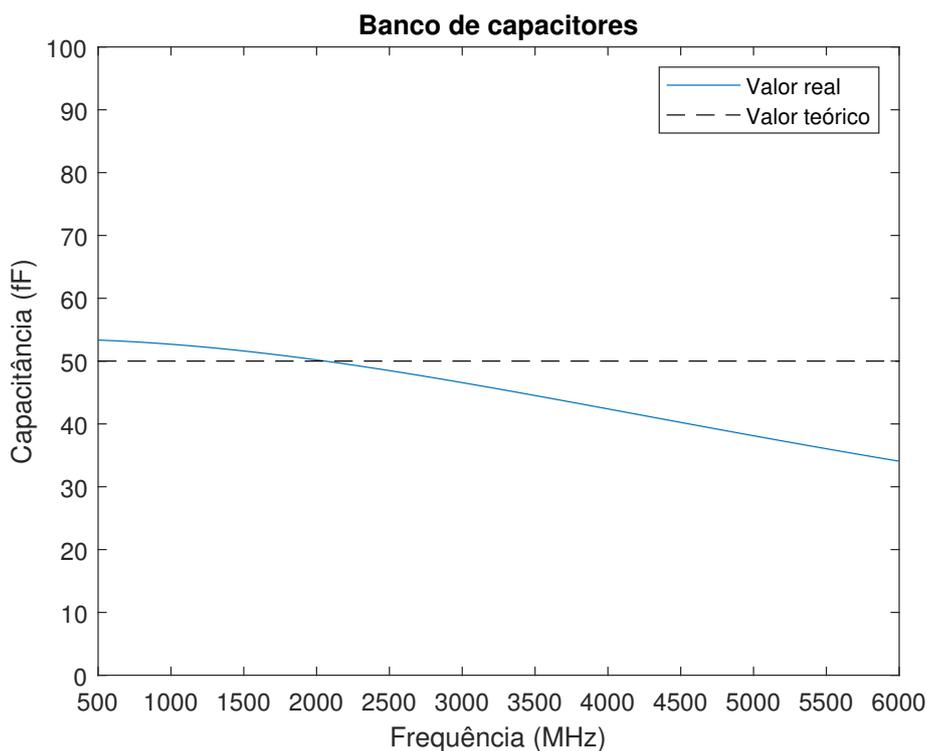


Figura 4.13: Variação no valor de uma configuração no banco CR

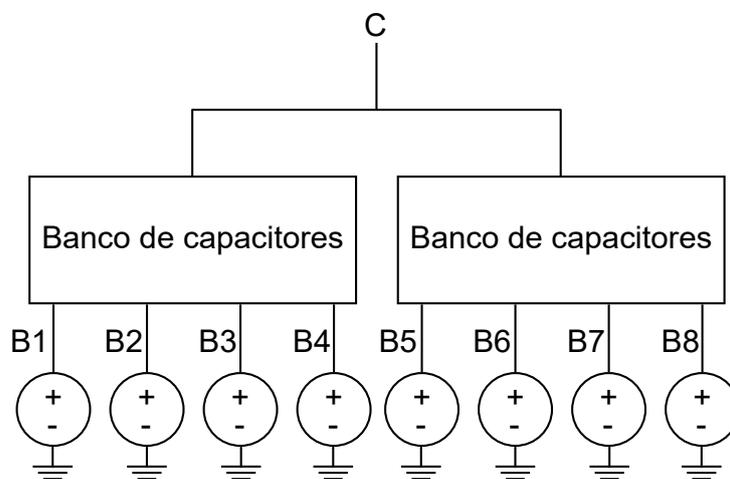


Figura 4.14: Possível solução para melhorar a precisão nos bancos de capacitores

Concluindo a questão dos bancos de capacitores, pode-se então partir para uma simulação completa do esquemático usando os componentes da tecnologia no *Cadence*. O objetivo é encontrar o mesmo comportamento visto nas simulações que mostraram as funções de transferência do conjunto, como uma alteração de frequência central e de banda passante. O resultado final é mostrado na figura 4.15 em que

mudando alguns bits mais significativos no conjunto foi possível mudar a resposta passa banda de posição, com isso alterando sua frequência central.

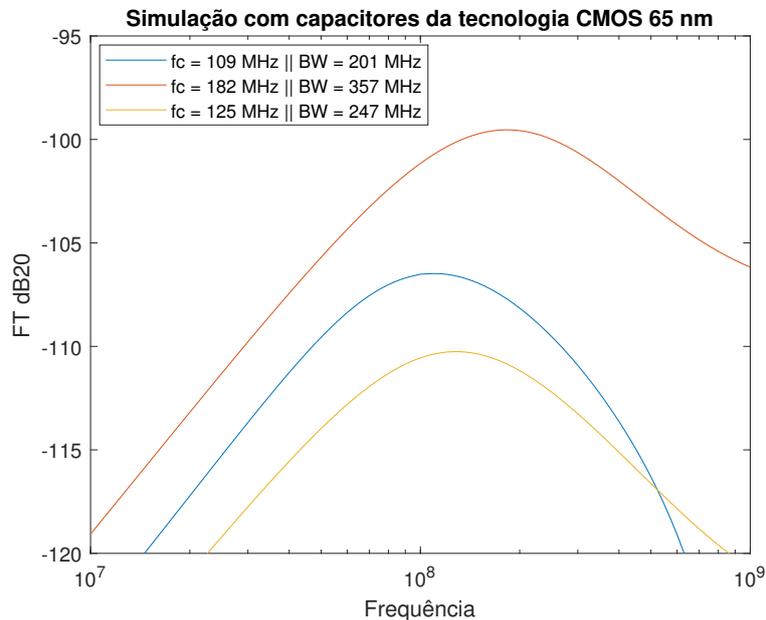


Figura 4.15: Resultado de função de transferência final

Também é importante analisar o quanto a combinação misturador-filtro atenua do sinal de entrada, mesmo dentro do filtro passa banda. É a medição de ganho do conjunto, que nesse caso é chamada ganho de conversão e nos misturadores passivos trata-se de uma atenuação.

Através da simulação transiente, colocando na entrada o máximo de corrente em que o transistor consegue operar de forma linear, que nesse trabalho trata-se de 12 mA e uma tensão de aproximadamente 1,2 V na entrada. Este sinal é visto em conjunto com o sinal de saída na figura 4.16 (medido através da combinação das saídas defasadas do misturador). Verificando as amplitudes, dividindo uma pela outra e convertendo para dB obtém-se aproximadamente -15 dB de atenuação do sinal.

A figura 4.17 mostra em detalhes o comportamento do sinal de saída no tempo. É interessante observar o efeito do chaveamento dos transistores que amostram o sinal de entrada carregando e descarregando os capacitores. Também estão presentes os sinais gerados pelo tempo de subida e descida dos *clocks*, que são os picos de alta frequência no sinal de saída.

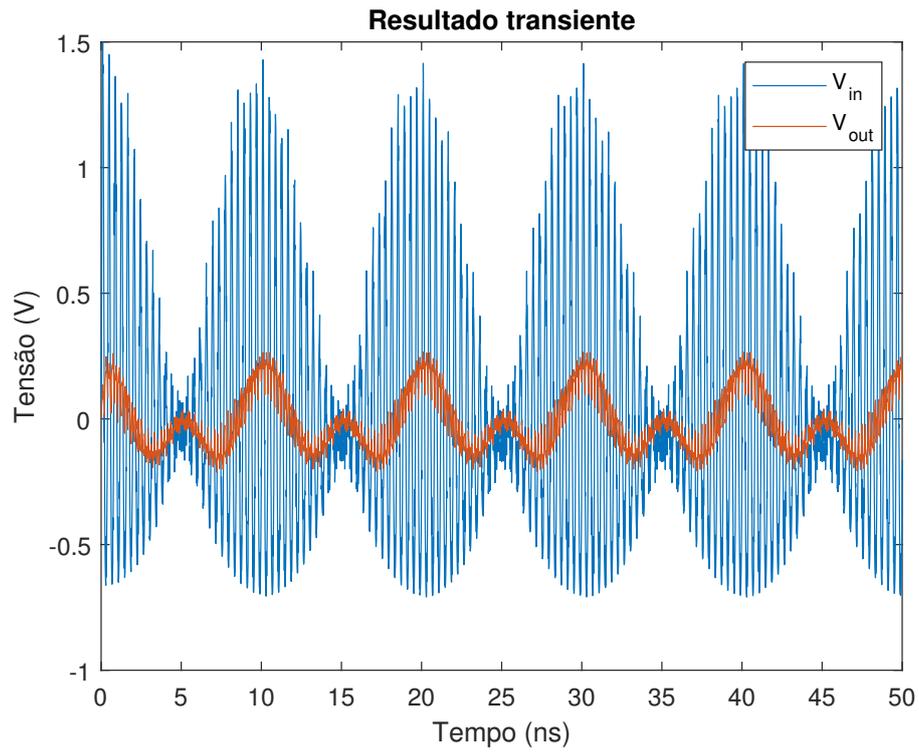


Figura 4.16: Resultado transiente final

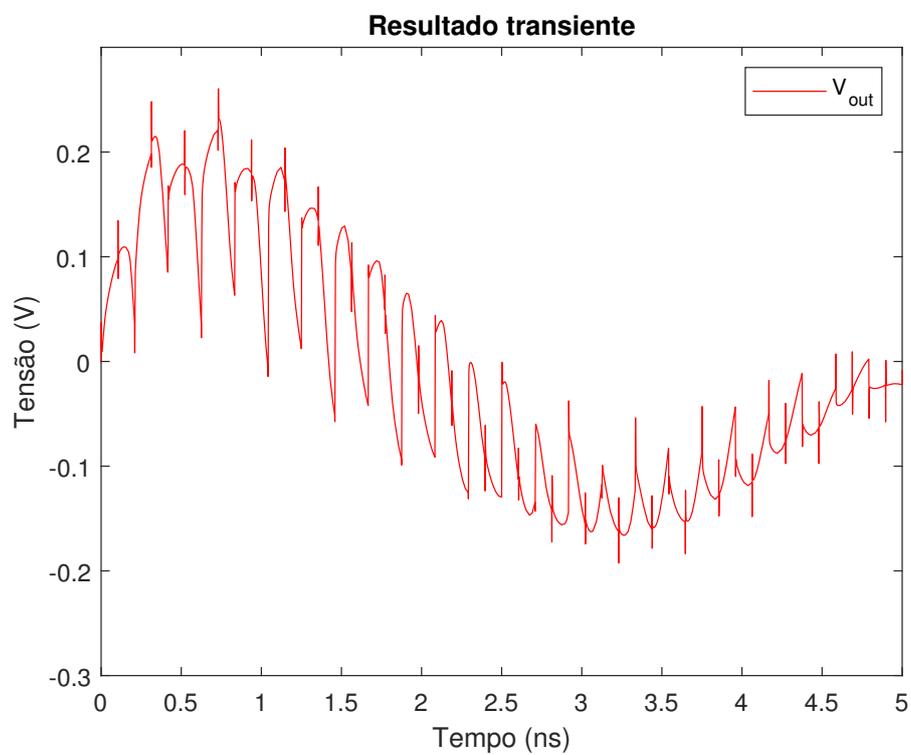


Figura 4.17: Resultado transiente final em detalhe

## CAPÍTULO 5

### CONCLUSÃO

A montagem do circuito realizada no *software Cadence Virtuoso* acabou sendo mais simples que o esperado e isso foi importante para que os primeiros resultados aparecessem logo no começo do desenvolvimento para que o funcionamento correto da montagem dos componentes fosse verificado.

Os primeiros resultados, mesmo que utilizando um sinal simples na entrada e capacitores ideais, mostram que a ideia proposta na topologia utilizada funciona e o misturador acabou fazendo uma conversão direta do sinal RF para banda base. Para que o misturador funcione em *Low-IF* ou *High-IF* pode-se alterar a frequência do oscilador local fazendo-se um cálculo para escolher qual será a frequência intermediária.

Como esperado, o misturador funcionando como amostrador gerou diversas harmônicas em alta frequência, o que mostra a importância do filtro em conjunto. Ao utilizar uma alta frequência intermediária se faz necessário o filtro passa-banda para que os sinais imagem e *blockers* em baixa frequência (entre 0 e IF) não atrapalhem o sinal demodulado.

Obter as funções de transferência foi a parte mais longa e difícil do projeto, tomando praticamente todo o tempo do cronograma. Isso se dá ao fato de que para a sua obtenção são necessárias algumas simulações específicas que são instáveis e difíceis de se configurar.

Essas simulações apresentam alguns problemas com alguns valores de capacitores, por exemplo. Para valores muito pequenos (abaixo de 600 fF) a simulação não converge, ou demora muitas iterações para tal. Isso não significa que o misturador e filtro não funcionem com capacitores tão pequenos, mas apenas que a simulação e o circuito devem ser otimizados para que a simulação dê resultados.

Os resultados obtidos, mesmo que em uma amplitude pequena, podem ser considerados bons resultados por mostrarem o formato de banda passante do conjunto, comprovando a fundamentação teórica.

A montagem dos bancos de capacitores é relativamente fácil, porém existem detalhes que devem ser levados em consideração. Primeiramente, o transistor que é necessário na montagem interfere muito na capacitância equivalente do circuito e é o principal responsável por alterar essa capacitância com a variação em frequência.

A maneira encontrada para tentar burlar esse fator foi colocar um capacitor com valor muito menor que a capacitância interna do transistor em série com ele para que a menor capacitância prevaleça na equivalência e para aumentar o valor do banco de capacitores foram colocadas essas combinações de transistor-capacitor em paralelo. Dessa forma, cada transistor interfere apenas no pequeno capacitor que está em série com ele, e sabendo que essa interferência é pequena a sua variação em frequência é menor e mais linear.

Usando esse banco de capacitores de 4 bits foi possível obter alguns resultados bons e relevantes para o comportamento do filtro, porém a maioria das combinações de capacitância não convergiram para resultado nenhum. A figura que mostra o resultado final contém apenas as simulações que funcionaram.

A simulação transiente também demonstra um bom resultado do circuito e a atenuação do sinal devido à passagem pelo misturador e filtro está de acordo com a média do mercado.

Por fim, a não conclusão do *layout* proposto se dá pela falta de tempo criada pelas dificuldades na simulação do circuito. De qualquer maneira, o desenho do *layout* não é simples devido a grande quantidade de componentes e o cuidado que se deve ter ao montar os bancos de capacitores e suas conexões.

O projeto dá boas perspectivas futuras ao grupo de pesquisa, pois é um passo adiante na simulação de misturadores e filtros chaveados, assim como o uso da tecnologia CMOS 65 nm.

## BIBLIOGRAFIA

BAUMGRATZ, F. D. et al. 40-nm cmos wideband high-if receiver using a modified charge-sharing bandpass filter to boost q-factor. *IEEE Transactions on Circuits and Systems*, IEEE, January 2018.

BRONCKERS, S.; ROC'H, A.; SMOLDERS, B. Wireless receiver architectures towards 5g: Where are we? *Circuits and Systems Magazine*, IEEE, August 2017.

CAMUS, M. et al. A cmos low loss / high linearity passive mixer for 2.45 ghz low power applications. *Microwave Conference Proceedings (APMC)*, IEEE, December 2012.

DOLCOURT, J. "All the proof you need that 5G phones are coming in 2019" [Online]. 2018. <<https://www.cnet.com/news/5g-phones-will-come-in-2019-heres-more-proof/>>. Acesso em 25 de abril de 2018.

HAYKIN, S. *Sistemas de Comunicação - 4ª ed.* [S.l.]: Bookman, 2007.

HOMAYOUN, A.; RAZAVI, B. A low-power cmos receiver for 5 ghz wlan. *Journal of Solid-State Circuits*, IEEE, March 2015.

LEE, J. et al. Spectrum for 5g: Global status, challenges, and enabling technologies. *IEEE Communication Magazine*, IEEE, March 2018.

LEE, S.; JEONG, D.; KIM, B. Ultralow-power 2.4-ghz receiver with all passive sliding-if mixer. *IEEE Transactions on Microwave Theory and Techniques*, IEEE, February 2018.

MADADI, I.; TOHIDIAN, M.; STASZEWSKI, R. B. Analysis and design of i/q charge-sharing band-pass-filter for superheterodyne receivers. *Transactions on Circuits and Systems*, IEEE, August 2015.

MIRZAEI, A. et al. Analysis and optimization of direct-conversion receivers with 25%

duty-cycle current-driven passive mixers. *Transactions on Circuits and Systems*, IEEE, September 2010.

MOLNAR, A. C.; ANDREWS, C. Impedance, filtering and noise in n-phase passive cmos mixers. *Custom Integrated Circuits Conf. (CICC)*, IEEE, September 2012.

NOKIA. "Get ready for 5G" [Online]. 2018. <<https://networks.nokia.com/5g/get-ready>>. Acesso em 17 de junho de 2018.

PARKVALL, S.; FURUSKAR, A.; DAHLMAN, E. Evolution of lte toward imt-advanced. *IEEE Communications Magazine*, IEEE, February 2011.

RAZAVI, B. *RF Microelectronics – 2<sup>a</sup> ed.* [S.l.]: Prentice Hall, 2011.

SEUNG-WOO, K. "KT showcasing 5G technology at PyeongChang Games," [Online]. 2018. <[https://www.koreatimes.co.kr/www/tech/2018/02/133\\_244381.html](https://www.koreatimes.co.kr/www/tech/2018/02/133_244381.html)>. Acesso em 25 de abril de 2018.