

Aphek Gusso de Brito

Analizador de Redes Vetorial de Baixo Custo Portátil

Curitiba

Julho de 2018

Aphek Gusso de Brito

Analisador de Redes Vetorial de Baixo Custo Portátil

Projeto de Conclusão de Curso de Engenharia Elétrica da Universidade Federal do Paraná.

Orientador: Prof. Dr. Marlio José do Couto Bonfim.

Universidade Federal do Paraná

Setor de Tecnologia

Curso de Engenharia Elétrica

Curitiba

Julho de 2018

Agradecimentos

Aos meus pais, Eros e Edene, e ao meu irmão, Hannes, que nunca deixaram de me apoiar, incentivar e aconselhar ao longo do desenvolvimento do curso e deste projeto.

À minha namorada, Giovana, que me ofereceu apoio, paciência e amor, mesmo nos momentos mais difíceis.

A todos os professores do curso, que me ofereceram o conhecimento e a formação necessários para que eu pudesse realizar este projeto, especialmente ao Prof. Dr. Marlio J. do C. Bonfim, que ofereceu suporte e orientações em todo o desenvolvimento e na solução de problemas encontrados ao longo do projeto, e ao Prof. MSc. Bruno Pohlott Ricobom, que ofereceu ajuda na realização do projeto e no processo de fabricação da placa utilizando a fresadeira.

A todos meus outros colegas e amigos, que me ajudaram de maneiras diversas, com apoio, conselhos e conhecimento, especialmente ao João Victor Predebon, que colaborou com seu vasto conhecimento na área de eletrônica, além do empréstimo de componentes.

*I was born not knowing
and have had only a little time
to change that here and there.
(Richard Feynman, 1985)*

Resumo

A caracterização de componentes em função da frequência é realizada por analisadores de rede vetoriais, dispositivos capazes de medir diversos parâmetros complexos de circuitos elétricos em função da frequência de operação. Os analisadores de empresas consagradas pelo mercado costumam custar de dezenas¹ até centenas² de milhares de dólares. Neste trabalho propõe-se utilizar o método do amplificador lock-in por subtração com uma onda quadrada de sincronização para realizar um analisador de redes vetorial capaz de traçar os gráficos do ganho complexo de circuitos em função da frequência (diagramas de bode), assim como exportar esses dados para serem tratados em outros softwares. Torna-se possível então a realização de medidas do ganho e da banda passante de amplificadores, a frequência de corte e a atenuação de filtros e a impedância de componentes e outros parâmetros em função da frequência utilizando componentes de baixo custo.

Palavras-chaves: analisador de redes vetorial. instrumentação eletrônica. microcontroladores. amplificador lock-in. sistemas embarcados.

¹ Exemplo: Analisadores Vetoriais ENA da Keysight: <<https://www.keysight.com/en/pcx-x205189/ena-vector-network-analyzers-5-hz-to-20-ghz>>

² Exemplo: Analisadores Vetoriais PNA da Keyshight: <<https://www.keysight.com/pt/pcx-x205186/pna-network-analyzers-300-khz-to-11-thz>>

Lista de ilustrações

Figura 1	– Esquemático de exemplo de como realizar a medida do ganho complexo de um circuito de duas portas utilizando um osciloscópio.	13
Figura 2	– Diagrama de blocos da estrutura básica de um lock-in analógico.	15
Figura 3	– Diagrama de blocos da estrutura básica de um lock-in digital.	16
Figura 4	– Gráfico com a onda de referência (azul), a onda alterada (verde), os pontos V_0 , V_1 , V_2 e V_3 e uma onda quadrada em fase com a onda de referência e o dobro da frequência.	17
Figura 5	– Placa <i>CJMCU-9833</i> , que já possui os componentes necessários para utilizar o gerador de sinais.	18
Figura 6	– Placa de desenvolvimento STM32F3DISCOVERY.	19
Figura 7	– Diagrama de blocos geral do projeto, com todos os componentes interligados.	21
Figura 8	– Layout da placa projetada.	22
Figura 9	– Lado com cobre da placa de circuito impressa confeccionada.	23
Figura 10	– Lado com os componentes da placa de circuito impresso confeccionada.	23
Figura 11	– Configuração utilizada para a calibração de circuito aberto.	24
Figura 12	– Diagrama de blocos do fluxo para a realização das medidas no microcontrolador.	25
Figura 13	– Interface criada no projeto para ser utilizada no computador para operar o analisador.	27
Figura 14	– Esquemático e simulação do módulo (curva azul) e da fase (curva vermelha) do ganho do filtro passa-baixas RC com resistor de $10\text{ k}\Omega$, capacitor de 1 nF	28
Figura 15	– Esquemático e simulação do módulo (curva azul) e da fase (curva vermelha) do ganho do filtro passa-baixas RC com resistor de $2,7\text{ k}\Omega$, capacitor de 1 nF	28
Figura 16	– Gráfico do módulo e da fase do ganho em função da frequência do filtro passa-baixa RC com resistor de $10\text{ k}\Omega$ e capacitor de 1 nF	29
Figura 17	– Gráfico do módulo e da fase do ganho em função da frequência do filtro passa-baixa RC com resistor de $2,7\text{ k}\Omega$ e capacitor de 1 nF	30
Figura 18	– Comparação entre o módulo do ganho do filtro passa-baixa RC com resistor de $10\text{ k}\Omega$ medido pelo VNA projetado e pelo VNA da HP.	30
Figura 19	– Comparação entre a fase do ganho do filtro passa-baixa RC com resistor de $10\text{ k}\Omega$ medido pelo VNA projetado e pelo VNA da HP.	31
Figura 20	– Comparação entre o módulo do ganho do filtro passa-baixa RC com resistor de $2,7\text{ k}\Omega$ medido pelo VNA projetado e pelo VNA da HP.	31

Figura 21 – Comparação entre a fase do ganho do filtro passa-baixa RC com resistor de $2,7\text{k}\Omega$ medido pelo VNA projetado e pelo VNA da HP. 32

Lista de tabelas

Tabela 1 – Comparação entre o microcontrolador utilizado e outros microcontroladores comuns.	20
Tabela 2 – Comparação entre os erros das medidas nos filtros passa-baixas RC. . .	33
Tabela 3 – Tabela de cálculo de custo do projeto do VNA.	33
Tabela 4 – Tabela de comparação entre o preço de diferentes analisadores.	33

Lista de abreviaturas e siglas

ADC	Conversor analógico digital
DAC	Conversor digital analógico
DMA	Acesso direto à memória
SPI	<i>Serial Peripheral Interface</i>
AC	Corrente alternada
DUT	Dispositivo sob teste
PSD	Detector sensível à fase
PCB	Placa de circuito impresso

Sumário

1	INTRODUÇÃO	11
2	OBJETIVOS	12
2.1	Objetivo Geral	12
2.2	Objetivos específicos	12
3	FUNDAMENTAÇÃO TEÓRICA	13
3.0.1	Ganho de tensão	13
3.1	Analisador de Redes Vetorial	14
3.1.1	Amplificador Lock-in	14
3.1.1.1	Lock-in analógico	14
3.1.1.2	Lock-in digital	15
3.1.1.3	Lock-in por Subtração	15
4	MATERIAIS E MÉTODOS	18
4.1	Materiais	18
4.1.1	Gerador de Sinais AD9833	18
4.1.2	Microcontrolador STM32F303VCT6	19
4.1.3	Analisador de Redes Vetorial HP 3577A	20
4.1.4	Software de Design de Circuitos Kicad	20
4.1.5	Simulador de Circuitos QUCS	20
4.1.6	Fresadora	20
4.2	Métodos	21
4.2.1	Geração do Sinal	21
4.2.2	Aquisição e Tratamento	22
4.2.3	Desenvolvimento da Placa de Circuito Impresso	22
4.2.4	Calibração	24
4.2.5	Programação do Microcontrolador	24
4.2.6	Programação do Computador	26
4.2.7	Circuitos Medidos e Referências	27
5	RESULTADOS E DISCUSSÕES	29
5.0.1	Custo	33
6	CONCLUSÕES E TRABALHOS FUTUROS	34

REFERÊNCIAS 35

1 Introdução

Entre os desafios encontrados no desenvolvimento de circuitos que trabalham em corrente alternada (AC) está a dificuldade de se obter equipamentos de custo acessível capazes de analisar os parâmetros de circuitos e componentes nestas condições. Com a finalidade de auxiliar nestas medidas, é realizado neste trabalho um analisador de redes vetorial portátil, capaz de medir o ganho complexo de circuitos na faixa de 20 Hz a 200 kHz. A partir de uma interface no laptop, é possível traçar os gráficos do módulo (em escalar ou decibéis) e da fase do ganho, assim como exportar para um arquivo, de modo a ser analisado em outro software.

2 Objetivos

2.1 Objetivo Geral

Projetar e produzir um analisador de redes vetorial de duas portas, utilizando componentes de baixo custo e dimensão reduzida, de modo a ser utilizado a partir de uma interface em um laptop. A faixa de operação deve ser de 20 Hz a 200 kHz.

2.2 Objetivos específicos

Os objetivos específicos do trabalho são:

- a) Gerar uma onda senoidal a partir do microcontrolador, realizando a varredura na faixa de frequência escolhida.
- b) Realizar a comunicação do microcontrolador com o computador.
- c) Realizar as medidas de maneira sincronizada com o sinal gerado e processar os dados.
- d) Realização da calibração e validação das medidas realizadas pelo circuito.
- e) Desenvolver um programa que trace os gráficos e possibilite a exibição dos dados.

3 Fundamentação Teórica

Neste capítulo serão abordados conceitos importantes utilizados no desenvolvimento de um analisador de redes vetorial.

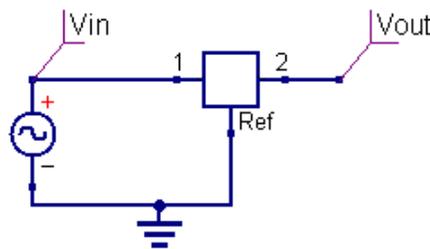
3.0.1 Ganho de tensão

Circuitos de duas portas podem possuir uma propriedade denominada de linearidade, que garante que o sinal de saída possua o mesmo formato que o sinal de entrada. Em circuitos lineares de duas portas, o ganho de um circuito pode ser definido pela razão entre a tensão de duas portas, uma porta denominada de saída, com tensão \hat{V}_{out} , e a outra de entrada, com tensão \hat{V}_{in} . O ganho complexo \hat{G} então pode ser calculado pela equação 3.1 (SEDRA; SMITH, 2005).

$$\hat{G} = \frac{\hat{V}_{out}}{\hat{V}_{in}} \quad (3.1)$$

Uma das maneiras mais simples de se mensurar o ganho de um amplificador linear é utilizando um osciloscópio e um gerador de funções. Considere a figura 1 como representação de um amplificador de tensão na forma de caixa preta. O terminal indicado como 1 é sua entrada e o indicado como 2, a saída.

Figura 1 – Esquemático de exemplo de como realizar a medida do ganho complexo de um circuito de duas portas utilizando um osciloscópio.



Fonte: O Autor.

Aplica-se um sinal senoidal na entrada e aferem-se os sinais de entrada e saída (V_{in} e V_{out} , respectivamente) com duas ponteiros de osciloscópio, conforme indicado na figura 1. Considerando-se o circuito linear, ambos os sinais serão senoidais e terão a mesma frequência, o que permite sua representação fasorial indicada pela equação 3.2, na qual

cada sinal é representado por uma amplitude e por um ângulo.

$$\hat{G} = \frac{V_{out}/\theta_{out}}{V_{in}/\theta_{in}} \quad (3.2)$$

Devido à linearidade do dispositivo, a diferença angular entre os sinais de entrada e de saída representa um atraso entre eles. Por outro lado, o ganho de tensão, que é módulo do ganho complexo, pode ser obtido pela razão entre as amplitudes dos sinais de saída e de entrada, como indica a equação 3.3.

$$G = |\hat{G}| = \frac{V_{out}}{V_{in}} \quad (3.3)$$

3.1 Analisador de Redes Vetorial

Analisadores de redes vetoriais (VNA) são comumente utilizados em projetos de radiofrequência de modo a caracterizar circuitos ou componentes (dispositivos) em corrente alternada. Para realizar a medida dos parâmetros, os VNAs normalmente são projetados de modo a gerar um ou mais sinais, roteando-os através do dispositivo sob teste (DUT) e medindo o sinal na saída (BRUNFELDT; MUKHERJEE, 1994). Os dados das medidas são então processados de modo a ser possível caracterizar o componente a partir de seus efeitos no sinal de teste.

3.1.1 Amplificador Lock-in

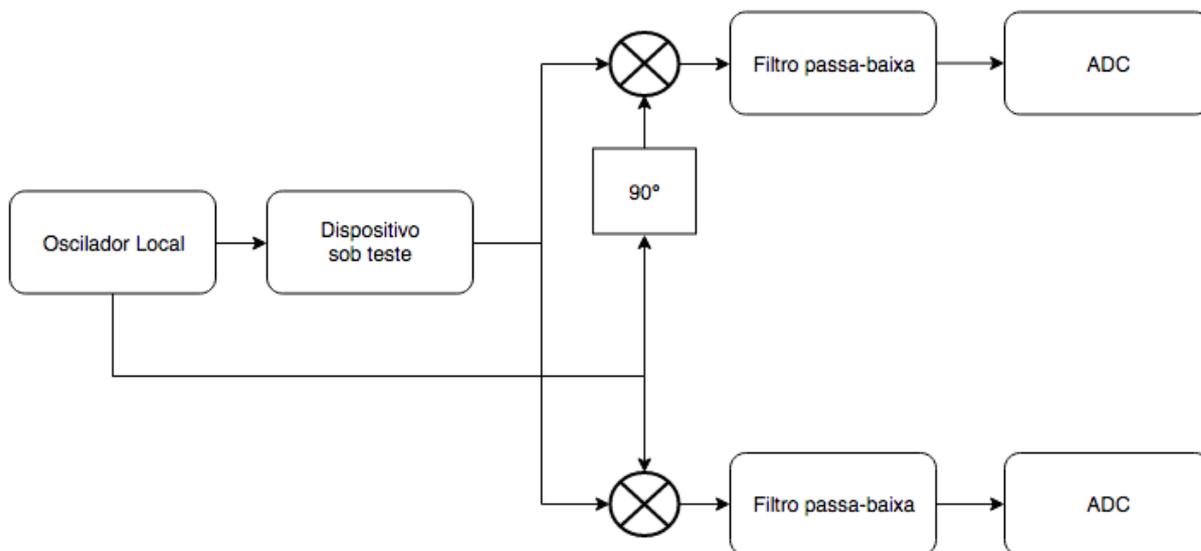
Amplificador lock-in é um método utilizado para se extrair um sinal senoidal de mesma frequência que uma portadora conhecida. Este método é conhecido como por ser capaz de detectar tanto a amplitude quanto a fase do sinal medido (ARMEN, 2008) em ambientes de alto ruído, já que sinais de frequências diferentes do sinal de referência são filtrados. São utilizados em variadas aplicações como experimentos óticos, medidas acústicas, espectroscopia eletrônica, além de analisadores de redes vetoriais (BENGTSSON, 2012).

3.1.1.1 Lock-in analógico

No amplificador lock-in analógico, que é o lock-in tradicional, o dispositivo sob teste recebe uma excitação conhecida (oscilador local) de modo que sua resposta seja modulada em amplitude. O sinal modulado resultante é então aplicado em dois circuitos multiplicadores analógicos, onde a outra entrada recebe o próprio sinal senoidal do oscilador local. Para que se possa obter as respostas em fase e em quadratura, um dos multiplicadores recebe a mesma fase do sinal modulante e o outro uma defasagem de 90° .

Os multiplicadores também são denominados detector sensível à fase¹, por ser possível obter a partir deles a componente em fase ou a componente em quadratura separadamente (HAYKIN; VEEN, 1999). Em cada uma das componentes é aplicada então um filtro passa-baixa de modo a se obter um sinal contínuo (DC) a ser medido pelo ADC. O diagrama de blocos deste circuito consta na figura 2.

Figura 2 – Diagrama de blocos da estrutura básica de um lock-in analógico.



Fonte: O Autor.

3.1.1.2 Lock-in digital

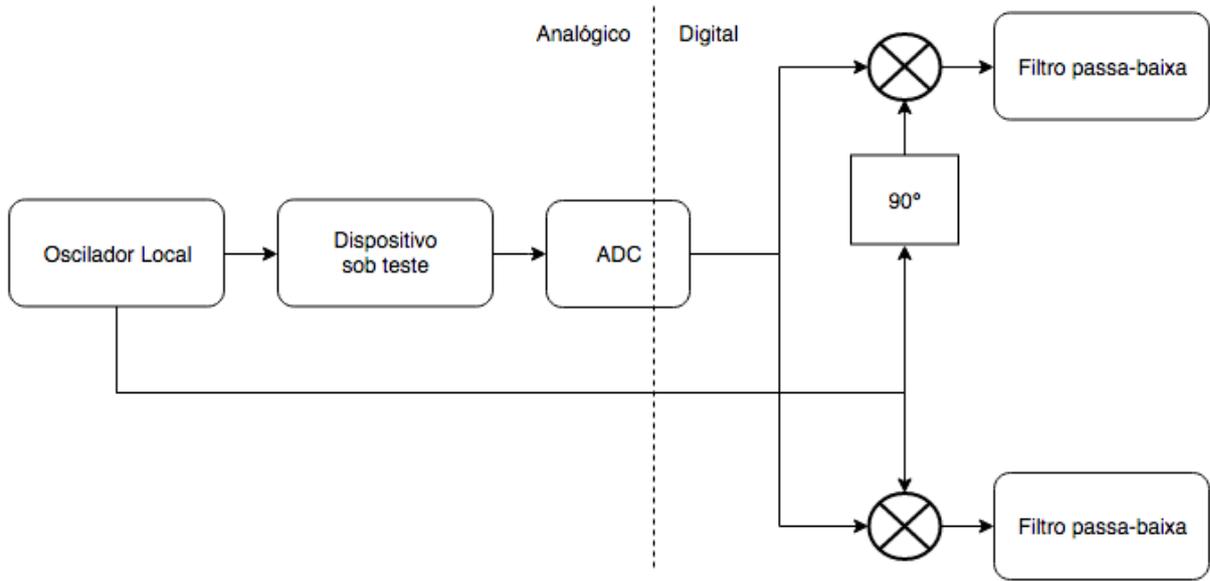
O amplificador lock-in digital utiliza a mesma sequência lógica que o filtro lock-in analógico, mas as medidas da onda são realizadas antes do tratamento do sinal, sendo assim é preciso que as multiplicações e os filtros sejam aplicados digitalmente (MICROCHIP, 2007; NARDI, 2017), sendo necessária uma alta frequência de amostragem do sinal para que seja possível obter pontos suficientes, além de um hardware especializado para as operações matemáticas. O diagrama de blocos deste circuito consta na figura 3.

3.1.1.3 Lock-in por Subtração

Uma variante do lock-in digital foi proposta por Nardi (2017), onde os multiplicadores são substituídos por um processo de amostragem na taxa de Nyquist (ADC) seguido de subtração. No lock-in por subtração, a principal diferença é que a extração dos sinais em fase e em quadratura é realizada utilizando operações de subtração ao invés de operações de multiplicação, o que permite a obtenção destes dados a partir de uma lógica digital bem mais simples, sem a necessidade de se utilizar *hardware* especializado. As ope-

¹ PSD, do inglês *phase sensitive detection*

Figura 3 – Diagrama de blocos da estrutura básica de um lock-in digital.



Fonte: O Autor.

rações de subtração são realizadas entre pontos defasados de 180° entre si na frequência da portadora, de modo a se obter as componentes em fase e quadratura.

Considerando a onda de referência como um seno e a onda alterada como uma onda cuja amplitude A_M e fase ϕ são desconhecidas, além de possuir um deslocamento (*offset*) V_{off} :

$$V_R(\theta) = A_R \sin(\theta)$$

$$V_M(\theta) = A_M \sin(\theta + \phi) + V_{off}$$

Medindo os pontos de V_M em que a fase θ é igual a 0° , 90° , 180° e 270° (denominados V_0 , V_1 , V_2 e V_3 , respectivamente):

$$V_0 = V_M(0^\circ) = A_M \sin(0^\circ + \phi) + V_{off} = A_M \sin(\phi) + V_{off}$$

$$V_2 = V_M(180^\circ) = A_M \sin(180^\circ + \phi) + V_{off} = -A_M \sin(\phi) + V_{off}$$

$$V_1 = V_M(90^\circ) = A_M \sin(90^\circ + \phi) + V_{off} = A_M \cos(\phi) + V_{off}$$

$$V_3 = V_M(270^\circ) = A_M \sin(270^\circ + \phi) + V_{off} = -A_M \cos(\phi) + V_{off}$$

Sendo assim, os sinais em quadratura (V_Q) e fase (V_I) podem ser calculados pelas equações 3.4 e 3.5:

$$V_Q = \frac{V_0 - V_2}{2} = A_M \sin(\phi) \quad (3.4)$$

$$V_I = \frac{V_1 - V_3}{2} = A_M \cos(\phi) \quad (3.5)$$

A partir destas componentes é possível obter a amplitude A_M e a fase ϕ a partir de identidades trigonométricas, utilizando as equações 3.6 e 3.7.

$$A_M = \sqrt{V_Q^2 + V_I^2} \quad (3.6)$$

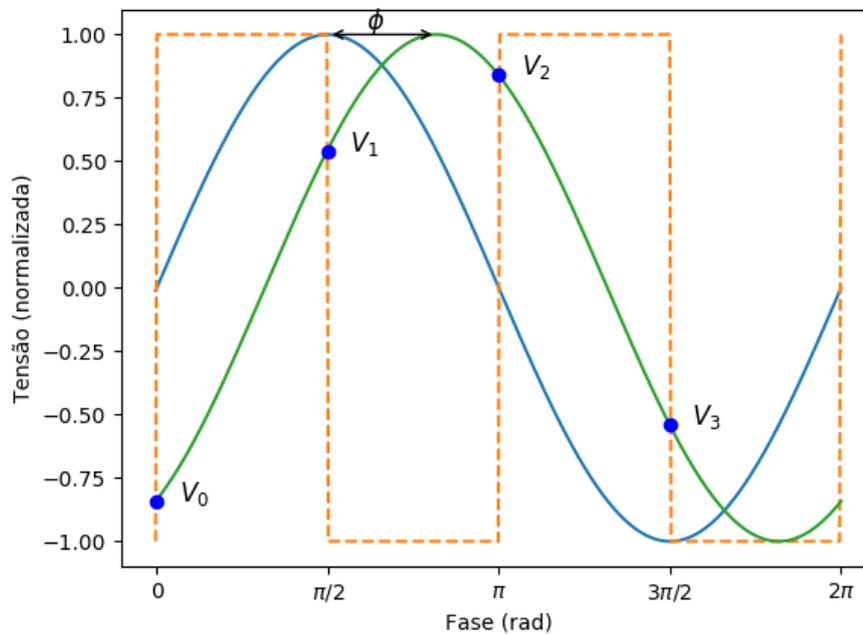
$$\phi = \text{atan}\left(\frac{V_Q}{V_I}\right) \quad (3.7)$$

É possível então se obter o ganho complexo do circuito utilizando a equação 3.8.

$$\hat{G} = \frac{A_M}{A_R} \angle \phi \quad (3.8)$$

Na figura 4 é possível observar a onda gerada, a onda alterada pelo DUT e uma onda quadrada cujas mudanças de estado ocorrem nos pontos em que a fase da onda de referência (θ) é igual a 0° , 90° , 180° e 270° .

Figura 4 – Gráfico com a onda de referência (azul), a onda alterada (verde), os pontos V_0 , V_1 , V_2 e V_3 e uma onda quadrada em fase com a onda de referência e o dobro da frequência.



Fonte: O Autor.

4 Materiais e Métodos

Neste capítulo serão apresentados o microcontrolador e o gerador de sinais utilizado. Além destes materiais, serão também apresentados os equipamentos utilizados para a realização do projeto e a validação dos resultados obtidos, assim como os *softwares* aplicados.

4.1 Materiais

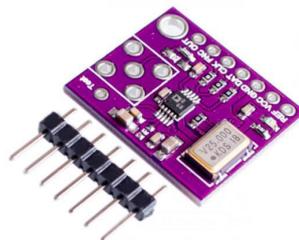
4.1.1 Gerador de Sinais AD9833

O gerador de ondas senoidais AD9833 da Analog Devices foi utilizado para tanto para realizar a geração do sinal senoidal que é aplicado ao dispositivo sob teste, quanto para a geração do sinal de sincronização das medidas no microcontrolador. O circuito integrado funciona com alimentação de 2,3 V a 5,5 V, gerando sinais de até 12,5 MHz (com um *clock* de 25 MHz) e sua programação pode ser realizada via SPI (AD, 2018).

Este gerador possui um acumulador de fase, incrementado a cada ciclo de *clock* e utilizado em conjunto com uma memória que possui os valores de seno para cada fase possível, gerando assim o nível de tensão do conversor digital analógico (DAC) para cada ponto da senoide. O valor de incremento, ou passo, da fase é configurável a partir de registradores acessíveis via SPI, permitindo assim o controle da frequência da onda gerada.

A placa utilizada foi a CJMCU-9833, cuja imagem consta na figura 5 que já possui os componentes necessários para o funcionamento do gerador, incluindo um cristal de 25 MHz. Ambos os geradores foram soldados juntos na mesma placa, de modo a simplificar o compartilhamento dos pinos, separando apenas os pinos de *clock select* (SPI) e saída.

Figura 5 – Placa *CJMCU-9833*, que já possui os componentes necessários para utilizar o gerador de sinais.

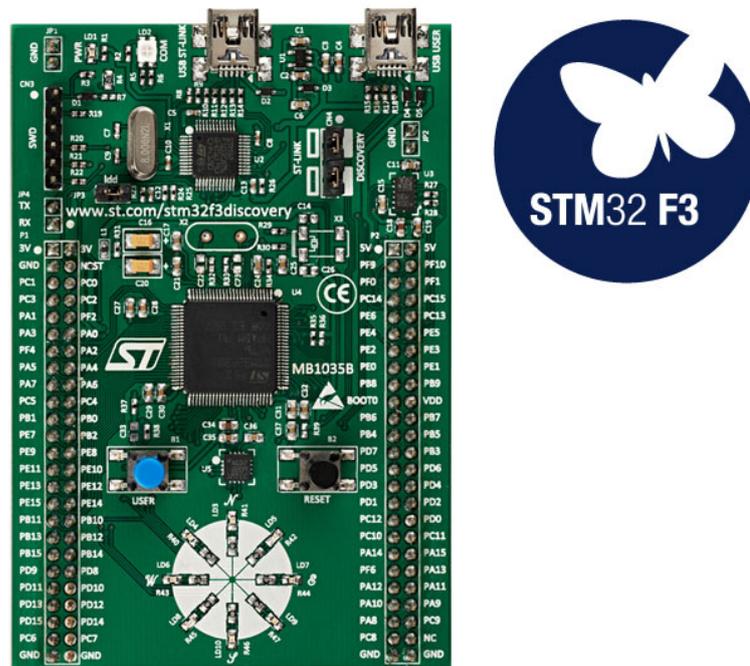


Fonte: Price Archive (<<https://www.pricearchive.org/>>).

4.1.2 Microcontrolador STM32F303VCT6

O microcontrolador utilizado é o STM32F303VCT6, desenvolvido pela STMicroelectronics (STM). Utiliza a arquitetura ARM, possuindo um conjunto de instruções simplificado (RISC), com processamento de 32 bits, unidade de processamento de ponto flutuante e *clock* de até 72 MHz (STM, 2016). A placa de desenvolvimento utilizada é a STM32F3DISCOVERY, cuja imagem consta na figura 6.

Figura 6 – Placa de desenvolvimento STM32F3DISCOVERY.



Fonte: STMicroelectronics.

Ao comparar com outros microcontroladores de propósito geral, como o MSP430G2553 e o ATmega328p, é possível observar que o microcontrolador utilizado possui mais memória, sua frequência de operação é maior, o que o permite realizar os cálculos necessários mais rapidamente, possui USB nativo e possui um tempo de conversão do ADC DE 173,6 ns, que é 12 vezes inferior ao MSP430. Como na aplicação utilizada é necessário retirar 4 pontos da onda por ciclo e a frequência máxima das ondas obtidas é de 200 kHz, é preciso medir então a no mínimo 800 kHz, o que implica em um tempo de conversão máximo do microcontrolador de 1,25 μ s, inviabilizando os outros microcontroladores. Estes dados estão contidos na tabela 1.

O microcontrolador da STMicroelectronics também possui amplificadores operacionais internos, que possuem ganho programável (para valores inteiros) (STM, 2017), entrada e saída *rail-to-rail*¹ e largura de banda de 8,2 MHz. Estes amplificadores serão utilizados

¹ que opera até os limites da alimentação

no saída do sinal gerado e na entrada do ADC.

Tabela 1 – Comparação entre o microcontrolador utilizado e outros microcontroladores comuns.

	ATmega328P	MSP430G2553	STM32F303VC
Bits	8	16	32
Frequência Máxima	20 MHz	16 MHz	72 MHz
SRAM	2 kB	0,5 kB	40 kB
Bits ADC	10	10	12
Tempo de conversão mínimo ADC	13 μ s	2,06 μ s	173,6 ns
USB	Não	Não	Sim
Unidade de ponto flutuante	Não	Não	Sim
Preço (placa de desenvolvimento)	US\$23,00	US\$10,00	US\$16,00

Fonte: O Autor

4.1.3 Analisador de Redes Vetorial HP 3577A

O analisador de redes vetorial *Hewlett Packard 3577A* possui faixa de frequência de 5 Hz a 200 MHz e mede sinais de 15 dBm a -49 dBm, com precisão de ± 1 dB em 15 dBm. O analisador é parte da infraestrutura do Laboratório de Magnetismo, Medidas e Instrumentação (LAMMI) e será utilizado com o intuito de averiguar as medidas do analisador projetado.

4.1.4 Software de Design de Circuitos Kicad

Com o objetivo de se realizar o *layout* da placa de circuito impresso, empregou-se o *software* de *design* de circuitos Kicad, programa de *software* livre que permite o desenvolvimento de esquemáticos e *layouts*.

4.1.5 Simulador de Circuitos QUCS

Para a simulação dos circuitos que foram medidos, foi utilizado o simulador de circuitos QUCS², que é um programa de software livre que permite simulações de corrente alternada.

4.1.6 Fresadora

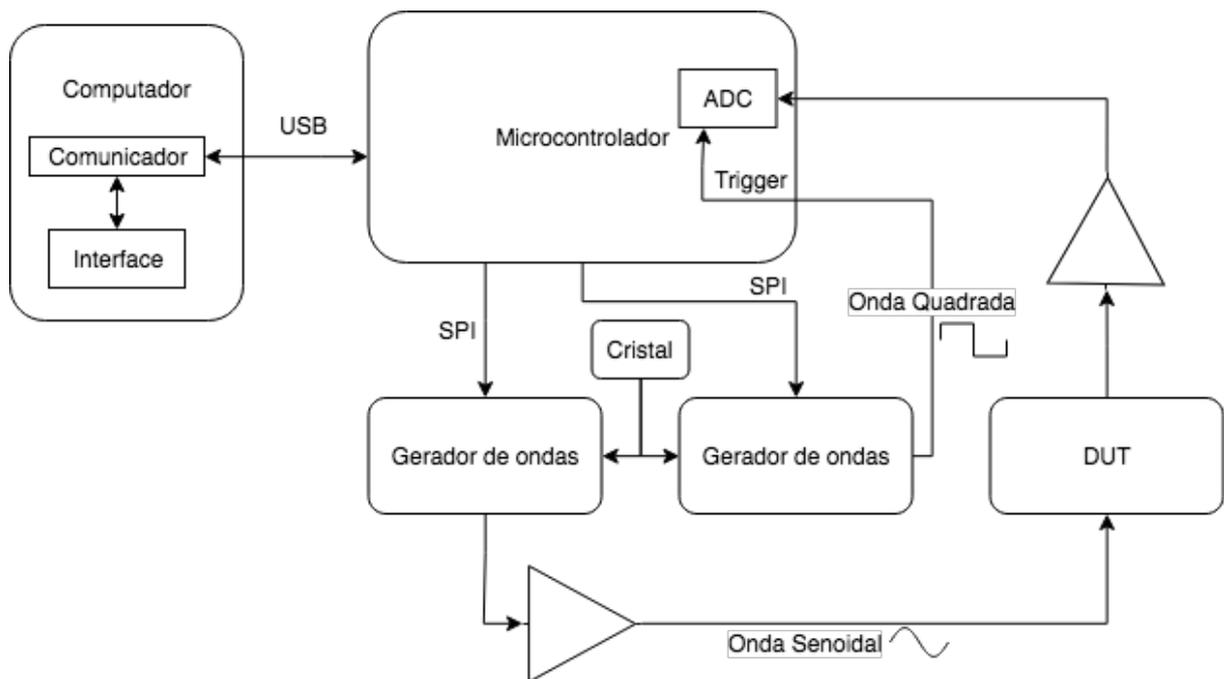
Para a confecção do circuito impresso, foi utilizada a fresadora do LAMMI, cuja responsabilidade está sob o professor Bruno Ricobom.

² Quite Universal Circuit Simulator

4.2 Métodos

Nesta seção serão apresentados os métodos utilizados para que fosse possível obter e automatizar a obtenção do ganho em função da frequência. Na figura 7 consta o diagrama de blocos geral do projeto.

Figura 7 – Diagrama de blocos geral do projeto, com todos os componentes interligados.



Fonte: O Autor.

4.2.1 Geração do Sinal

Para a geração do sinal, o AD9833 é configurado de modo a gerar uma onda senoidal na frequência a ser medida (RIORDAN, 2010). Com o objetivo de se obter uma impedância de saída mínima e de amplificar o sinal, o sinal é amplificado por um amplificador operacional, interno ao microcontrolador, antes de ser redirecionado ao circuito a ser medido.

Outro AD9833 é utilizado para gerar uma onda quadrada sincronizada com o sinal gerado com o dobro da frequência, de modo a possibilitar o gatilho (ou *trigger*) do ADC sincronizado com o sinal gerado. Os sinais de *clock* de ambos os geradores são conectados um ao outro de modo a manter constante a fase entre os sinais ao longo do tempo. O tempo de conversão finito do ADC adiciona um atraso no processo de amostragem que gera um erro significativo na medida em altas frequências. Para minimizar este erro, foi aplicado um avanço de fase dependente da frequência no sinal de sincronismo, que foi determinado experimentalmente como sendo $0,048^\circ/\text{kHz}$.

4.2.2 Aquisição e Tratamento

Para a realização da aquisição, o sinal é condicionado utilizando um dos amplificadores operacionais internos ao microcontrolador no modo seguidor de tensão, de modo a evitar que a capacitância do ADC interfira no sinal proveniente do DUT. A leitura no ADC é realizada diretamente do amplificador operacional, através de uma conexão interna ao microcontrolador, sendo que o gatilho é qualquer mudança no nível lógico da onda quadrada de sincronia. O tempo de leitura utilizado no ADC é de 236 ns.

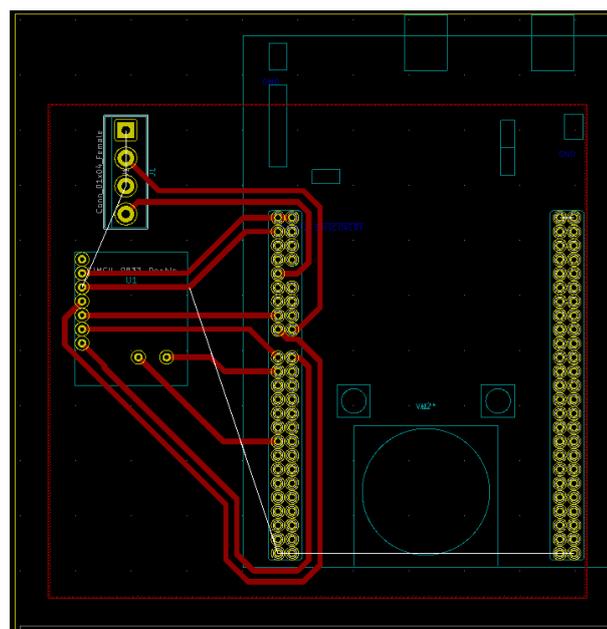
O sinal quadrado utilizado como gatilho permite que sejam realizadas as medidas de V_0 , V_1 , V_2 e V_3 sequencialmente e ciclicamente, sendo possível assim medir os valores necessários e calcular a média entre os mesmos pontos em diversos ciclos da onda, atenuando o ruído nas medidas.

4.2.3 Desenvolvimento da Placa de Circuito Impresso

Para a realização do *layout* da placa, foi utilizada uma placa de fenolite quadrada com 10 cm de lado. A placa foi projetada no Kicad com conexão entre 3 componentes:

- Pinos de *header* para a placa de desenvolvimento STM32F3DISCOVERY.
- Pinos de *header* para a placa dos geradores de sinais CJMCU-9833.
- Conector *bourne* para a entrada e a saída do circuito a ser medido.

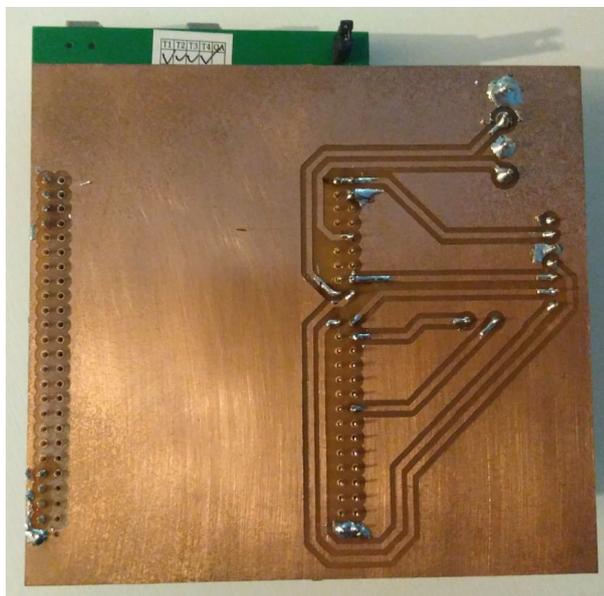
Figura 8 – Layout da placa projetada.



Fonte: O Autor.

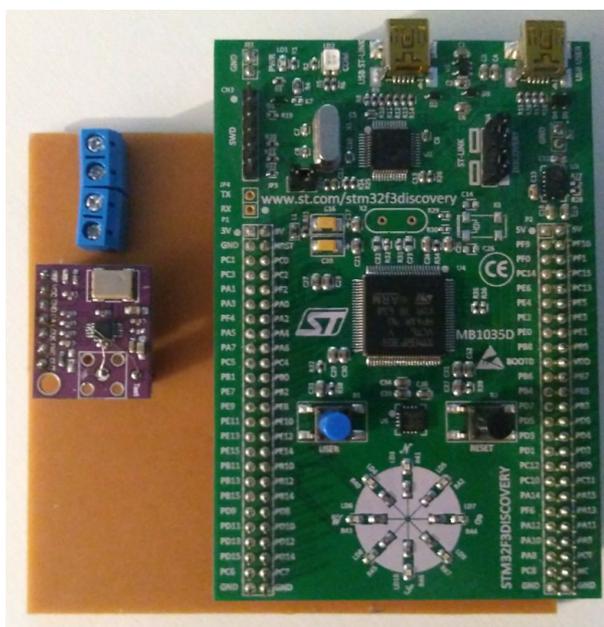
A placa foi então modelada utilizando a fresadora do LCE. O *layout* da placa consta na figura 8 e a placa completa consta nas figuras 9 e 10.

Figura 9 – Lado com cobre da placa de circuito impressa confeccionada.



Fonte: O Autor.

Figura 10 – Lado com os componentes da placa de circuito impressa confeccionada.



Fonte: O Autor.

4.2.4 Calibração

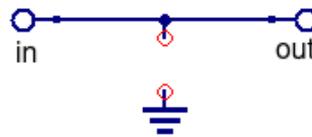
A calibração de um equipamento de medida no domínio da frequência é fundamental para corrigir pequenos erros de fase e amplitude que ocorrem devido aos elementos parasitas presentes nas conexões (indutâncias e capacitâncias), assim como variações de temperatura e envelhecimento dos circuitos de geração e medição dos sinais.

Como processo de calibração foi utilizada apenas a calibração de circuito aberto, em que se conecta a entrada do circuito diretamente na saída, como pode-se observar na figura 11, e obtém-se os valores de amplitude e fase para cada frequência a ser medida. O ganho pode ser calculado então a partir das equações 4.1 e 4.2, sendo que G_A e G_ϕ são as componentes do módulo e da fase do ganho complexo, A_M e ϕ_M a amplitude e a fase obtidas na medida realizada e A_C e ϕ_C a amplitude e a fase obtidas na calibração.

$$G_A = \frac{A_M}{A_C} \quad (4.1)$$

$$G_\phi = \phi_M - \phi_C \quad (4.2)$$

Figura 11 – Configuração utilizada para a calibração de circuito aberto.



Fonte: O Autor.

Os ganho e fase obtidos na calibração são armazenados em memória e utilizados na correção das medidas subsequentes. Cada vez que o equipamento é ligado ou a faixa de frequência de medida é alterada, faz-se necessário executar a rotina de calibração.

4.2.5 Programação do Microcontrolador

A programação do microcontrolador foi realizada utilizando a linguagem de programação Rust, uma linguagem de baixo nível que oferece diversas garantias estáticas (no momento da compilação) e um sistema de tipos rigoroso (KLABNIK; NICHOLS, 2018). Também foi utilizada a biblioteca RTFM³, desenvolvida na Universidade Técnica de Luleå, que utiliza conceitos de programação em tempo real, efetivamente simplificando a configuração e o agendamento de interrupções, assim como assegurando o rigor no uso de recursos (ou variáveis) compartilhados.

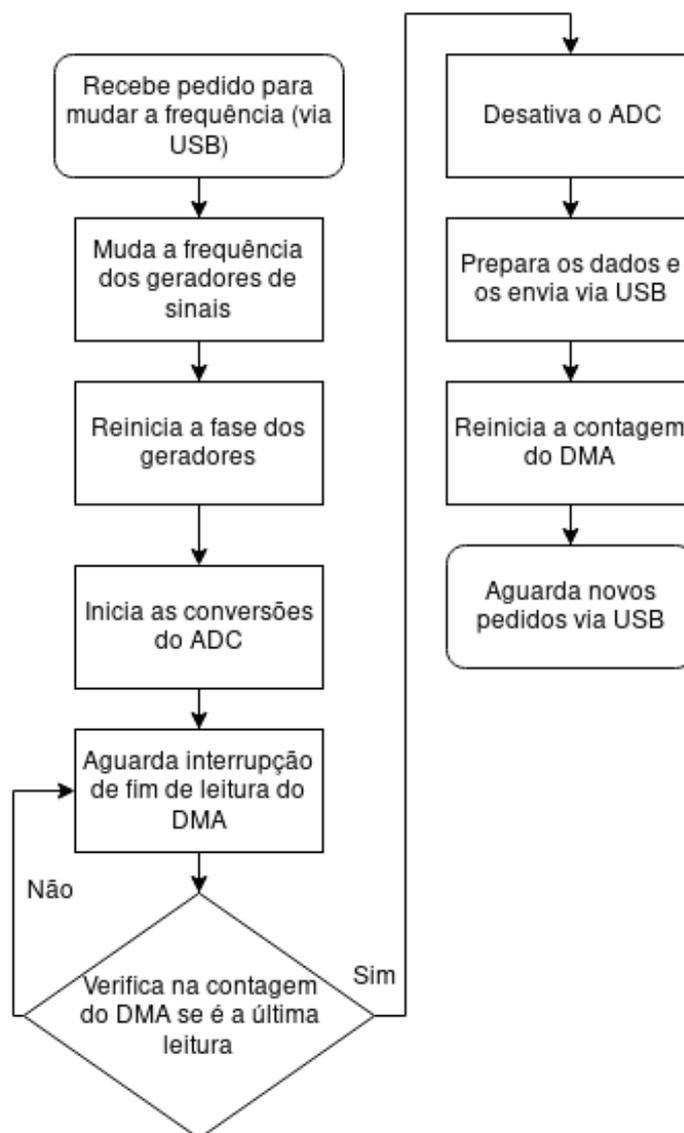
O microcontrolador foi programado de maneira que fosse estabelecida a comunicação com o computador utilizando a classe CDC⁴, criada com o intuito de ser utilizada

³ Real Time For the Masses <<https://github.com/japarc/cortex-m-rtfm>>

⁴ communications device class

em aparelhos de comunicação. Desta maneira é possível fazer com que o computador reconheça o dispositivo e abra uma porta de comunicação (popularmente conhecida como porta COM). O ADC foi configurado de modo que suas conversões sejam realizadas utilizando gatilho externo, conectado ao pino que recebe o sinal da onda quadrada de sincronia. No fim de cada conversão, o periférico do ADC realiza um pedido (*request*) ao periférico do DMA⁵, responsável por transferir os dados obtidos pelo ADC para um *buffer* dedicado na memória. O diagrama de blocos da figura 12 contém o fluxo utilizado para realizar as medidas no microcontrolador.

Figura 12 – Diagrama de blocos do fluxo para a realização das medidas no microcontrolador.



Fonte: O Autor.

⁵ acesso direto à memória, do inglês *direct memory access*

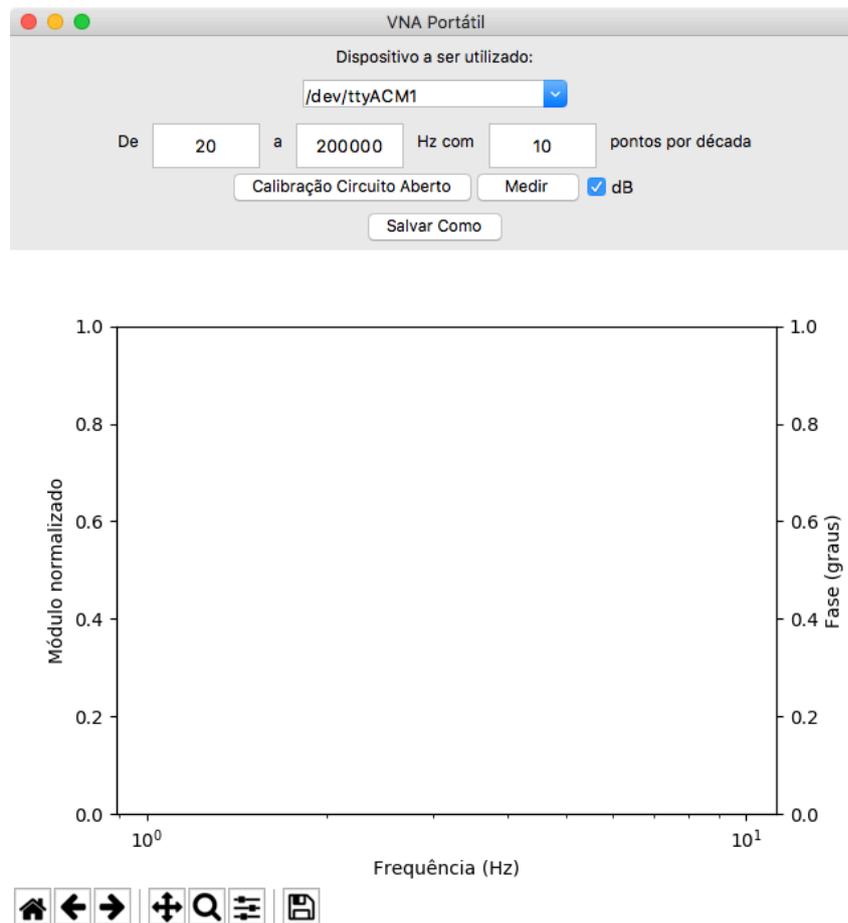
4.2.6 Programação do Computador

No computador, o programa foi dividido em 2 módulos. Denominado vna-neuron, o primeiro módulo é responsável por realizar a comunicação serial, interpretar os dados, realizar as médias e calcular o ganho da onda na forma polar. O segundo módulo, denominado vna-brain, é responsável por realizar a interface gráfica e traçar os gráficos.

O primeiro módulo foi realizado utilizando a linguagem *rust* devido ao alto controle da comunicação que a linguagem permite, à performance e ao rigor no tratamento de erros. Já o segundo foi realizado em *python*, uma linguagem com grande foco em legibilidade (LUTZ, 2013) devido, principalmente, pela maturidade em suas bibliotecas utilizadas para a interface gráfica (tkinter) e para a exibição de gráficos (matplotlib).

A interface realizada possui configurações para a faixa de frequência a ser varrida, incluindo a frequência inicial, a final e quantidade de pontos por década, utilizando varredura logarítmica. Também é possível escolher a porta em que está conectado o dispositivo no computador e para realizar o processo de calibração, explicado na subseção 4.2.4, basta clicar em “Calibração Circuito Aberto”. Ao clicar em medir, a interface medirá os dados do circuito conectado ao VNA e traçará o gráfico no espaço reservado para tal. Se a opção “dB” estiver selecionada, o módulo do ganho será traçado em decibéis. Uma captura de tela da interface consta na figura 13.

Figura 13 – Interface criada no projeto para ser utilizada no computador para operar o analisador.



Fonte: O Autor.

4.2.7 Circuitos Medidos e Referências

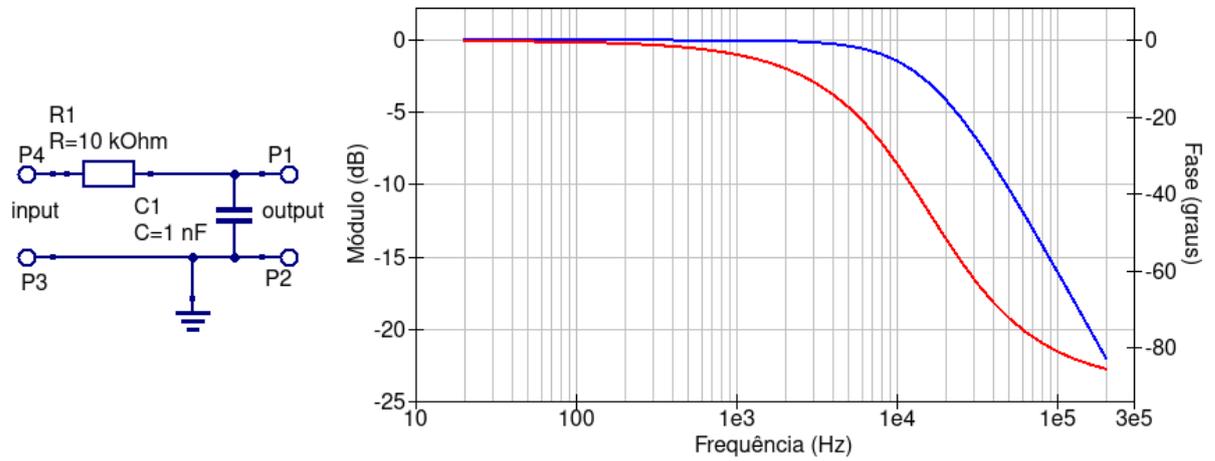
Para avaliar o VNA e identificar erros em suas medidas, foram medidos alguns circuitos, utilizando como referência as medidas realizadas pelo aparelho HP 3577A, assim como a simulação de circuitos, utilizando o software QUCS.

Foram avaliados 3 circuitos distintos:

- Um filtro passa-baixas RC com resistor de $10\text{ k}\Omega$, capacitor de 1 nF e frequência de corte de $15,92\text{ kHz}$.
- Um filtro passa-baixas RC com resistor de $2,7\text{ k}\Omega$, capacitor de 1 nF e frequência de corte de $58,95\text{ kHz}$.

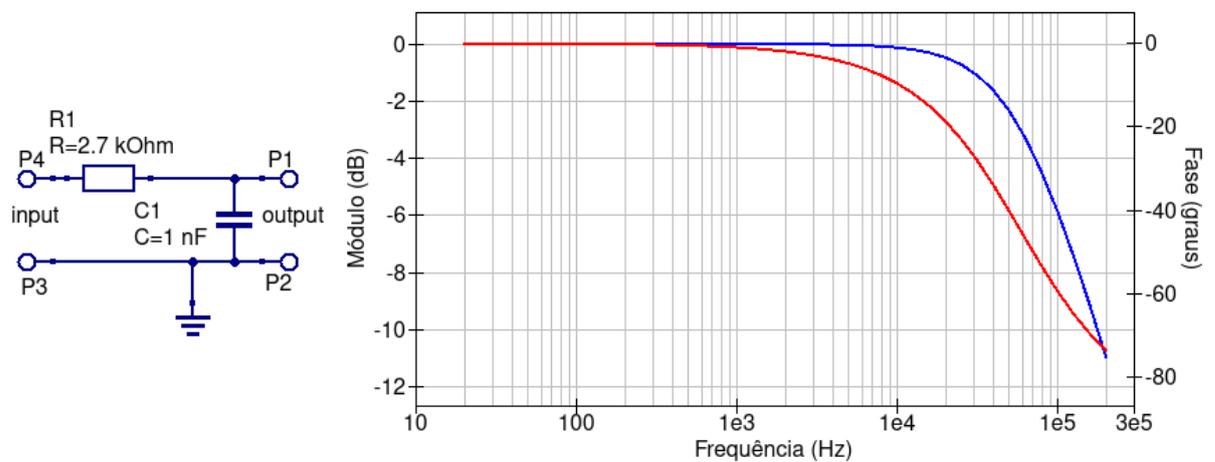
Os circuitos foram simulados utilizando o QUCS com o fim de se obter o comportamento ideal dos circuitos e os resultados do ganho constam nas figuras 14 e 15.

Figura 14 – Esquemático e simulação do módulo (curva azul) e da fase (curva vermelha) do ganho do filtro passa-baixas RC com resistor de 10 kΩ, capacitor de 1 nF.



Fonte: O Autor.

Figura 15 – Esquemático e simulação do módulo (curva azul) e da fase (curva vermelha) do ganho do filtro passa-baixas RC com resistor de 2,7 kΩ, capacitor de 1 nF.



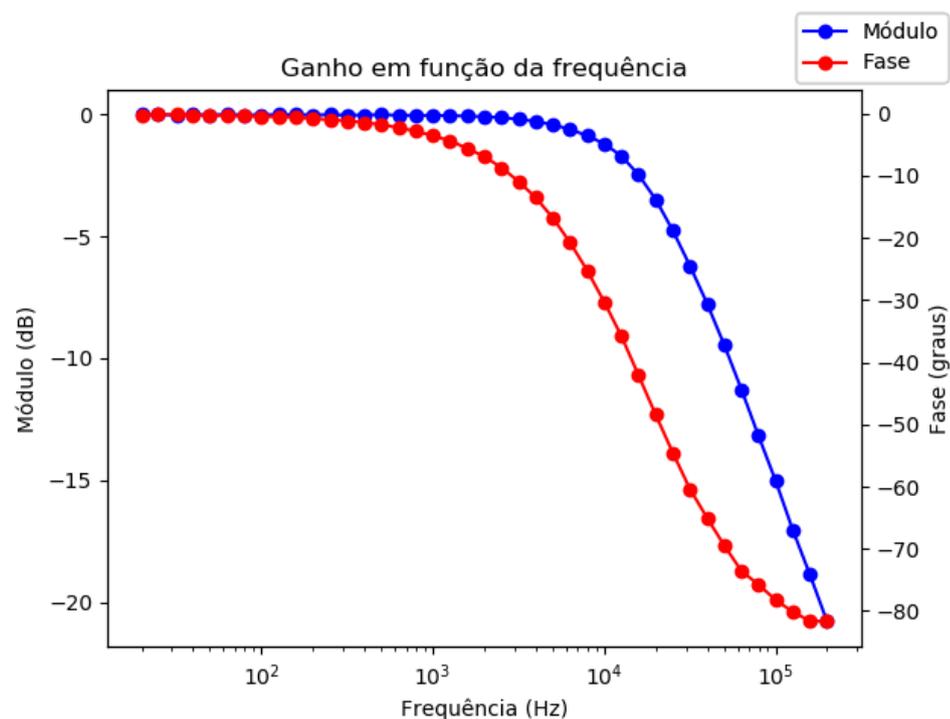
Fonte: O Autor.

5 Resultados e Discussões

Ao analisar as medidas tanto do filtro passa-baixas RC com resistor de $10\text{ k}\Omega$ quanto do filtro passa-baixas com resistor de $2,7\text{ k}\Omega$, é possível observar que os erros pontuais foram pequenos, mantendo-se abaixo de 1 dB o erro do módulo e 3° o erro da fase, em relação às medidas realizadas pelo analisador HP 3577A.

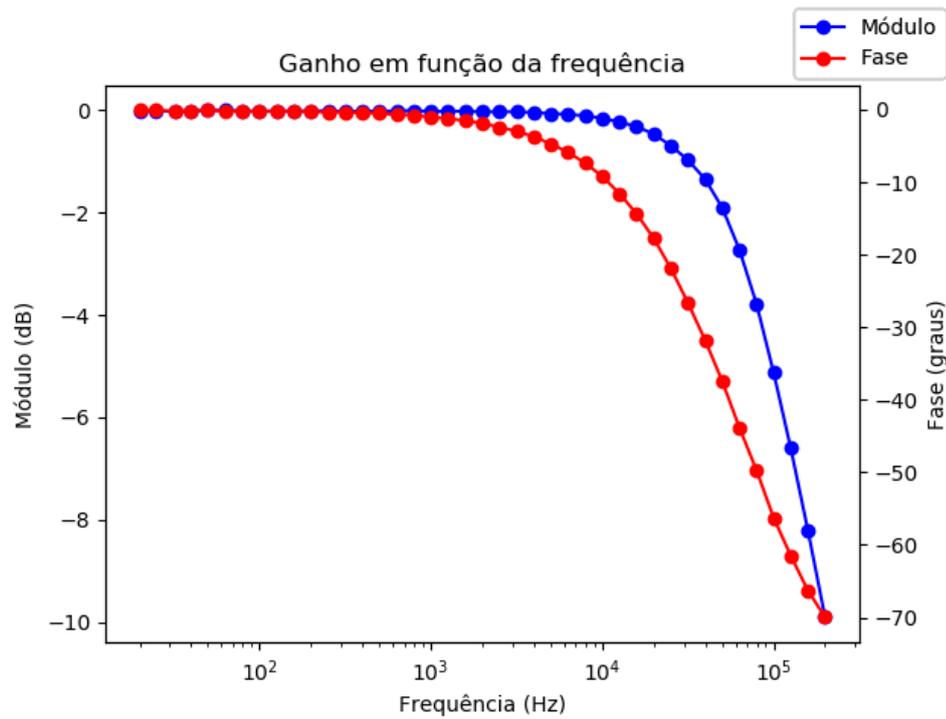
Nos gráficos apresentados pela interface no computador é possível observar a resposta em frequência dos filtros passa-baixas RC. Nas figuras 16, 17 constam os gráficos obtidos pela interface, já nas figuras 18, 19, 20 e 21 constam os gráficos com as comparações com os valores de referência. Na tabela 2 consta a comparação entre os erros das medidas dos circuitos.

Figura 16 – Gráfico do módulo e da fase do ganho em função da frequência do filtro passa-baixa RC com resistor de $10\text{ k}\Omega$ e capacitor de 1 nF .



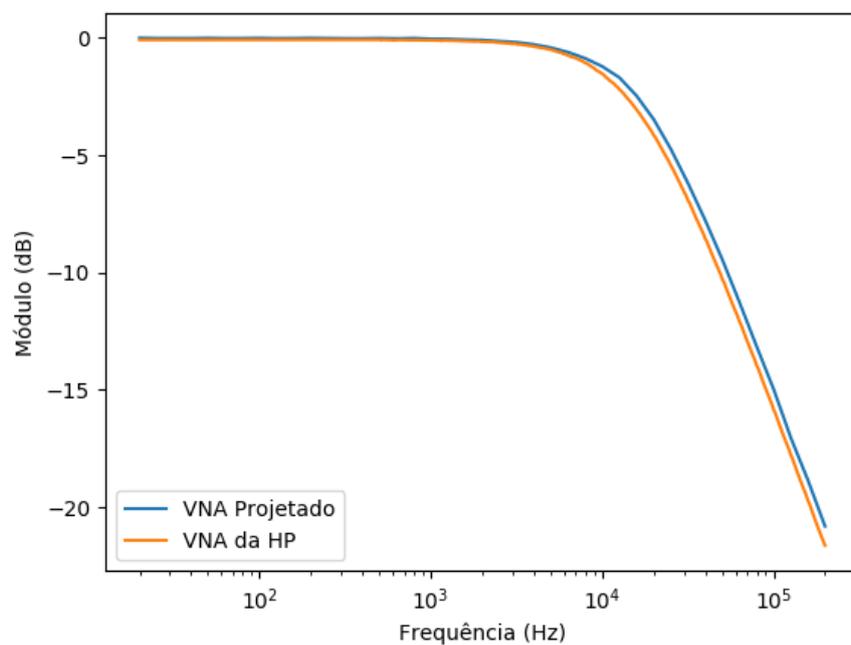
Fonte: O Autor.

Figura 17 – Gráfico do módulo e da fase do ganho em função da frequência do filtro passa-baixa RC com resistor de $2,7\text{k}\Omega$ e capacitor de 1nF .



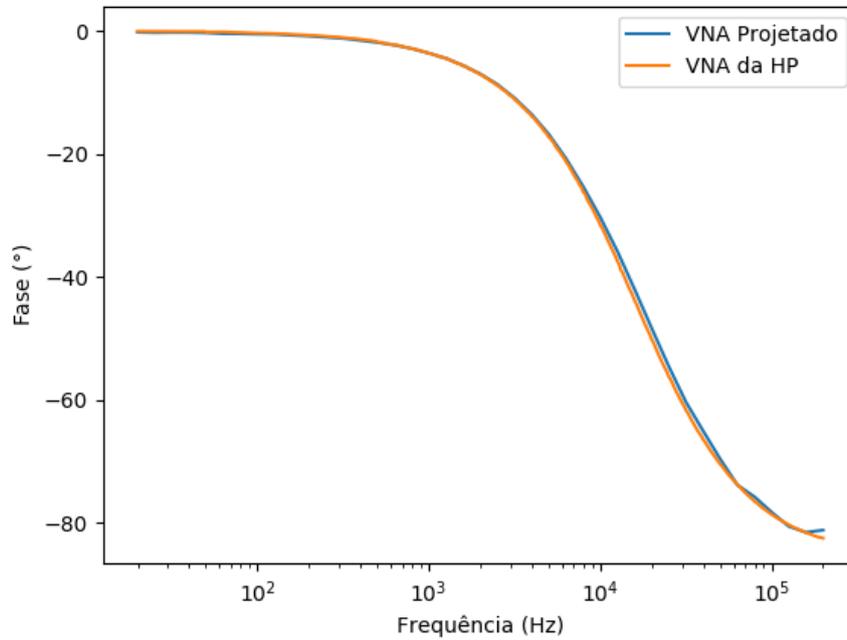
Fonte: O Autor.

Figura 18 – Comparação entre o módulo do ganho do filtro passa-baixa RC com resistor de $10\text{k}\Omega$ medido pelo VNA projetado e pelo VNA da HP.



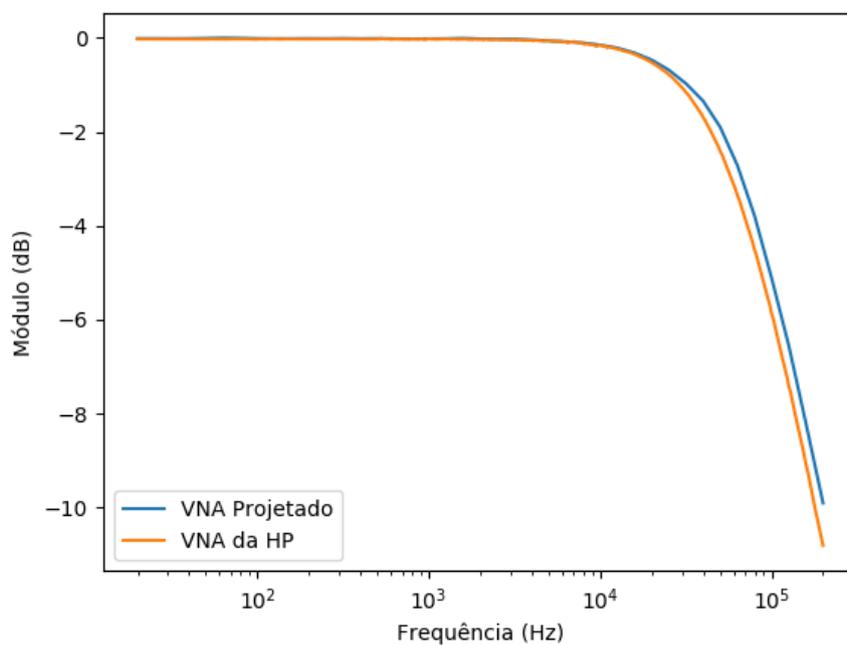
Fonte: O Autor.

Figura 19 – Comparação entre a fase do ganho do filtro passa-baixa RC com resistor de $10\text{ k}\Omega$ medido pelo VNA projetado e pelo VNA da HP.



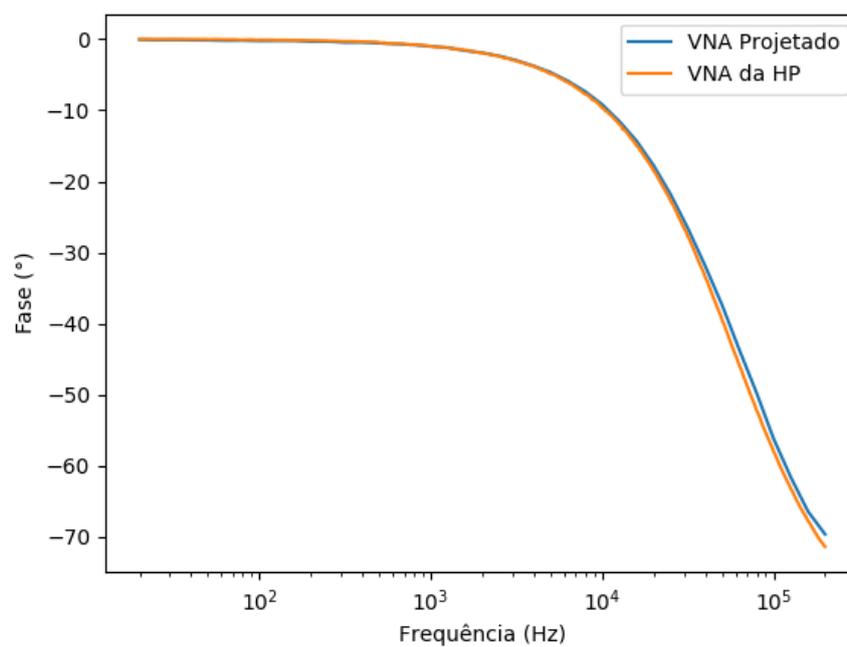
Fonte: O Autor.

Figura 20 – Comparação entre o módulo do ganho do filtro passa-baixa RC com resistor de $2,7\text{ k}\Omega$ medido pelo VNA projetado e pelo VNA da HP.



Fonte: O Autor.

Figura 21 – Comparação entre a fase do ganho do filtro passa-baixa RC com resistor de $2,7\text{ k}\Omega$ medido pelo VNA projetado e pelo VNA da HP.



Fonte: O Autor.

Tabela 2 – Comparação entre os erros das medidas nos filtros passa-baixas RC.

Erro	RC com resistor de 10 k Ω	RC com resistor de 2,7 k Ω
De módulo médio (dB)	0,2987	0,1557
De módulo máximo (dB)	0,8736	0,9032
De fase médio (°)	0,4892	0,5401
De fase máximo (°)	1,8457	2,4621

Fonte: O Autor

5.0.1 Custo

Em relação ao custo, pode-se observar que devido à pouca quantidade de componentes utilizados, mesmo utilizando uma placa de desenvolvimento ainda possui um valor bem abaixo de outros analisadores presentes no mercado, de apenas R\$121,00, menos de 10 % do menor preço encontrado. Na tabela 3 é possível observar os custos do projeto e na tabela 4 é possível observar uma comparação entre o VNA projetado e outros VNAs comuns do mercado.

Tabela 3 – Tabela de cálculo de custo do projeto do VNA.

Material	Preço Estimado	Quantidade
Placa de Desenvolvimento	R\$64,00	1
Placa CJMCU-9833	R\$25,00	1
CI AD9833	R\$24,00	1
Placa de Circuito Impresso	R\$6,00	1
Conector Bourne	R\$2,00	1
Total	R\$121,00	

Fonte: O Autor

Tabela 4 – Tabela de comparação entre o preço de diferentes analisadores.

	E5061B (Keysight)	miniVNA PRO	VNA Projetado
Faixa de Frequência	100 kHz a 3 GHz	100 kHz a 200 MHz	20 Hz a 200 kHz
Preço	R\$111 180,00	R\$1800,00	R\$121,00

Fonte: O Autor

6 Conclusões e Trabalhos Futuros

Utilizando um microcontrolador e dois geradores de onda sincronizados, foi possível realizar medidas sincronizadas na faixa de frequência de 20 Hz a 200 kHz, realizando a função de um analisador de redes vetorial. A partir destas medidas, utilizando os conceitos de amplificador lock-in por subtração, calculou-se o ganho complexo de circuitos em uma ampla faixa de frequência, o que permite também medir outros parâmetros, como a impedância complexa e elementos parasitas de componentes inseridos no circuito.

Observa-se que utilizando o projeto é possível caracterizar filtros, incluindo a frequência de corte e a atenuação em pontos específicos, caracterizar amplificadores, sendo possível medir o ganho em função da frequência, a defasagem e a banda passante, a impedância de componentes em função da frequência, entre outros.

Como trabalhos futuros observa-se a possibilidade de se calcular automaticamente a impedância de componentes inseridos, assim como aumentar a faixa de frequência a ser medida, utilizando geradores de sinais com frequências de *clock* mais altas e reduzindo a impedância no próprio circuito. Pode-se também implementar outros processos de calibração no circuito, como a calibração de circuito fechado, além de se poder também reduzir custos do projeto utilizando um microcontrolador e uma PCB¹ dedicada, ao invés da placa de desenvolvimento. Com o projeto também é possível medir a resposta em frequência de amplificadores, sendo neste caso necessário a inclusão de atenuadores ou um ajuste de ganho no amplificador de saída do gerador de sinais, de modo a evitar saturação do sinal.

¹ placa de circuito impresso

Referências

- ANALOG DEVICES. *AD9833 Datasheet: Low power, 12.65 mw, 2.3 v to 5.5 v, programmable waveform generator*. F. [S.l.], 2018. Disponível em: <<https://www.analog.com/media/en/technical-documentation/data-sheets/AD9833.pdf>>. 18
- ARMEN, G. B. Phase sensitive detection: the lock-in amplifier. 4 2008. Disponível em: <<http://www.phys.utk.edu/labs/modphys/Lock-In%20Amplifier%20Experiment.pdf>>. 14
- BENGTSSON, L. E. A microcontroller-based lock-in amplifier for sub-milliohm resistance measurements. *Review of Scientific Instruments*, v. 83, n. 7, p. 075103, 2012. Disponível em: <http://physics.gu.se/~larsbn/Publikationer/pub4_2012.pdf>. 14
- APPLIED MICROWAVE CORP. David R. Brunfeldt e Somnath Mukherjee. *Vector network analyzer*. 1994. US5307284A, 27 de agosto de 1992, 26 de abril de 1994. 14
- HAYKIN, S.; VEEN, B. V. *Signals and systems*. [S.l.]: Wiley, 1999. ISBN 9780471138204. 15
- KLABNIK, S.; NICHOLS, C. *The Rust Programming Language*. [S.l.]: no starch press, 2018. ISBN 978-1-59327-828-1. 24
- LUTZ, M. *Learning Python*. Sebastopol, CA: O'Reilly, 2013. ISBN 9781449355739. 26
- MICROCHIP TECHNOLOGY INC. *AN1115: Implementing digital lock-in amplifiers using the dspic dsc*. [S.l.], 2007. Disponível em: <<http://ww1.microchip.com/downloads/en/AppNotes/01115A.pdf>>. 15
- NARDI, M. *Analizador não invasivo da concentração de bilirrubina*. Dissertação (Mestrado) — Universidade Federal do Paraná, Curitiba, 2017. Disponível em: <<https://acervodigital.ufpr.br/handle/1884/49162>>. 15
- RIORDAN, L. *AN-1070: Programming the ad9833/ad9834*. 0. ed. [S.l.], 2010. Disponível em: <<https://www.analog.com/media/en/technical-documentation/application-notes/AN-1070.pdf>>. 21
- SEDRA, A.; SMITH, K. *Microeletrônica*. 5. ed. São Paulo: Pearson Makron Books, 2005. 848 p. 13
- STMICROELETRONICS. *DS9118 - STM32F303xB STM32F303xC Datasheet: Arm- based cortex-m4 32b mcu+fpu, up to 256kb flash+ 48kb sram, 4 adcs, 2 dac ch., 7 comp, 4 pga, timers, 2.0-3.6 v*. 13. ed. [S.l.], 2016. Disponível em: <<https://www.st.com/resource/en/datasheet/stm32f303vc.pdf>>. 19
- STMICROELETRONICS. *RM0316 - Reference Manual: Stm32f303xb/c/d/e, stm32f303x6/8, stm32f328x8, stm32f358xc, stm32f398xe advanced arm-based mcus*. 8. ed. [S.l.], 2017. Disponível em: <https://www.st.com/resource/en/reference_manual/dm00043574.pdf>. 19