

**UNIVERSIDADE FEDERAL DO PARANÁ
SETOR DE TECNOLOGIA
CURSO DE ENGENHARIA ELÉTRICA**

**JOÃO VICTOR PREDEBON
WESLEY MATEUS BECKER**

WIFISCOPE 1.0

**CURITIBA
2018**

JOÃO VICTOR PREDEBON
WESLEY MATEUS BECKER

WIFISCOPE 1.0

Trabalho de Conclusão de Curso apresentado ao Curso de Graduação em Engenharia Elétrica da Universidade Federal do Paraná, como requisito parcial à obtenção do título de Engenheiro Eletricista.

Orientador: Prof. Dr. Marlio José do Couto Bonfim

Co-Orientador: Prof. M.Sc. Bruno Pohlott Ricobom

CURITIBA

2018

JOÃO VICTOR PREDEBON
WESLEY MATEUS BECKER

WIFISCOPE 1.0

Trabalho de Conclusão de Curso apresentado ao Curso de Graduação em Engenharia Elétrica da Universidade Federal do Paraná, como requisito parcial à obtenção do título de Engenheiro Eletricista.

COMISSÃO EXAMINADORA

Prof. Dr. Marlio José do Couto Bonfim
Departamento de Engenharia Elétrica - Universidade Federal do Paraná

Prof. Dr. João Américo Vilela
Departamento de Engenharia Elétrica - Universidade Federal do Paraná

Prof. Dr. Sebastião Ribeiro Junior
Departamento de Engenharia Elétrica - Universidade Federal do Paraná

Curitiba, 26 de Novembro de 2018.

Dedicamos este trabalho à primeira pessoa que levou um choque.

AGRADECIMENTOS

Agradeço primeiramente aos meus familiares pelo apoio e compreensão e aos professores do Laboratório de Medidas, Magnetismo e Instrumentação, em especial, nosso orientador, Marlio Bonfim, pela paciência e o conhecimento a mim transferido nesses 3 anos como aluno do LAMMI.

Agradeço também aos amigos e colegas do curso, que me acompanharam e me ajudaram nessa jornada, destes, mais do que nenhum, ao meu parceiro de TCC, Wesley Becker, por ter me aguentado nesse ano de muito trabalho.

– João Victor Predebon

Agradeço aos meus familiares por terem me apoiado, cada um à sua maneira e medida – sábia, inadvertida ou caótica. Agradeço sobretudo à minha irmã, Iliane Becker, que acreditou em meu potencial e cujos cuidados me colocaram no caminho que agora percorro, mudando para sempre a minha vida.

Agradeço aos amigos que deixaram sua marca, tendo eles permanecido, ido embora, me amado, me compreendido, ou me odiado. Cada um de vocês guarda um lugar caro em minhas lembranças (vocês sabem quem são).

Agradeço às bandas e artistas cujas obras imortais repuseram minha alma quando me vi drenado desta pelas circunstâncias – Rush, Yes, Genesis, Led Zeppelin, Judas Priest, Alice in Chains, Debussy, Villa-Lobos, Shostakovich, mas também Legião Urbana, Pedra, Baleia, e vários outros.

Agradeço aos professores sensatos do DELT, em especial ao Prof. Dr. Marlio Bonfim pelo exemplo de profissional e pela generosidade de compartilhar conosco seu conhecimento estratosférico de forma tão coloquial e amigável.

Por fim, agradeço encarecidamente ao João Predebon por ter me mostrado como se empolgar novamente com eletrônica, com a beleza lúdica das coisas que funcionam. Também por ter me tolerado e ser um dos que permanecem.

– Wesley Mateus Becker

“Darkness is ignorance
Knowledge is light
Fight only with yourself
Or the shadows of the night”
(FRIMAN, Ville - 2013)

RESUMO

O presente trabalho expõe o desenvolvimento de um osciloscópio portátil, de baixo custo, que possa ser utilizado nos projetos práticos desenvolvidos durante um curso de engenharia elétrica. Com isso, espera-se tornar o aluno menos dependente da infraestrutura da universidade, permitindo que seus projetos possam ser desenvolvidos sem o auxílio de um laboratório didático. O controle do equipamento e a apresentação das formas de onda ao usuário ocorrem de forma virtual em uma interface gráfica escrita na linguagem de programação *Python*, que é executada em um dispositivo mestre (computador). A comunicação entre o dispositivo mestre e o equipamento se dá por protocolo Wi-Fi, a fim de isolar eletricamente o computador do circuito sendo medido, permitir que o osciloscópio flutue em potencial, e ao mesmo tempo acomodar uma alta taxa de transferência de dados. A filosofia de projeto foi minimizar tanto custos quanto a complexidade do projeto, implementando em *hardware* o estritamente necessário (filtros, amplificadores, circuitos de proteção, etc.), e delegando o restante ao *software*, o que garante maior flexibilidade em processamento de dados, representação dos dados e experiência do usuário.

Palavras-chave: Osciloscópio. Wi-Fi. Microcontroladores.

ABSTRACT

The present work concerns the development of a portable, low-cost oscilloscope, applicable to undergraduate projects in electronic engineering. The main goal is to render the student less dependent on the University's infrastructure, thus allowing him or her the possibility of further developing their projects in the absence of a didactic laboratory. The equipment's dashboard and waveform display find a virtual realization in a master device (personal computer) by means of software written in Python. The communication between master and slave device (the oscilloscope *per se*) happens via Wi-Fi, what represents a galvanic isolation between the master device and the DUT, also allowing for a floating electrical potential of the oscilloscope, while providing a high data transfer rate. The design philosophy was to minimize costs and complexity, implementing only the necessary hardware (filters, amplifiers, protection circuits, etc.), leaving the remaining functionalities to software implementation. This brings a greater flexibility in user experience and data processing and representation.

Keywords: Oscilloscope. Wi-Fi. Microcontrollers.

LISTA DE ILUSTRAÇÕES

FIGURA 1 – MEDIDA SENOIDAL EM MODO TY NO OSCILOSCÓPIO	15
FIGURA 2 – ESTRUTURA DO TUBO DE RAIOS CATÓDICOS	16
FIGURA 3 – OSCILOSCÓPIO ANALÓGICO TEKTRONIX 2235A	16
FIGURA 4 – FORMAS DE ONDA DO MODO TY DO OSCILOSCÓPIO ANALÓGICO.....	17
FIGURA 5 – EXEMPLO DE FORMA DE ONDA COM GRADAÇÃO DE INTENSIDADE NO TEKTRONIX DPO2002B	18
FIGURA 6 – OSCILOSCÓPIO DIGITAL SIGLENT SDS1104X-E	18
FIGURA 7 – ESTRUTURA BÁSICA DE UM DSO.....	19
FIGURA 8 – OSCILOSCÓPIO SEED DSO NANO V3.....	20
FIGURA 9 – OSCILOSCÓPIO USB HANTEK 6022BE	20
FIGURA 10 – DIAGRAMA DO SELETOR DE ONDA DE UM GERADOR ANALÓGICO BÁSICO	21
FIGURA 11 – GERADOR DE FUNÇÃO ARBITRÁRIA BK 4080B	22
FIGURA 12 – LOGOMARCAS DA WI-FI ALLIANCE (À ESQUERDA) E DO SELO DO CERTIFICADO WI-FI (À DIREITA).....	23
FIGURA 13 – DIVISÃO DA FAIXA DE 2,4 GHZ EM SEUS CANAIS PARA O PADRÃO 802.11B.....	23
FIGURA 14 – DIAGRAMA DE BLOCOS DO SISTEMA.....	25
FIGURA 15 – CIRCUITO DE ENTRADA.....	26
FIGURA 16 – KIT DE DESENVOLVIMENTO DO STM32F303RET6	27
FIGURA 17 – KIT DE DESENVOLVIMENTO PARA ESP8266 DO PROJETO <i>OPENSOURCE</i> NODEMCU	28
FIGURA 18 – ARQUITETURA DE FUNCIONAMENTO DO MICROCONTROLADOR PRINCIPAL	29
FIGURA 19 – REPRESENTAÇÃO DAS CONEXÕES DO <i>TRIGGER</i> POR <i>HARDWARE</i>	30
FIGURA 20 – DIAGRAMA DO PROCESSO DE AMOSTRAGEM	31
FIGURA 21 – FLUXOGRAMA DO ALGORITMO PARA MONTAGEM DE UMA TELA DE CAPTURA A PARTIR DO <i>BUFFER</i> CIRCULAR.....	32
FIGURA 22 – REPRESENTAÇÃO DA MONTAGEM DE UMA TELA DE CAPTURA A PARTIR DO <i>BUFFER</i> CIRCULAR.....	33

FIGURA 23 – FLUXOGRAMA DO <i>SOFTWARE</i>	36
FIGURA 24 – FILTRO DE RECONSTRUÇÃO PARA O GERADOR DE SINAIS.....	37
FIGURA 25 - RESPOSTA EM FREQUÊNCIA DO FILTRO DE RECONSTRUÇÃO .	38
FIGURA 26 – <i>LAYOUT</i> DA PCI.....	39
FIGURA 27 – MODELO TRIDIMENSIONAL DA PCI, FACE SUPERIOR À ESQUERDA.....	39
FIGURA 28 – VISTA ISOMÉTRICA DO MODELO DA CAIXA DE MONTAGEM.....	40
FIGURA 29 – PLACA FRESADA	41
FIGURA 30 – SAÍDA DO AMPLIFICADOR DE ENTRADA EM SUA FREQUÊNCIA DE CORTE.....	42
FIGURA 31 – SAÍDA DO FILTRO DE RECONSTRUÇÃO EM SUA FREQUÊNCIA DE CORTE.....	42
FIGURA 32 – GERADOR DE FUNÇÕES EM FUNCIONAMENTO	43
FIGURA 33 – FFT DO SINAL GERADO PELO MICROCONTROLADOR.....	44
FIGURA 34 – FFT DO SINAL FILTRADO	44
FIGURA 35 – WIFISCOPE COM A TAMPA SUPERIOR ABERTA.....	45
FIGURA 36 – INTERFACE GRÁFICA DO USUÁRIO.....	46

LISTA DE SIGLAS

AC	–	Alternating Current (Corrente Alternada)
ADC	–	Analog-to-Digital Converter (Conversor Analógico-Digital)
ARM	–	Advanced Máquinas RISC Avançadas
ARR	–	Auto-Reload Register (Registrador de Auto-Recarga)
ASIC	–	Application-Specific Integrated Circuit (Circuitos Integrados de Aplicação Específica)
BNC	–	Conector Bayonet Neill-Concelman
CPLD	–	Complex Programmable Logic Device (Dispositivo de Lógica Programável Complexo)
CPU	–	Central Processing Unit (Unidade de Processamento Central)
CRT	–	Cathodic Ray Tube (Tubo de Raios Catódicos)
DAC	–	Digital-to-Analog Converter (Conversor Digital-Analógico)
DC	–	Direct Current (Corrente Contínua)
DDS	–	Direct Digital Synthesis (Síntese Digital Direta)
DMA	–	Direct Memory Access (Acesso Direto à Memória)
DPO	–	Digital Phosphorus Oscilloscope (osciloscópio digital que emula uma tela de fósforo)
DUT	–	Device Under Test (Dispositivo Sob Teste)
DSO	–	Digital Storage Oscilloscope (Osciloscópio de Armazenamento Digital)
FFT	–	Fast Fourier Transform (Transformada de Fourier Rápida)
FPGA	–	Field-Programmable Gate Array (Arranjo de Portas Lógicas Programáveis por Campo)
GUI	–	Graphical User Interface (Interface Gráfica com o Usuário)
MSO	–	Mixed Signal Oscilloscope (Osciloscópio de Sinal Misto)
PCI	–	Placa de Circuito Impresso
PLD	–	Programmable Logic Device (Dispositivos de Lógica Programável)
RFC	–	Request for Comments
STL	–	Stereolithography (Estereolitografia)
TCC	–	Trabalho de Conclusão de Curso
THD	–	Total Harmonic Distortion (Distorção Harmônica Total)
USB	–	Barramento Serial Universal

SUMÁRIO

1	INTRODUÇÃO	13
1.1	PROBLEMATIZAÇÃO	13
1.2	OBJETIVOS	14
1.2.1	Objetivo Geral.....	14
1.2.2	Objetivos Específicos	14
1.3	PROCEDIMENTOS METODOLÓGICOS	14
2	FUNDAMENTAÇÃO	15
2.1	OSCILOSCÓPIOS.....	15
2.1.1	Osciloscópios Analógicos	16
2.1.2	Osciloscópios Digitais.....	18
2.2	GERADORES DE FUNÇÃO.....	21
2.3	WI-FI.....	22
2.4	PROTOCOLO UDP	23
3	DESENVOLVIMENTO.....	25
3.1	ARQUITETURA GERAL.....	25
3.2	CIRCUITO DE ENTRADA E CONTROLE DE GANHO	25
3.3	MICROCONTROLADORES	27
3.4	MECANISMO DE <i>TRIGGER</i>	29
3.5	AMOSTRAGEM DO SINAL	30
3.5.1	Montagem da Tela de Captura	31
3.6	<i>SOFTWARE</i>	33
3.7	GERADOR DE FUNÇÕES	36
3.8	PLACA DE CIRCUITO IMPRESSO.....	38
3.9	ALIMENTAÇÃO.....	39
3.10	MONTAGEM MECÂNICA.....	40

4	RESULTADOS	41
4.1	<i>HARDWARE</i>	41
4.1.1	Filtros.....	41
4.1.2	Encapsulamento	44
4.2	AMOSTRAGEM E ENVIO DE DADOS.....	45
4.3	<i>SOFTWARE</i>	45
5	CONSIDERAÇÕES FINAIS E PERSPECTIVAS FUTURAS	48
	REFERÊNCIAS	49
	APÊNDICE – A	51

1 INTRODUÇÃO

O osciloscópio é um instrumento de bancada para medição de sinais elétricos. Seu principal objetivo é medir precisamente valores de tensão no decorrer do tempo e plotá-los em tempo real. A resolução dos conversores analógico-digital (ADC) destes aparelhos varia geralmente de 8 a 16 bits.

O equipamento deve contar com um seletor de ganhos para poder ter maior flexibilidade de medida, sempre aproveitando a maior resolução possível.

A base de tempo é controlada por um temporizador, garantindo espaçamento preciso de tempo entre medidas.

Instrumentos de precisão geralmente possuem um custo elevado, o que inviabiliza muitos estudantes de adquiri-los. Os instrumentos mais necessários em uma bancada eletrônica básica são: multímetro, fonte de bancada, gerador de função e osciloscópio.

Uma alternativa aos caros osciloscópios de bancada são os osciloscópios portáteis, muito populares na China devido ao seu relativo baixo custo, em detrimento de sua qualidade e funcionalidades.

1.1 PROBLEMATIZAÇÃO

O preço elevado dos osciloscópios profissionais de bancada leva os estudantes e “hobbistas” a procurarem alternativas, como utilizar a placa de som do computador como osciloscópio (medindo sinais no espectro audível), ou até mesmo importar osciloscópios portáteis.

O custo destes osciloscópios portáteis se dá entre dezenas e centenas de dólares (US\$ 89,00 para o Seeed Studio™ DSO Nano V3, equipamento utilizado como referência neste trabalho), o que significa que eles podem ser taxados no processo de importação.

Este trabalho visa ao desenvolvimento de um protótipo de osciloscópio na faixa de preço dos osciloscópios portáteis, porém, com alguns diferenciais que só os osciloscópios de bancada apresentam.

1.2 OBJETIVOS

1.2.1 Objetivo Geral

Desenvolver um osciloscópio portátil que tenha as devidas funcionalidades que o estudante de engenharia eletrônica precisa durante sua graduação, oferecendo um custo final acessível.

1.2.2 Objetivos Específicos

- Possuir banda analógica de medição de 1 MHz;
- Comunicação via Wi-Fi;
- Gerador de funções de até 100 kHz;
- Seleção de ganhos de tensão variável;
- *Trigger* por acionado por *hardware* para poder observar o comportamento capturado antes do nível de disparo;
- Baixo custo de produção (custo final inferior a uma calculadora gráfica, possibilitando que todos os estudantes possam ter um).

1.3 PROCEDIMENTOS METODOLÓGICOS

Os procedimentos que serão utilizados no desenvolvimento do projeto são:

- Estudo da arquitetura dos osciloscópios convencionais;
- Estudo da arquitetura dos osciloscópios portáteis;
- Análise das principais características e *features* que um estudante de engenharia precisa;
- Desenvolvimento dos circuitos analógicos;
- Desenvolvimento do *firmware* embarcado dos microcontroladores;
- Desenvolvimento da interface gráfica com o usuário (GUI);
- Layout da placa de circuito impresso (PCI);
- Montagem do protótipo.

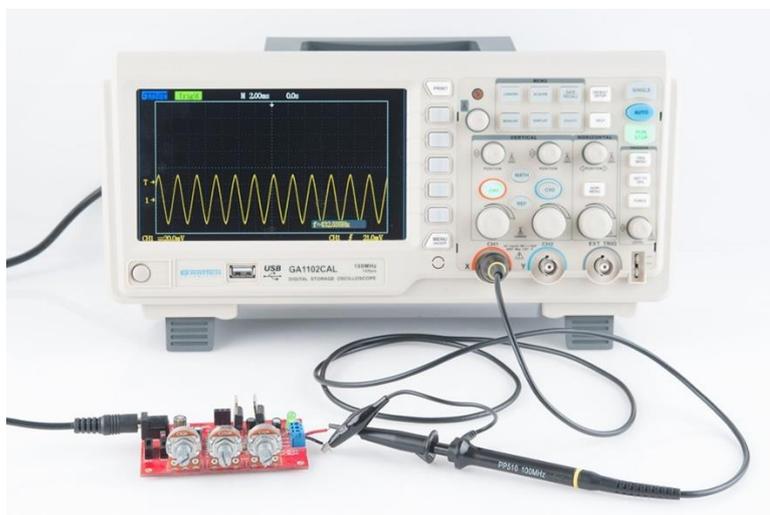
2 FUNDAMENTAÇÃO

2.1 OSCILOSCÓPIOS

O osciloscópio é um instrumento de medição de tensão em função do tempo, seus principais modos de operação são TY e XY, onde são plotados (em tempo real ou não) a tensão em função do tempo e tensão em função de tensão respectivamente.

O modo TY tem como saída um gráfico com a tensão medida no eixo Y e tempo no eixo X. Para haver um elemento de sincronia é necessário o uso de um artifício chamado *trigger*, este é o gatilho que delimita a região de amostragem da onda, assim tornando-a estática na tela.

FIGURA 1 – MEDIDA SENOIDAL EM MODO TY NO OSCILOSCÓPIO



FONTE: Spakfun (ano desconhecido)

Se o elemento de *trigger* é desligado, o eixo de tempo corre livremente, modo chamado de rolagem, sendo útil para medições de sinais muito lentos (tendo como limite a persistência visual do usuário).

O modo XY funciona de tal maneira que duas tensões (canais) são medidas e cada uma dessas assume um dos eixos.

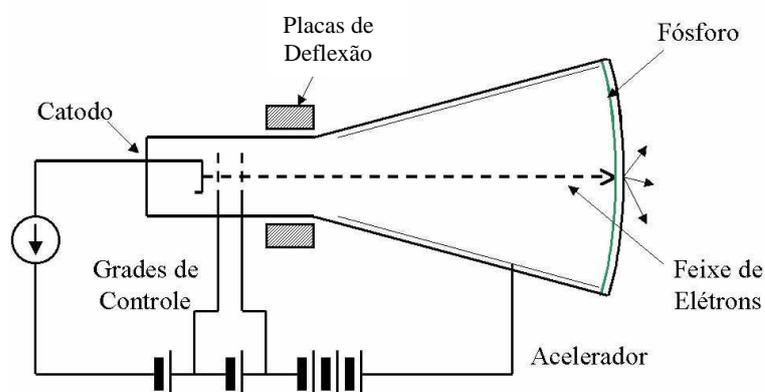
Osciloscópios analógicos possuem o que pode ser chamado de terceiro eixo, considerado o eixo Z da medida, que é a intensidade do traço da onda na tela. A intensidade deste traço é tanto maior quanto maior é a incidência da onda naquele ponto da tela no decorrer das varreduras do raio catódico. Esta gradação de intensidade pode ser utilizada como uma medida relação sinal/ruído do sinal, uma vez

que sinais mais ruidosos apresentarão um traço difuso, e sinais pouco ruidoso um traço agudo e intenso.

2.1.1 Osciloscópios Analógicos

O osciloscópio analógico se baseia no princípio de deflexão de feixe do tubo de raios catódicos (CRT), este princípio consiste em variar a direção de um feixe de um canhão de elétrons utilizando campo elétrico (variação de tensão em placas paralelas) ou campo magnético (variação de corrente em bobinas).

FIGURA 2 – ESTRUTURA DO TUBO DE RAIOS CATÓDICOS



FONTE: Adaptado de All Star Midia (2010)

A quantização da medida é feita através de uma grade quadriculada pintada na tela de fósforo. Os valores dos amplificadores são então calibrados de forma que a escala escolhida atinja o valor correspondente da grade.

FIGURA 3 – OSCILOSCÓPIO ANALÓGICO TEKTRONIX 2235A

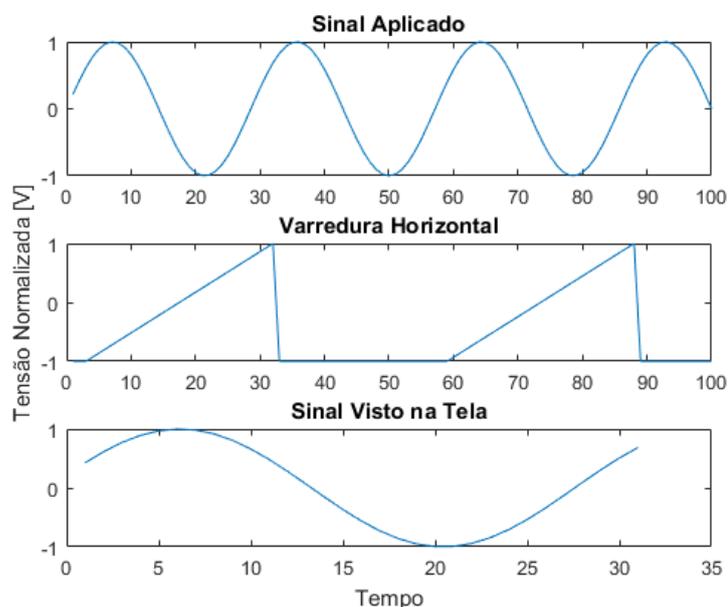


FONTE: Wikimedia Commons (2008)

Para a medição XY, é ligado um canal na bobina de deflexão horizontal e outro na vertical. O modo TY depende de um circuito adicional para gerar a varredura temporal no eixo horizontal.

O circuito de *trigger* funciona de tal maneira que é comparada analógicamente a tensão de entrada com a tensão de disparo, na borda de subida da saída do comparador, é acionado um sinal rampa que varre, com duração dependente da escala de tempo escolhida, o eixo horizontal da tela. O sinal medido é conectado à bobina de deflexão vertical, assim modulando a varredura para que mostre o sinal de entrada. Como o circuito é disparado sempre na mesma amplitude, o sinal aparece estático na tela, com o comprimento igual a base de tempo escolhida.

FIGURA 4 – FORMAS DE ONDA DO MODO TY DO OSCILOSCÓPIO ANALÓGICO

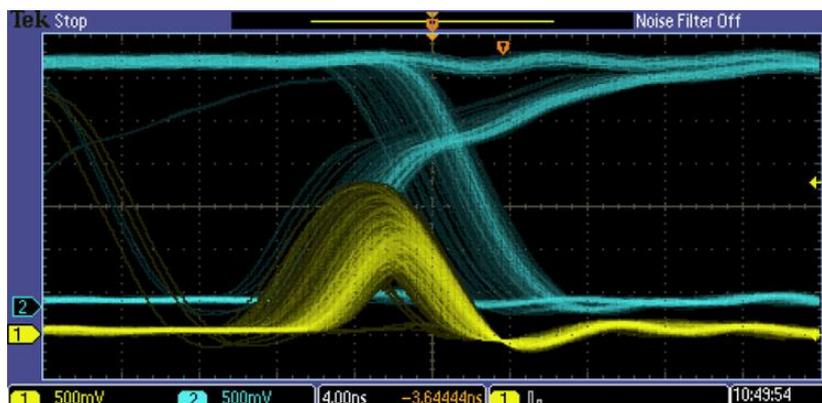


FONTE: Os autores (2018)

A tela do osciloscópio analógico tem o número de ondas por segundo igual à frequência do sinal de varredura horizontal, assim o sinal médio aparece como um traço contínuo na tela e o sinal não correlato ao *trigger* (ruídos, surtos e falhas), com intensidade menor. Quanto mais fino e brilhante o traço, maior sua SNR.

Osciloscópios modernos introduzem o conceito de DPO (Digital Phosphor Oscilloscopes), onde se utilizam ASICs e FPGAs para realizar a emulação de um osciloscópio analógico, estes utilizam o alto poder de processamento para plotar as ondas com gradação de intensidade.

FIGURA 5 – EXEMPLO DE FORMA DE ONDA COM GRADAÇÃO DE INTENSIDADE NO TEKTRONIX DPO2002B



FONTE: Tektronix (2018)

2.1.2 Osciloscópios Digitais

Com o princípio de funcionamento diferente dos analógicos, os osciloscópios digitais se baseiam na conversão analógico-digital de alta velocidade. Possuindo maior complexidade de construção, eles dependem de elementos de processamento (FPGAs, CPLDs, processadores e microcontroladores) além de todos os circuitos de condicionamento de sinal.

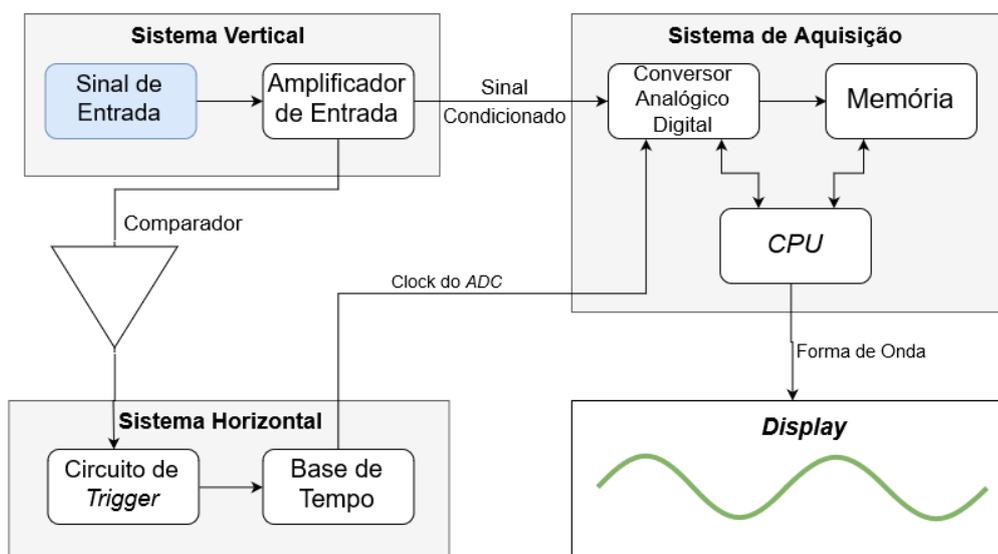
FIGURA 6 – OSCILOSCÓPIO DIGITAL SIGLENT SDS1104X-E



FONTE: Siglent (2017)

A principal vantagem do equipamento digital é de poder guardar as formas de onda capturadas. Assim chamado de DSO (osciloscópio de armazenamento digital), o instrumento é capaz de efetuar medidas automáticas, extrair dados para uso em ferramentas matemáticas.

FIGURA 7 – ESTRUTURA BÁSICA DE UM DSO



FONTE: Os autores (2018)

Os osciloscópios mais simples seguem o diagrama de blocos da figura 7, tendo a estrutura mínima necessária para a plotagem dos dados de maneira confiável. Funciona de tal maneira que a excursão de sinal passa pelos seguintes estágios:

Sistema Vertical: O sinal é condicionado para a escala de tensão escolhida pelo usuário;

Sistema Horizontal: O sinal é comparado com um valor fixo de tensão, o que vai para o circuito de *trigger*, responsável por manter o sinal fixo na tela. A base de tempo é escolhida pelo usuário e controla a taxa de amostragem do conversor AD, essa base de tempo também pode ser acionada pelo circuito de *trigger*.

Sistema de Aquisição: Composto de um conversor AD e a memória de aquisição, um elemento de processamento é necessário para controlar este conversor e interpretar os dados amostrados.

Osciloscópios portáteis se limitam ao menor uso de componentes possíveis, o que faz com que seus sistemas de aquisição sejam mais simples. Osciloscópios de bancada fazem o uso de de PLDs e processadores mais potentes para poder apresentar ao usuário funções extras, essas podendo ser, por exemplo, o menu matemático, média de aquisições, medidas automáticas e funções estatísticas.

FIGURA 8 – OSCILOSCÓPIO SEED DSO NANO V3



FONTE: Seed Studio (2016)

Osciloscópios portáteis têm como principal objetivo ter um custo acessível, o que pode significar uma queda em qualidade. Geralmente apresentados nas formas de osciloscópio de bolso, tendo tamanho reduzido e integrando uma tela para visualização das medidas ou osciloscópios “escravos”, dependendo de um dispositivo “mestre” para o controle do equipamento, através de uma interface de comunicação (USB, Wi-Fi, Bluetooth, etc.).

FIGURA 9 – OSCILOSCÓPIO USB HANTEK 6022BE



FONTE: Hantek (2013)

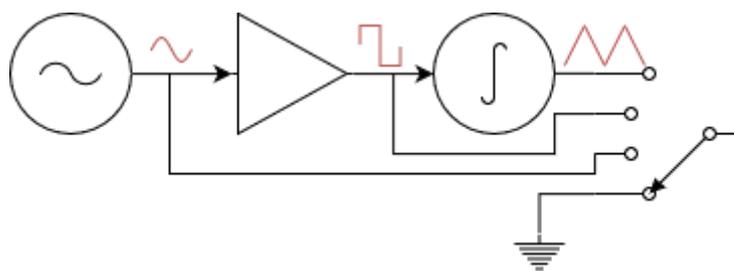
2.2 GERADORES DE FUNÇÃO

O gerador de função é um equipamento eletrônico capaz de gerar sinais repetitivos importantes para a análise temporal de circuitos elétricos, o tornando uma ferramenta muito poderosa quando combinada com o osciloscópio.

As ondas mais utilizadas são senoidal, quadrada e triangular. Geradores comerciais mais simples integram estas funções.

Assim como o osciloscópio, essa geração de sinal pode ser feita de maneira analógica ou digital. Uma das possíveis implementações de um gerador de sinais analógico consiste de um oscilador senoidal, um comparador e um integrador, assim gerando as três formas de onda supracitadas a partir de um mesmo sinal.

FIGURA 10 – DIAGRAMA DO SELETOR DE ONDA DE UM GERADOR ANALÓGICO BÁSICO

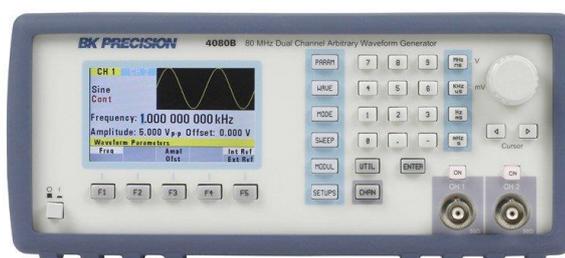


FONTE: Os autores (2018)

O sinal senoidal é comparado com um nível fixo, o que gera a onda quadrada devido à saturação provocada pelo comparador. Como o sinal é centrado em 0 V, ao integrar, é produzido um sinal triangular. Para alterar a frequência da onda, é necessário alterar a frequência do oscilador senoidal, a relação de trabalho da onda quadrada é ajustada pelo nível de comparação com a onda senoidal e um amplificador na saída do seletor ajusta a amplitude, assim possibilitando controle de todos os parâmetros do gerador.

Os geradores mais modernos utilizam o que é conhecido como DDS (*Direct Digital Synthesis*), um método de gerar ponto a ponto a onda, utilizando um DAC e um processador. Alguns ASICs são construídos para emular as funcionalidades do gerador analógico, integrando processador, ROM gravada e DAC no mesmo encapsulamento.

FIGURA 11 – GERADOR DE FUNÇÃO ARBITRÁRIA BK 4080B



FONTE: BK Precision (2018)

Os instrumentos que utilizam essa técnica de geração de sinal são chamados de gerador de função arbitrária, pois o usuário pode adicionar suas próprias formas de onda na memória do equipamento, assim podendo gerar, dentro dos limites de amostragem e banda do equipamento, qualquer forma de onda além das tradicionais.

2.3 WI-FI

Wi-Fi é o nome comercial de uma tecnologia de transmissão de dados via rádio baseada no conjunto de protocolos IEEE 802.11. Os direitos sobre o nome são propriedade da Wi-Fi Alliance, órgão sem fins lucrativos formado por uma associação de centenas de empresas (o número de empresas-membro era de 550 em 2012) que é responsável por certificar produtos que utilizem Wi-Fi. Fabricantes que sejam membros da associação e cujos produtos tenham passado no processo de certificação recebem o direito de utilizar o logo do certificado Wi-Fi. Esta certificação inclui testes de compatibilidade com o padrão de comunicação via rádio IEEE 802.11, com os padrões de segurança WPA (*Wi-Fi Protected Access*, desenvolvido pela própria Wi-Fi Alliance, atualmente na versão WPA3), e padrão de autenticação EAP (*Extensible Authentication Protocol*).

FIGURA 12 – LOGOMARCAS DA WI-FI ALLIANCE (À ESQUERDA) E DO SELO DO CERTIFICADO WI-FI (À DIREITA).

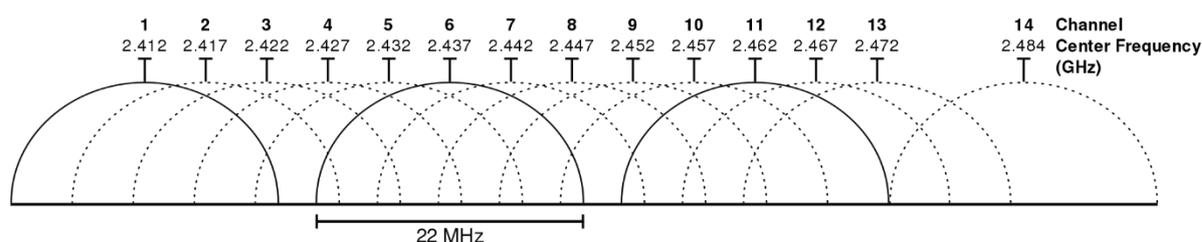


FONTE: Wi-Fi Alliance (2018)

A tecnologia 802.11 prevê o uso de várias faixas de frequência (900 MHz, e 2,4, 3,65, 4,9, 5, 5,65 e 60 GHz), cuja utilização depende de regulamentações locais de cada país. Várias delas são reservadas para usos específicos, como por exemplo a faixa de 5,9 GHz (de 5,850 a 5,925 GHz), que é prevista para o uso em sistemas de comunicação veicular. No Brasil, as faixas de 2,4 e 5 GHz são liberadas para uso do grande público, para estabelecimento de WLANs (*Wireless Local Area Network*, ou rede de área local sem fio).

No padrão 802.11b, a faixa de 2,4 GHz é dividida em 14 canais, 13 deles com 5 MHz de separação entre si. Para o canal 14, há uma separação especial de 12 MHz do canal 13. A figura 13 traz uma representação desta divisão.

FIGURA 13 – DIVISÃO DA FAIXA DE 2,4 GHZ EM SEUS CANAIS PARA O PADRÃO 802.11B.



FONTE: Wikimedia Commons (2018)

2.4 PROTOCOLO UDP

Da sigla inglesa para *User Datagram Protocol*, ou “Protocolo de Datagrama do Usuário”, o UDP é um protocolo da camada de transporte do modelo OSI concebido para transferência simplificada de dados definido pela RFC 768. Ele não requer conexão prévia entre origem e destino, não inclui mecanismos de *handshaking* ou tratamento de perda de pacotes, e não oferece garantia da ordem de chegada dos mesmos. Como única conferência para a identificação de corrupção de dados, o

protocolo oferece uma soma de verificação em seu cabeçalho. Ele é aplicável em sistemas onde identificação de erros não é necessária ou é delegada à camada de aplicação, ou em sistemas com sensibilidade temporal como sistemas de tempo real, onde é preferível perder pacotes a aguardar por um reenvio, como aconteceria no caso do protocolo TCP.

O protocolo UDP possui uma estrutura de protocolo minimalista, possuindo um cabeçalho de apenas 8 bytes, cuja estrutura consta no quadro 1.

QUADRO 1 – ESTRUTURA DO CABEÇALHO DE UM PACOTE UDP.

Bytes	Descrição
7	Porta de Origem
6	
5	Porta de Destino
4	
3	Comprimento do Pacote
2	
1	Soma de verificação
0	

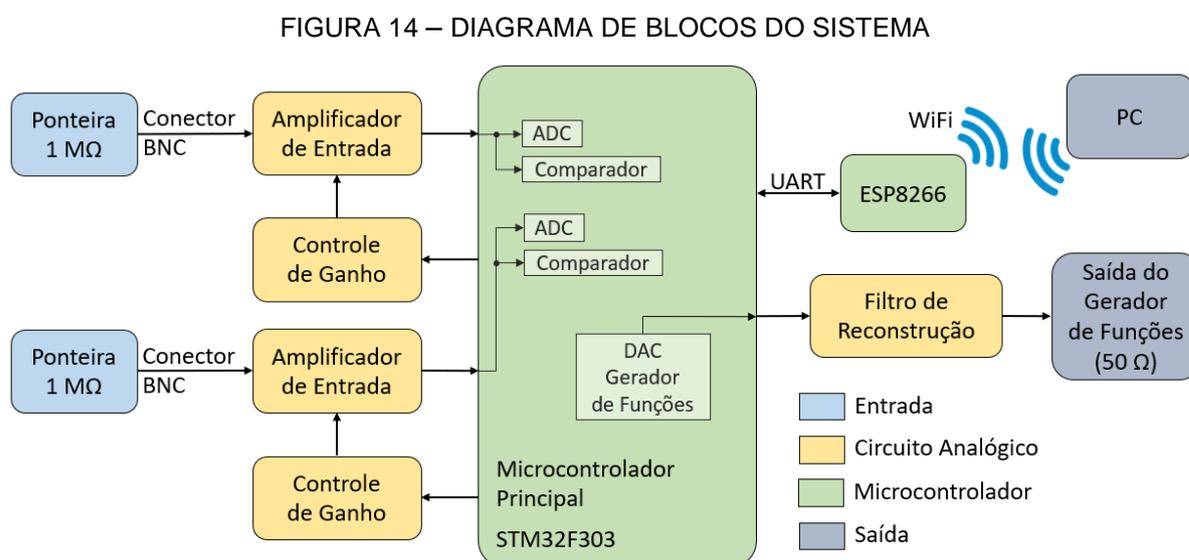
FONTE: Os autores (2018)

3 DESENVOLVIMENTO

Embora o projeto tenha seu nome (WiFiScope) derivado dos USBScope e USBScope 2.1, projetos de TCC realizados no departamento de Engenharia Elétrica da UFPR, as arquiteturas de *hardware* e *software* foram completamente reconcebidas, assim criando um projeto único e prestando um tributo a este trabalho, essencial para o entendimento do funcionamento de osciloscópios.

3.1 ARQUITETURA GERAL

As características mais importantes do sistema são definidas através do diagrama de blocos representado na figura 14.



A ponteira casada em 1 MΩ é conectada via BNC, onde o sinal é passado para o amplificador de entrada, com ganho variável. O sinal adequado analogicamente adentra o microcontrolador onde é feito todo o processamento.

Suas saídas são a GUI, onde os dados obtidos por Wi-Fi são plotados, e o gerador de funções.

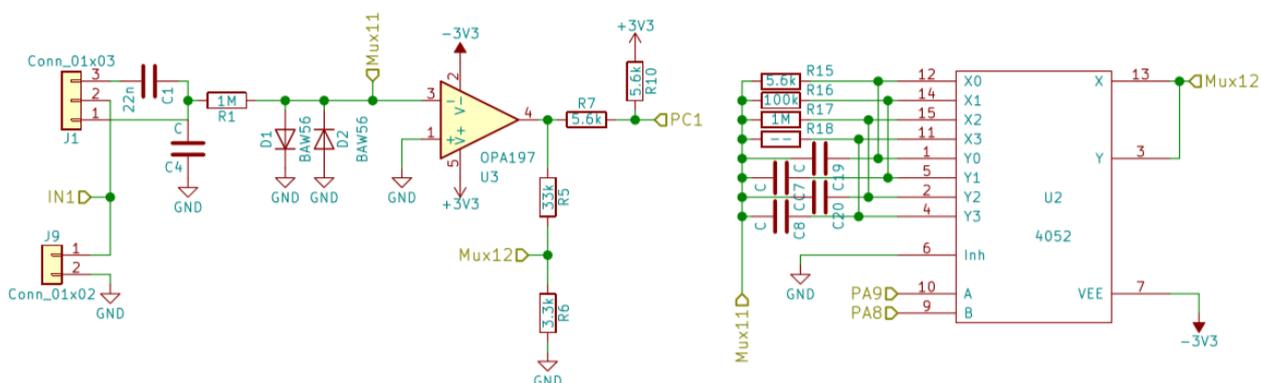
Uma abordagem *top-down* pode ser adotada para explicar cada bloco.

3.2 CIRCUITO DE ENTRADA E CONTROLE DE GANHO

O circuito de entrada deve possuir a menor quantidade de dispositivos ativos (transistores e amplificadores operacionais) possível, a fim de minimizar o ruído shot

(intrínseco a elementos semicondutores). Tendo isso em mente, foi optada pela utilização de apenas um amplificador operacional e um multiplexador analógico. Em síntese, o operacional realiza a amplificação ou atenuação de acordo com um resistor selecionado pelo multiplexador.

FIGURA 15 – CIRCUITO DE ENTRADA



FONTE: Os autores (2018)

Para $R1 = 1 \text{ M}\Omega$, alterando o valor do resistor multiplexado da figura 15 (R15 até R17, deixando R18 despopulado), é possível obter diferentes ganhos na saída, de acordo com a tabela 1.

TABELA 1 – VALORES DOS RESISTORES DE REALIMENTAÇÃO DO ESTÁGIO DE ENTRADA

RESISTÊNCIA [Ω]	GANHO [V/V]
5,6 k	0,1
100 k	1,0
1 M	10

FONTE: Os autores (2018)

Os capacitores em paralelo com os resistores de realimentação são escolhidos de maneira empírica, de forma que mantenham a banda mais plana possível pois não é possível modelar todas as componentes parasitas do circuito.

O amplificador foi escolhido para que, na menor escala de ganho, o amplificador tenha banda passante de 1 MHz, para isso foi escolhido um amplificador com produto ganho banda de 10 MHz, sendo optado pelo OPA197.

O princípio de funcionamento deste estágio de ganho é um amplificador inversor em sua configuração tradicional, com a adição do divisor de tensão R6-R5, o que desvia corrente para o terra, forçando uma tensão maior na saída, assim possibilitando o uso de valores de resistência menores (comparadas à resistência de entrada de 1 M Ω) na realimentação do amplificador.

Também foram colocados dois diodos de proteção, D1 e D2, em relação ao potencial de terra a fim de evitar que uma sobretensão danifique o amp op e circuitos associados. Os dois diodos foram alocados em antiparalelo entre a porta inversora e o terra pois, devido ao terra virtual, a tensão na porta do amp op só ultrapassará 0 V quando o sinal de entrada já estiver fora da faixa das tensões de alimentação. Um divisor resistivo depois do amplificador atuando como grampeador garante que a excursão do sinal será de 0 V até 3,3 V, valores que representam toda a faixa dinâmica de medida do conversor AD do microcontrolador.

Como o sinal de entrada é centrado em 0 V (assumindo um acoplamento AC), deve-se ter uma tensão negativa de alimentação para que essa tensão fique no meio da faixa dinâmica do operacional. Para isso a tensão de alimentação de 3,3 V foi invertida utilizando um CI *charge-pump* (LM2776), resultando numa alimentação simétrica de $\pm 3,3$ V para o amplificador operacional.

3.3 MICROCONTROLADORES

O microcontrolador principal escolhido para o projeto é o STM32F303RET6, devido às suas seguintes características:

- Conversores analógico-digital (ADC) de até 5 MSps com 12 bits de resolução;
- Conversores digital-analógico (DAC) com 12 bits de resolução;
- Núcleo ARM Cortex-M4;
- *Clock* de 72 MHz;
- 80 kB de memória RAM.

FIGURA 16 – KIT DE DESENVOLVIMENTO DO STM32F303RET6

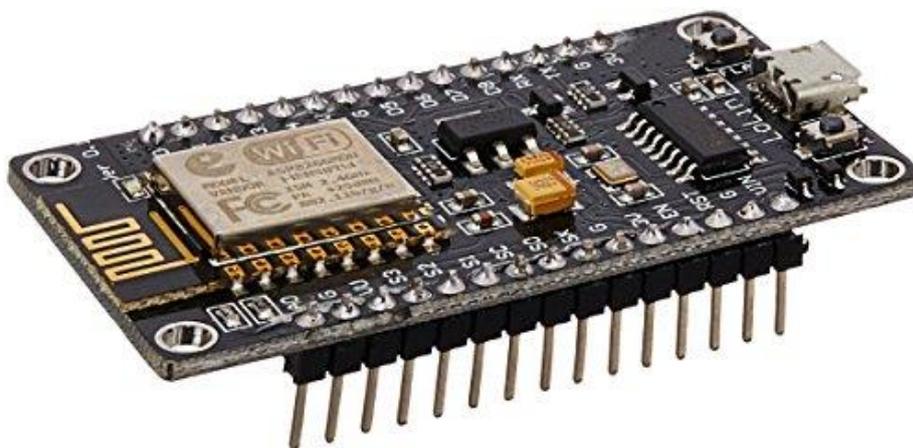


FONTE: STMicroelectronics (2018)

O *kit* de desenvolvimento escolhido para realização do projeto é o STM32NUCLEO64-F3. Ele dá acesso aos pinos do CI por meio de pinos com um espaçamento de 2,54 mm entre si, possui gravador, depurador e conversor serial integrados na placa.

O outro microcontrolador utilizado é o ESP8266, por possuir Wi-Fi integrado. Os dois MCUs devem se comunicar utilizando o padrão RS232 através de seus periféricos de transmissão e recepção universal assíncrono (UART).

FIGURA 17 – KIT DE DESENVOLVIMENTO PARA ESP8266 DO PROJETO *OPENSOURCE* NODEMCU

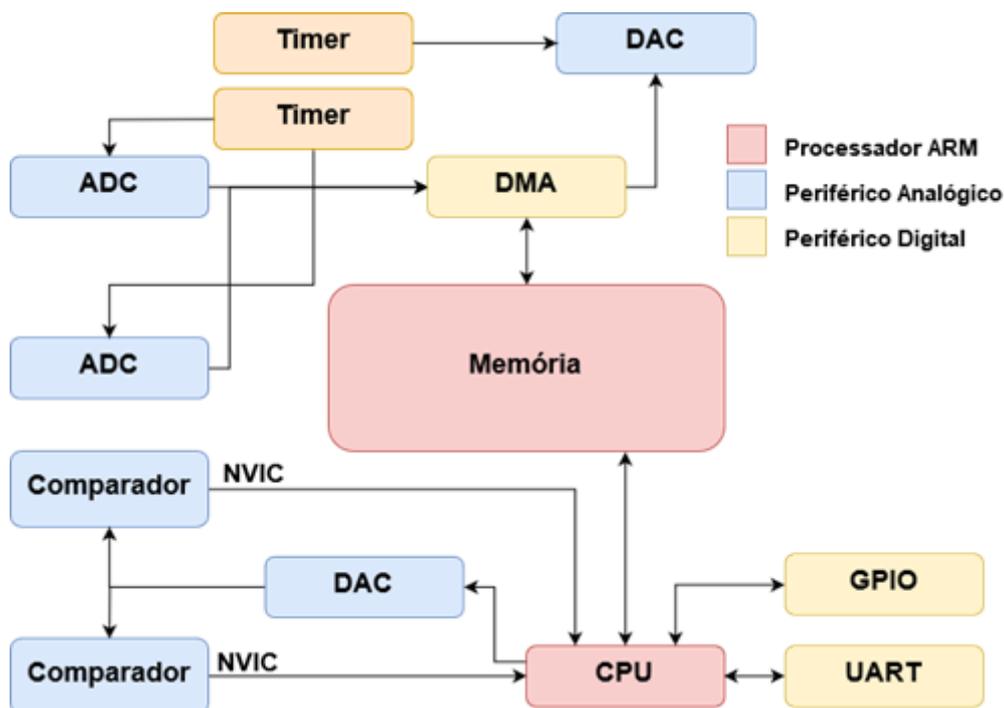


FONTE: NodeMCU (2018)

A escolha do *kit* de desenvolvimento para o ESP8266 se dá pelas mesmas razões que para o microcontrolador da STMicroelectronics, facilidade para prototipagem e gravação de *firmware*.

A arquitetura interna de funcionamento do microcontrolador principal segue como a figura 18.

FIGURA 18 – ARQUITETURA DE FUNCIONAMENTO DO MICROCONTROLADOR PRINCIPAL



FONTE: Os autores (2018)

Dentro do microcontrolador principal (STM32F303) é realizada a amostragem do sinal, envio dos dados e produção do sinal de saída.

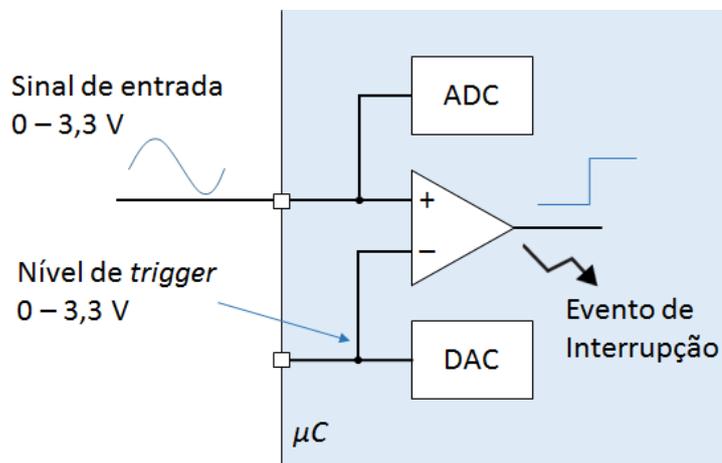
3.4 MECANISMO DE *TRIGGER*

Disponíveis entre os módulos analógicos do microcontrolador estão comparadores e um DAC, os quais são aqui utilizados para a implementação do mecanismo de *trigger por hardware*. Os comparadores permitem ao usuário uma grande gama de configurações. É possível, por exemplo, o uso de divisores resistivos internos, o mapeamento de suas portas para pinos externos, ou a outros periféricos do microcontrolador, que se dá por meio de ligações internas, realizadas por uma matriz de conexão de periféricos disponível nos microcontroladores da série STM32.

A figura 19 mostra as conexões dos periféricos utilizados para um canal do osciloscópio. Neste caso, conectaram-se a porta não inversora de um dos comparadores e um canal de um dos ADCs a um pino externo do microcontrolador, o qual recebe o sinal de entrada já tratado e pronto para conversão. A porta inversora do mesmo comparador foi conectada a um dos canais do DAC e a um pino externo (por exigência das configurações do microcontrolador, não por necessidade). Este

canal do DAC gera o limiar de tensão de disparo (nível de *trigger*) para ambos os canais do osciloscópio. A saída do comparador pode gerar interrupções na borda de subida, descida, ou em ambas, dependendo de como o periférico for configurado.

FIGURA 19 – REPRESENTAÇÃO DAS CONEXÕES DO *TRIGGER* POR *HARDWARE*



FONTE: Os autores (2018)

Um sinal ruidoso pode gerar chaveamentos espúrios durante a mudança de nível de tensão na saída do comparador, o que pode causar disparos falsos. A rejeição destes disparos indesejáveis é feita com a criação de uma histerese por *software* que consiste de uma comparação: quando a interrupção do comparador é tratada, avalia-se se a diferença entre a amostra atual e aquela tomada N amostras atrás (N configurável) é maior ou menor (dependendo da borda escolhida) que um certo limiar X (também configurável). Satisfeita a condição, o disparo é validado e a rotina de interrupção do comparador é executada, caso contrário, não.

3.5 AMOSTRAGEM DO SINAL

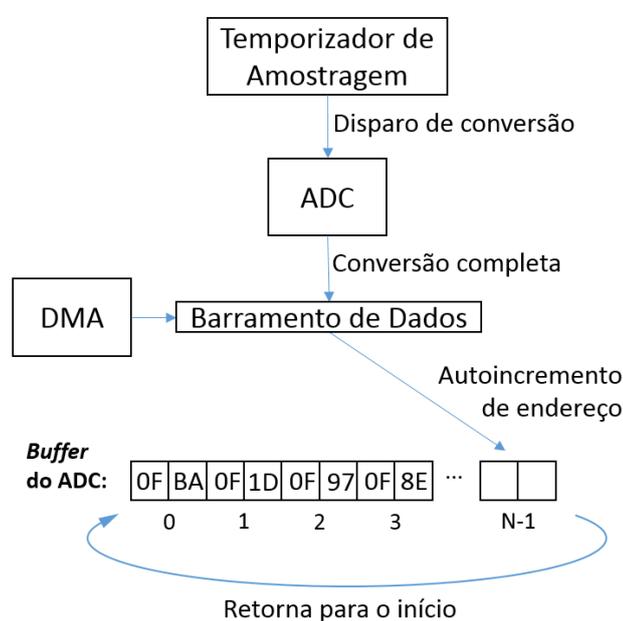
Para a obtenção de uma taxa de amostragem determinística e precisa, a conversão do ADC é disparada por um temporizador. Uma vez concluída a conversão, a amostra é automaticamente transferida do registrador de resultado do ADC para o *buffer* circular daquele canal do osciloscópio por meio do DMA, periférico de acesso direto a memória. Isso também garante que a amostragem seja feita da maneira mais eficiente possível, evitando ao máximo o uso da CPU.

O DMA também realiza um autoincremento do endereço na memória de destino, de modo que cada nova amostra seja armazenada no próximo endereço do *buffer* circular. Uma vez chegado o fim deste *buffer*, o armazenamento volta para o

início do mesmo, sobrescrevendo as amostras mais antigas. Isso possibilita que a amostragem seja feita de maneira ininterrupta e evita perda de dados.

O processo de aquisição de dados com *buffer* circular exige alguns cuidados e procedimentos para garantir que dados importantes não sejam sobrescritos. Por exemplo, o *buffer* deve ter um tamanho mínimo para que a cópia cruzada (apresentada na próxima seção) seja feita em tempo hábil e se complete antes que a frente de atualização do *buffer* circular consiga sobrescrever dados que estejam sendo copiados.

FIGURA 20 – DIAGRAMA DO PROCESSO DE AMOSTRAGEM



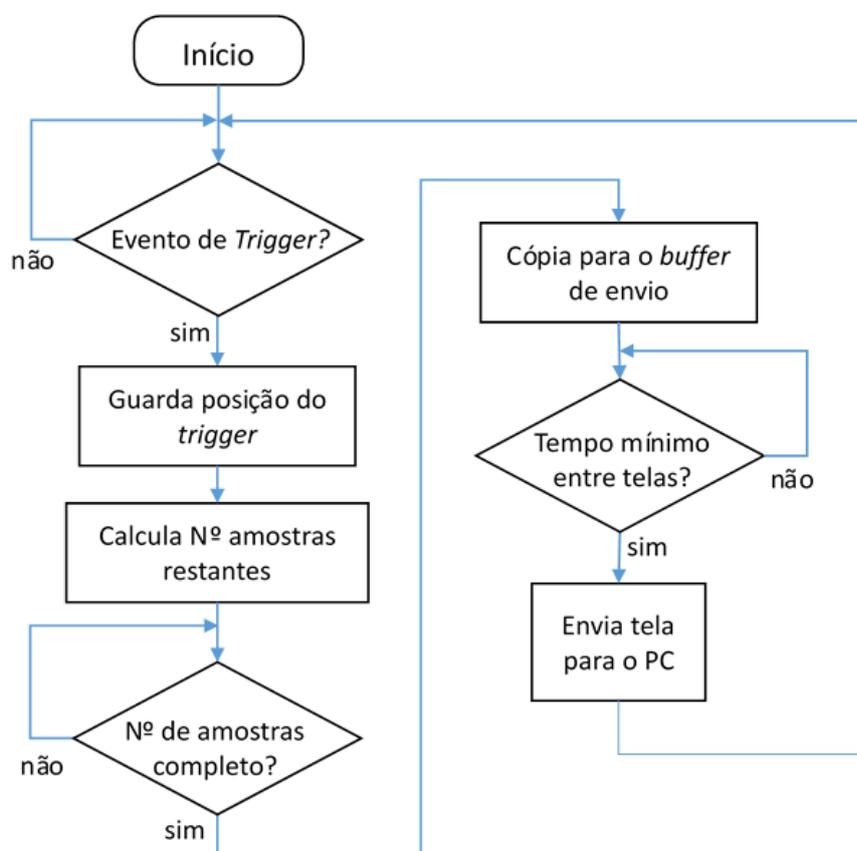
FONTE: Os autores (2018)

3.5.1 Montagem da Tela de Captura

Como deseja-se observar eventos anteriores ao disparo, é necessária uma amostragem ininterrupta. Isto é, não se pode depender de um disparo para iniciar a amostragem, caso contrário os pontos anteriores evento de *trigger* seriam perdidos. Assim, depende-se do mecanismo de disparo para a coordenação do procedimento de cópia do *buffer* de amostragem para o *buffer* de envio. Com o disparo, determina-se a posição dentro do *buffer* circular de cada canal em que uma tela de captura se inicia e termina, e, portanto, qual faixa de endereços deste *buffer* deve ser copiada para outro setor de memória (*buffer* de envio) e posteriormente enviada ao computador hospedeiro. Esta cópia serve dois propósitos: isolar as amostras de uma

tela em outra região de memória, e assim evitar que estas sejam sobrescritas, o que aconteceria eventualmente no *buffer* circular; e reordenar os dados em um vetor contínuo, eliminando a descontinuidade do *buffer* circular (decorrente da transição do fim ao início do *buffer*). O fluxograma da figura 21 representa o algoritmo de montagem de uma tela, enquanto a figura 22 traz uma ilustração do processo.

FIGURA 21 – FLUXOGRAMA DO ALGORITMO PARA MONTAGEM DE UMA TELA DE CAPTURA A PARTIR DO *BUFFER* CIRCULAR

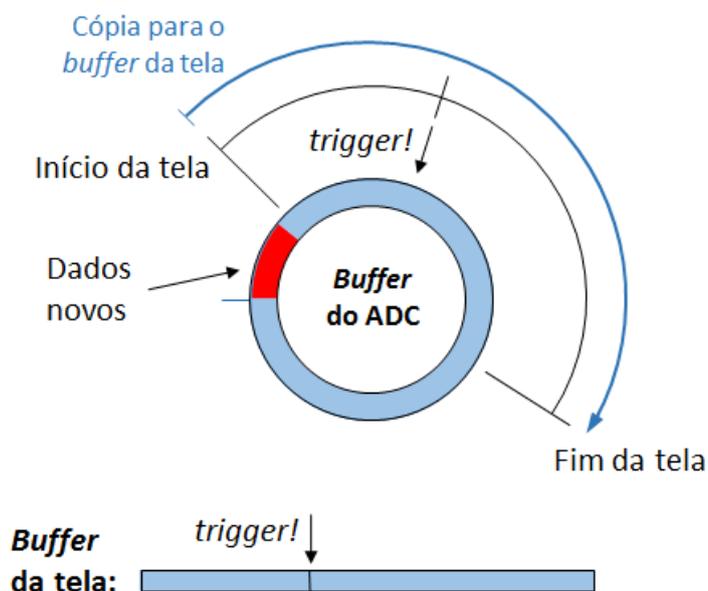


FONTE: Os autores (2018)

Paralelamente à amostragem, o mecanismo do *trigger* aguarda um disparo. Quando ele ocorre, entra-se em uma rotina de interrupção do comparador após a validação do disparo pela verificação da condição de histerese. Nessa rotina, é armazenada a posição no *buffer* de amostragem em que o disparo aconteceu. Após isso, e de posse da posição do *trigger* na tela que foi determinada pelo usuário através da GUI, é possível determinar em que posição do *buffer* do ADC a tela se inicia e termina, e assim calcular quantas amostras restam, a partir do momento do disparo, para completar uma tela. Programa-se então um temporizador com o tempo

correspondente, após o qual sabe-se que a amostragem de uma tela está completa. Decorrido este tempo, marcado pelo disparo de uma interrupção do temporizador, dá-se início à cópia das amostras correspondentes a uma tela para o *buffer* de envio.

FIGURA 22 – REPRESENTAÇÃO DA MONTAGEM DE UMA TELA DE CAPTURA A PARTIR DO *BUFFER* CIRCULAR



FONTE: Os autores (2018)

3.6 SOFTWARE

A apresentação das formas de onda ao usuário e o controle do equipamento se dão por meio de um *software*, dotado de uma interface gráfica (GUI), a qual pode ser vista na figura 36. Este *software* como objetivos receber os dados do equipamento, tratá-los e plotá-los, bem como receber configurações do usuário, validá-las e transmiti-las ao osciloscópio. Ele foi escrito na linguagem de programação Python, versão 3.7.0.

A escolha desta linguagem se deu por ela ser versátil e bem estabelecida, possuindo módulos robustos para as funcionalidades requeridas do *software* (suporte a soquetes de rede, motor de interface gráfica, suporte a *threads*, etc.), bem como uma grande comunidade que a utiliza e desenvolve. O quadro 2 relaciona os pacotes da linguagem utilizados, bem como seu objetivo.

QUADRO 2 - RELAÇÃO DOS PACOTES PYTHON UTILIZADOS NO SOFTWARE.

tkinter	Interface gráfica, captura de entrada do usuário, inclusive acionamento de teclas.
matplotlib	Plotagem dos dados. Permite embutir o gráfico na mesma janela dos controles.
threading	Suporte a <i>threads</i>
numpy	Pacote de computação científica, permite um processamento dos dados superior ao nativo da linguagem. Similar à linguagem proprietária MATLAB.
struct	Permite agrupamento de dados em vetores de bytes, facilitando a montagem e interpretação dos pacotes UDP.

FONTE: Os autores (2018)

A comunicação entre o PC e o MCU ESP8266 é realizada através de um soquete UDP, utilizando Wi-Fi como camada física. O fluxograma do *software* pode ser observado na figura 23. Caso a aquisição de dados esteja habilitada, uma *thread* para recepção dos dados e contínuo processamento dos mesmos é executada regularmente, sendo reiniciada assim que termina. Quando um pacote UDP é recebido, é verificado seu tamanho. Ele deve ser igual ao tamanho dos dados dos dois canais, mais o tamanho de um *header* que traz informações sobre as configurações atuais do osciloscópio. Caso o tamanho esteja errado, o pacote é descartado.

Este *header* possui 16 bytes (deve ser expandido caso novas funcionalidades seja implementadas) e deve estar presente no começo de cada seção de dados do pacote UDP. Sua estrutura está representada no quadro 3. Logo no início, há uma palavra chave, utilizada para reconhecimento da validade dos dados recebidos. Caso ela não esteja presente, os dados são ignorados. Validada a palavra-chave, é iniciada a dissecação da configuração do equipamento, que é então armazenada. Esta configuração será posteriormente comparada com a configuração local, determinada pelo usuário através da GUI. Caso haja discrepâncias entre as configurações locais e a do equipamento, o *software* enviará novamente as configurações locais ao equipamento, de modo a configurá-lo como especificado pelo usuário.

Em seguida são extraídos os dados das formas de onda, que são recebidos do equipamento ainda com a codificação do ADC, ou seja, variáveis inteiras sem sinal de 16 bits (`uint16_t`), que trazem um valor de 12 bits resultante da conversão analógico-digital, com gama de 0 a 4095. Assim, para apresentação ao usuário, eles devem ser convertidos para valores de tensão, o que depende do ganho ajustado no *hardware* naquele momento, informação obtida do *header*. Após este processamento, os vetores de dados das ondas plotadas são atualizados com os dados recebidos,

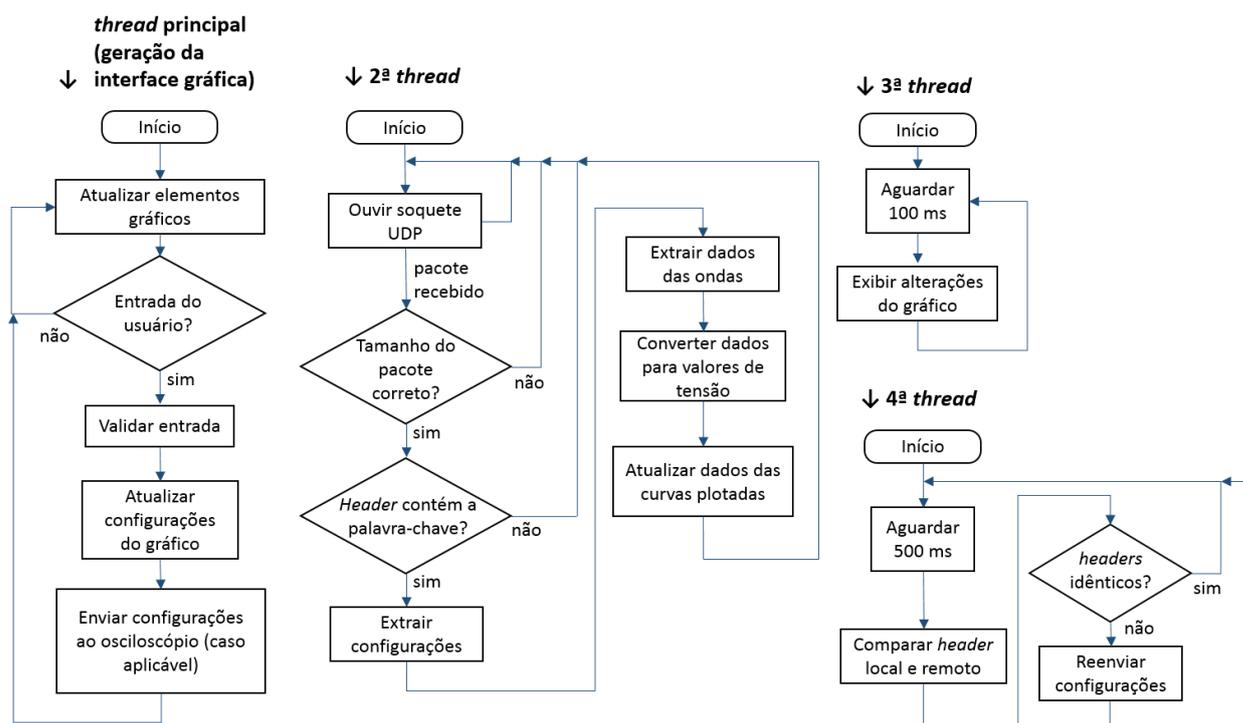
porém, ainda não plotados. A plotagem é realizada por uma outra *thread*, executada a intervalos regulares, de modo que a atualização do gráfico se dê mesmo que a aquisição de dados esteja desabilitada, permitindo ao usuário ajustar escala, descolamento de tensão dos canais, deslocamento de tempo, etc.

QUADRO 3 – ESTRUTURA DO *HEADER* DE CONFIGURAÇÕES

Bytes	Bits	Descrição	Conteúdo/Tipo	Comentário
15	-	Palavra-Mágica	0xABBA	
14				
13	-	<i>Prescaler</i> do temporizador	uint16_t	Gerador de Função
12				
11		Número de ciclos de onda no <i>buffer</i>	uint16_t	
10				
9		Amplitude	uint16_t, de 0 a 4095	
8				
7		Deslocamento de Tensão	uint16_t, de 0 a 4095	
6				
5	-	Posição do <i>trigger</i> na tela	int16_t	Configuração do disparo
4				
3		Nível de <i>trigger</i>	int16_t	
2				
1	15	Ainda não utilizado	0	Configurações gerais do equipamento
	14		0	
	13		0	
	12	Acoplamento Gerador de Função?	0 - DC, 1 - AC	
	11	Gerador de Função Ativo?	0 - inativo, 1 - ativo	
	10	Fonte de <i>trigger</i>	0 - canal 1; 1 - canal 2	
	9	Operação	00 - stop, 01 - run, 10 - single, 11 - rolagem	
	8			
0	7	Ganho Canal 2	00 - x0.1, 01 - x1, 10 - x10, 11 - nenhum	
	6			
	5	Ganho Canal 1	00 - x0.1, 01 - x1, 10 - x10, 11 - nenhum	
	4			
	3	Acoplamento Canal 2	0 - DC, 1 - AC	
	2	Acoplamento Canal 1	0 - DC, 1 - AC	
	1	Canal 2 ativo?	0 - inativo, 1 - ativo	
	0	Canal 1 ativo?	0 - inativo, 1 - ativo	

FONTE: Os autores (2018)

FIGURA 23 – FLUXOGRAMA DO SOFTWARE



FONTE: Os autores (2018)

3.7 GERADOR DE FUNÇÕES

Para gerar sinais sinusoidais, deve se utilizar o DAC em conjunto com o DMA da mesma maneira que é feito no estágio de aquisição, alocando um temporizador para o disparo da mudança de nível da amostra e um canal do DMA para fazer a transferência do dado.

O DMA busca o valor em um *buffer* pré-alocado e preenchido posteriormente, onde é descrita a forma de onda discretamente, com valores de 12 bits.

Uma função de alteração deste vetor de memória pode ser utilizada em tempo de execução para mudar o formato da onda gerada. Essa função gera uma senoide, com níveis de tensão e frequência pré-definidos pelo usuário.

Para uma de onda senoidal de 13 bits de resolução temporal podemos ter:

$$v[i] = V_p \sin\left(2\pi f \frac{i}{8.192}\right) + V_{offset}$$

$$f = n \frac{f_{clk}}{ARR}$$

Onde:

i = índice do *buffer*, com gama de 0 a 8191

$v[i]$ = valor de tensão instantânea do *buffer* discreto no índice i

V_{offset} = deslocamento de tensão

V_p = amplitude da onda gerada

f = a frequência final da onda

n = número de ciclos de onda armazenados no *buffer*, valor natural

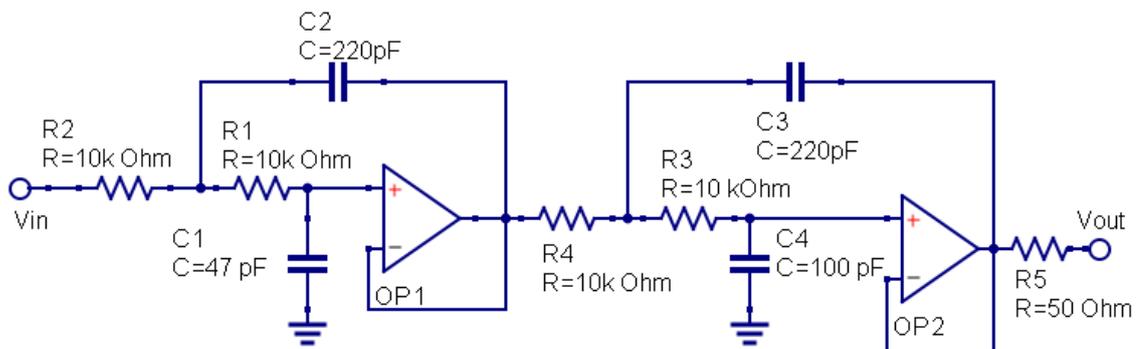
f_{clk} = frequência de *clock* do microcontrolador

ARR = período do temporizador em ciclos de *clock*

ARR é o valor armazenado no registrador de autorrecarga do temporizador. Para maiores valores de frequência, não são endereçados os 12 bits de tensão ao mesmo tempo para cada valor de tempo, o que impacta diretamente na distorção harmônica total do sinal. Para eliminar este problema, foi utilizado um filtro de reconstrução passa-baixas com frequência de corte ligeiramente superior à frequência máxima do gerador de funções (100 kHz).

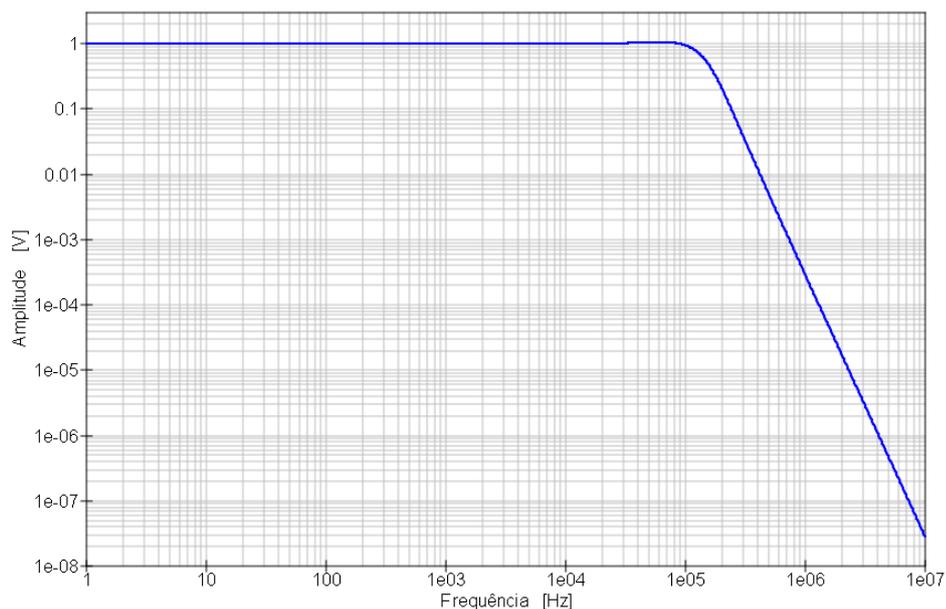
A topologia escolhida foi a Sallen-Key, assim utilizando dois filtros passa baixa (quarta ordem), onde é possível atingir 71,34 dB de atenuação na frequência a ser rejeitada (1 MHz), enquanto que para a banda utilizada a resposta é plana.

FIGURA 24 – FILTRO DE RECONSTRUÇÃO PARA O GERADOR DE SINAIS



FONTE: Os autores (2018)

FIGURA 25 - RESPOSTA EM FREQUÊNCIA DO FILTRO DE RECONSTRUÇÃO



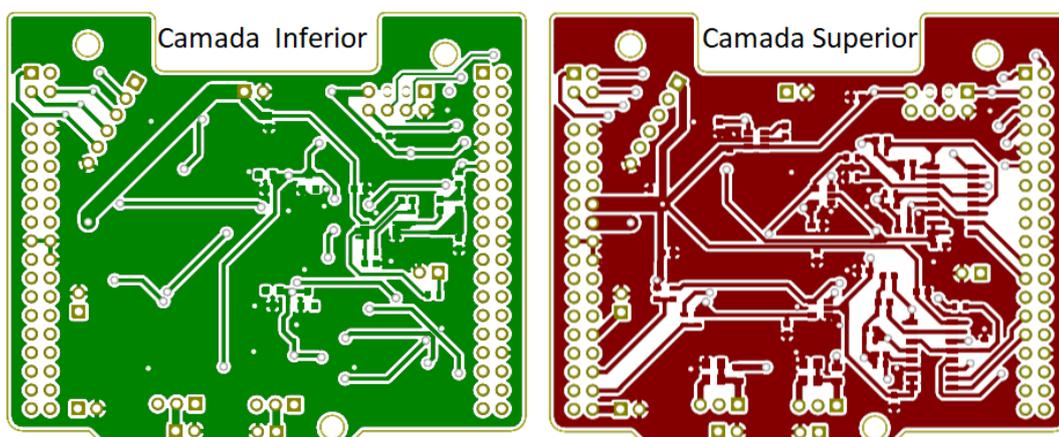
FONTE: Os autores (2018)

3.8 PLACA DE CIRCUITO IMPRESSO

Foi utilizado o *software* livre Kicad para fazer o desenho da PCI (placa de circuito impresso), onde foram colocados todos os módulos do circuito. O método escolhido para a construção da placa foi a fresagem. Este método inviabiliza fazer uma placa para o microcontrolador devido à pequena distância entre seus pinos, motivo pelo qual foi adotada a técnica de “*shield*”, onde é feita uma placa para o módulo de desenvolvimento como um todo. A placa foi construída como dupla face, possuindo, portanto, trilhas e componentes na camada superior e inferior.

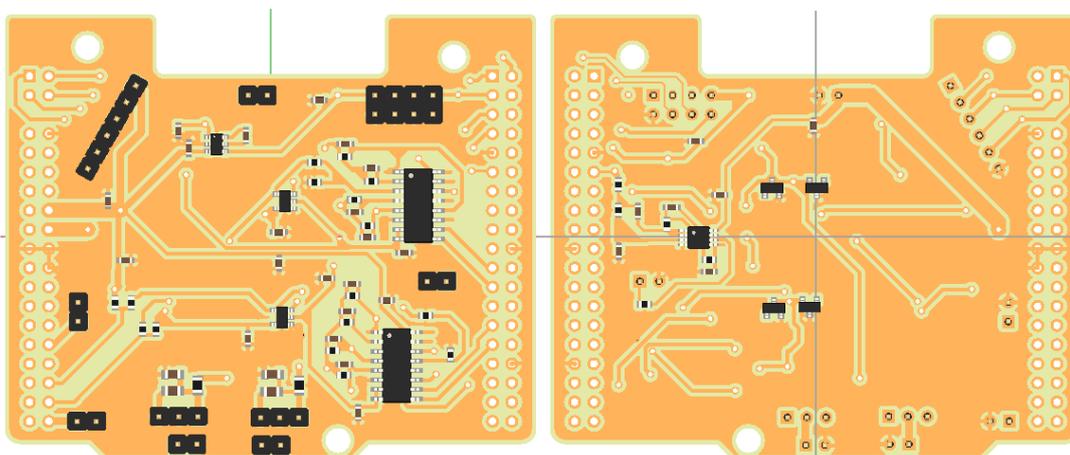
A camada inferior foi reservada para os diodos de proteção, alguns capacitores de filtro para a alimentação e o gerador de sinais em sua integridade, os demais componentes se encontram na camada superior. Utilizando a ferramenta de visualização tridimensional, obtemos a figura 27.

FIGURA 26 – LAYOUT DA PCI



FONTE: Os autores

FIGURA 27 – MODELO TRIDIMENSIONAL DA PCI, FACE SUPERIOR À ESQUERDA



FONTE: Os autores (2018)

3.9 ALIMENTAÇÃO

Como o protótipo deve ser Wi-Fi, a melhor alternativa de fonte de alimentação é uma bateria recarregável. Optou-se pelo uso de baterias de lítio, pois as mesmas possuem níveis de tensão próximos aos utilizados na placa.

A bateria escolhida foi uma célula de Li-ion de 1100 mAh, retirada de um *power bank* (carregador portátil para celulares). Os circuitos de elevação de tensão (*boost*) e de carga da bateria também foram reaproveitados deste *power bank*.

A corrente média estimada para os módulos principais é:

- STM32F303 – Cerca de 4 mA (Estimado utilizando a calculadora de consumo de potência do *software* STM32CubeMX),
- ESP8266 – 197 mA (vide *datasheet*, utilizando o modo de Wi-Fi 802.11b com potência de saída de 18.5 dBm),

- Gerador de Funções – 66 mA em curto circuito, devido à terminação de 50 Ω ,
- LEDs da placa de desenvolvimento – 12 mA,
- Restante do circuito – Inferior a 1 mA.

O que resulta em uma corrente total de 280 mA. Considerando uma margem de 20%, o tempo de vida da bateria é de:

$$t = \frac{Q}{i}$$

$$t = \frac{1100}{1,2 \cdot 280}$$

$$t = 3 \text{ h } 16 \text{ min}$$

No pior cenário, o equipamento deve ter uma autonomia maior do que 3 h.

3.10 MONTAGEM MECÂNICA

Para a montagem mecânica foi escolhido a impressão 3D de uma caixa modelada com base nas medidas dos componentes obtidos. Como a conexão das ponteiros é com conectores BNC, estes também foram modelados.

O *software* escolhido para a modelagem foi o Autodesk TinkerCad pois pode ser editado via web e gera o formato STL utilizado pela impressora 3D. A impressora utilizada foi a *XYZprinter* do LAMMI.

FIGURA 28 – VISTA ISOMÉTRICA DO MODELO DA CAIXA DE MONTAGEM



FONTE: Os autores (2018)

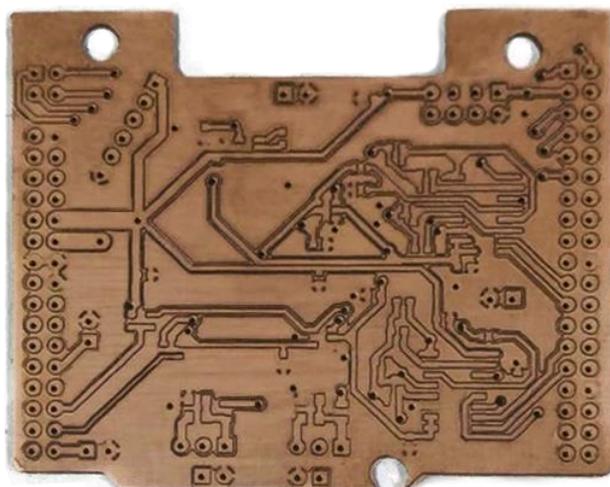
4 RESULTADOS

Os resultados obtidos foram documentados tendo como ponto de partida a placa de circuito impresso, para assim poder soldar os circuitos e validá-los

4.1 *HARDWARE*

Primeiramente, para validar os canais e gerador, foi preciso gerar a PCI, para assim soldar os componentes. Foi utilizado o método de fresagem, tendo um tempo de trabalho de aproximadamente 5 horas.

FIGURA 29 – PLACA FRESADA



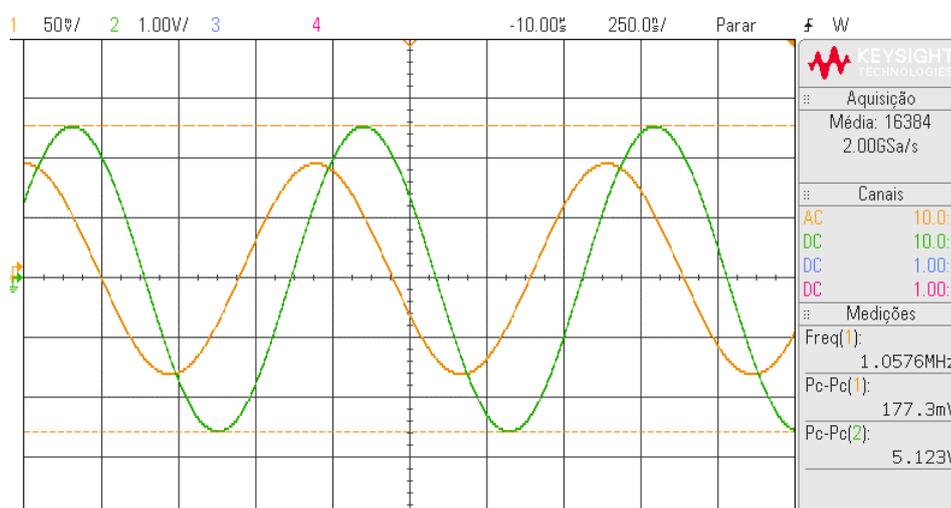
FONTE: Os Autores (2018)

4.1.1 Filtros

Após a soldagem dos componentes na placa da figura 29, foram testados os circuitos analógicos de entrada e saída. O parâmetro mais importante dessas medidas é a banda passante do sistema.

Para testar a frequência de corte dos circuitos foi utilizado o osciloscópio Agilent MSO-X 3024A, colocando seu gerador de funções na entrada, canal 1 do osciloscópio medindo a saída do circuito e canal 2 medindo o sinal original do gerador. A frequência de corte foi obtida ao se obter 70,7% do valor ideal.

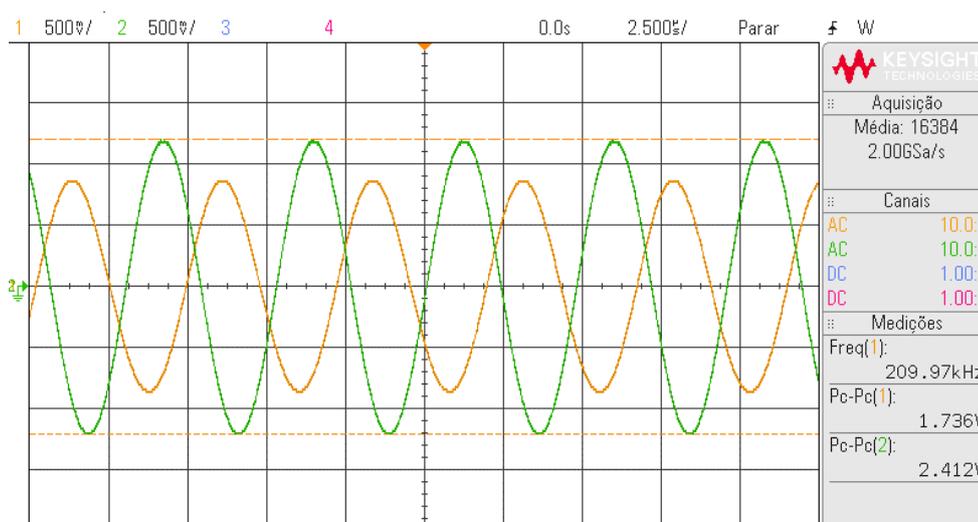
FIGURA 30 – RESPOSTA DO AMPLIFICADOR DE ENTRADA EM SUA FREQUÊNCIA DE CORTE. ENTRADA EM VERDE, SAÍDA EM LARANJA



FONTE: Os autores (2018)

Como resultado, foi obtido uma frequência de corte de 1,06 MHz para o canal de atenuação 10x na entrada, como visto na figura 30. Na figura, o traço verde representa um sinal de 5,1 V_{pp} aplicado à entrada, enquanto o traço laranja representa o sinal de saída de 177,3 V_{pp}. Nota-se que a atenuação é de 20x pois o grameador oferece uma divisão por 2 em pequenos sinais. O circuito de filtragem para o gerador de sinais foi testado de maneira similar.

FIGURA 31 – RESPOSTA DO FILTRO DE RECONSTRUÇÃO EM SUA FREQUÊNCIA DE CORTE. ONDA DE ENTRADA EM VERDE, DE SAÍDA EM LARANJA



FONTE: Os autores (2018)

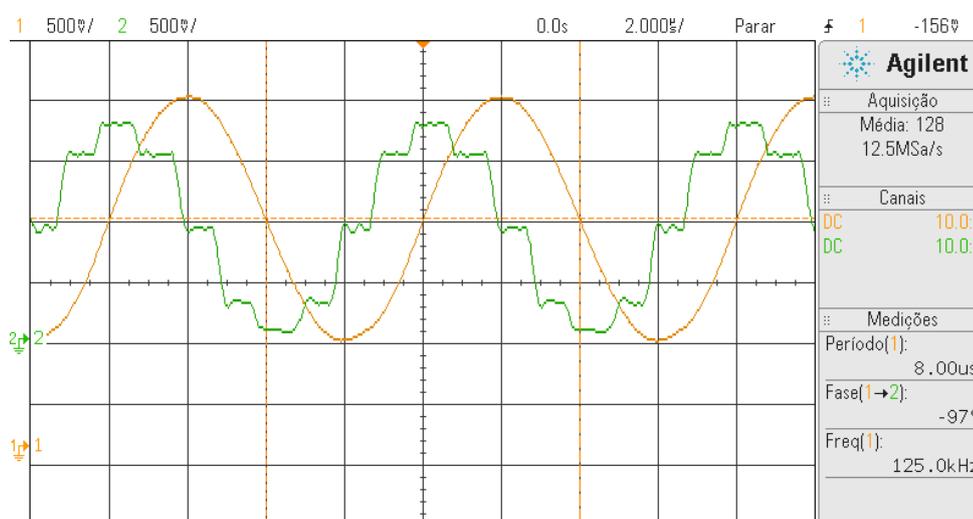
Os resultados obtidos são de uma banda plana até a frequência de 100 kHz, assim obtendo uma frequência de corte de aproximadamente 210 kHz, como é visto

na figura 31. Na figura, o traço verde representa um sinal de 2,41 V_{pp} aplicado à entrada, enquanto o traço laranja representa o sinal de saída de 1,77 V_{pp}.

Ao ligar o circuito ao gerador de funções do projeto, temos os seguintes resultados:

Foi gerada uma onda de 2 V_{pp} e 125 kHz, frequência 25% acima das especificações para ter certa margem nos limites de operação. Para o teste, foi utilizado o osciloscópio Agilent DSO-X 2002A.

FIGURA 32 – GERADOR DE FUNÇÕES EM FUNCIONAMENTO. SAÍDA NÃO TRATADA EM VERDE E APÓS FILTRO DE RECONSTRUÇÃO EM LARANJA



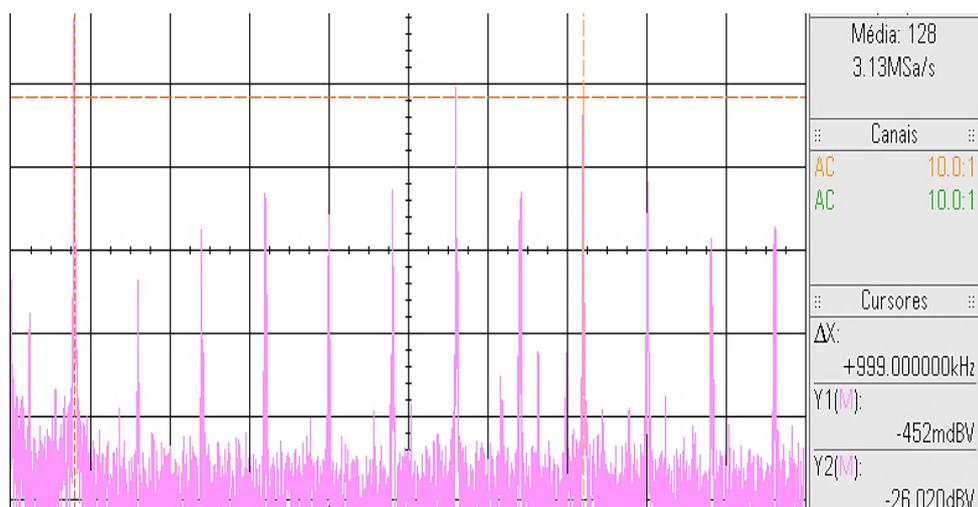
FONTE: Os autores (2018)

A figura 32 mostra o sinal do gerador de função antes (onda distorcida em verde) e depois do filtro de reconstrução (em laranja).

Calculando a FFT de cada um dos sinais, representada nas figuras 33 e 34, é possível calcular as respectivas THDs (distorção harmônica total). Antes da filtragem, o valor de THD da onda distorcida era de 29%, enquanto que após a filtragem a THD cai para apenas 1,79%. Para fins de comparação, uma onda quadrada pura possui THD de 43,5%.

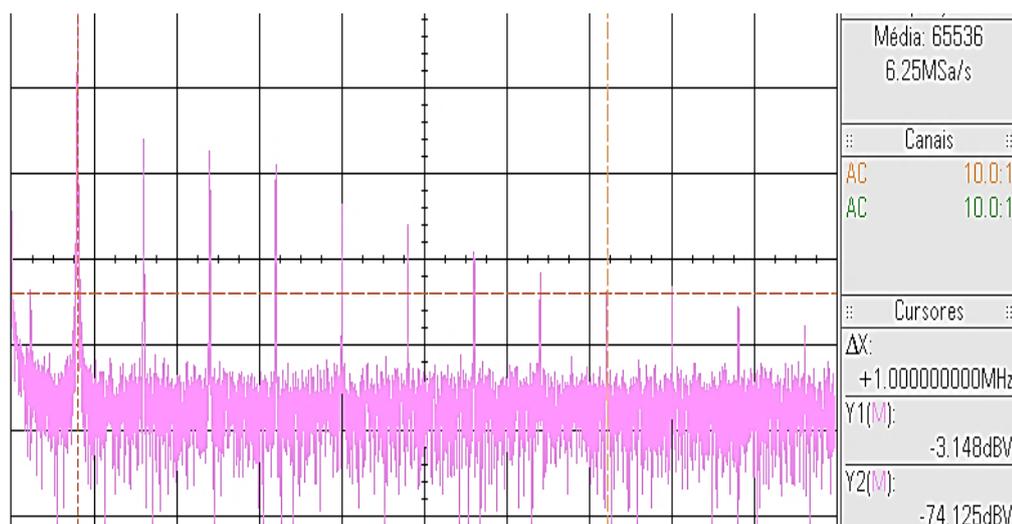
Comparando os resultados obtidos nas figuras 33 e 34, observamos uma atenuação de cerca de 44 dB para a frequência fundamental do ruído de chaveamento.

FIGURA 33 – FFT DO SINAL GERADO PELO MICROCONTROLADOR



FONTE: Os autores (2018)

FIGURA 34 – FFT DO SINAL FILTRADO

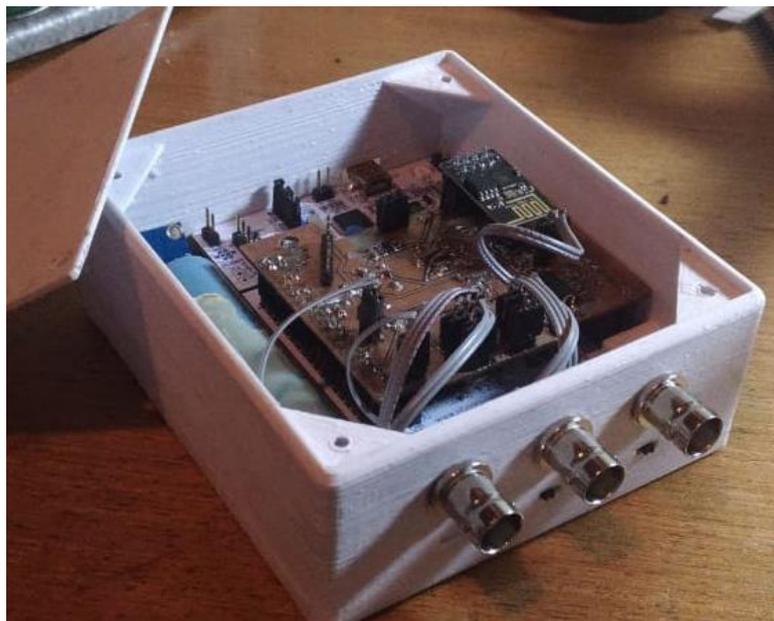


FONTE: Os autores (2018)

4.1.2 Encapsulamento

Como resultado da impressão 3D, temos que a precisão da impressora foi suficiente para o uso desejado, com algumas camadas ficando frágeis, algo que foi resolvido com aplicação de cola CA-40 nas falhas e o lixamento dessas regiões. Quanto às medidas mecânicas, todas ficaram corretas.

FIGURA 35 – WIFISCOPE COM A TAMPA SUPERIOR ABERTA



FONTE: Os autores (2018)

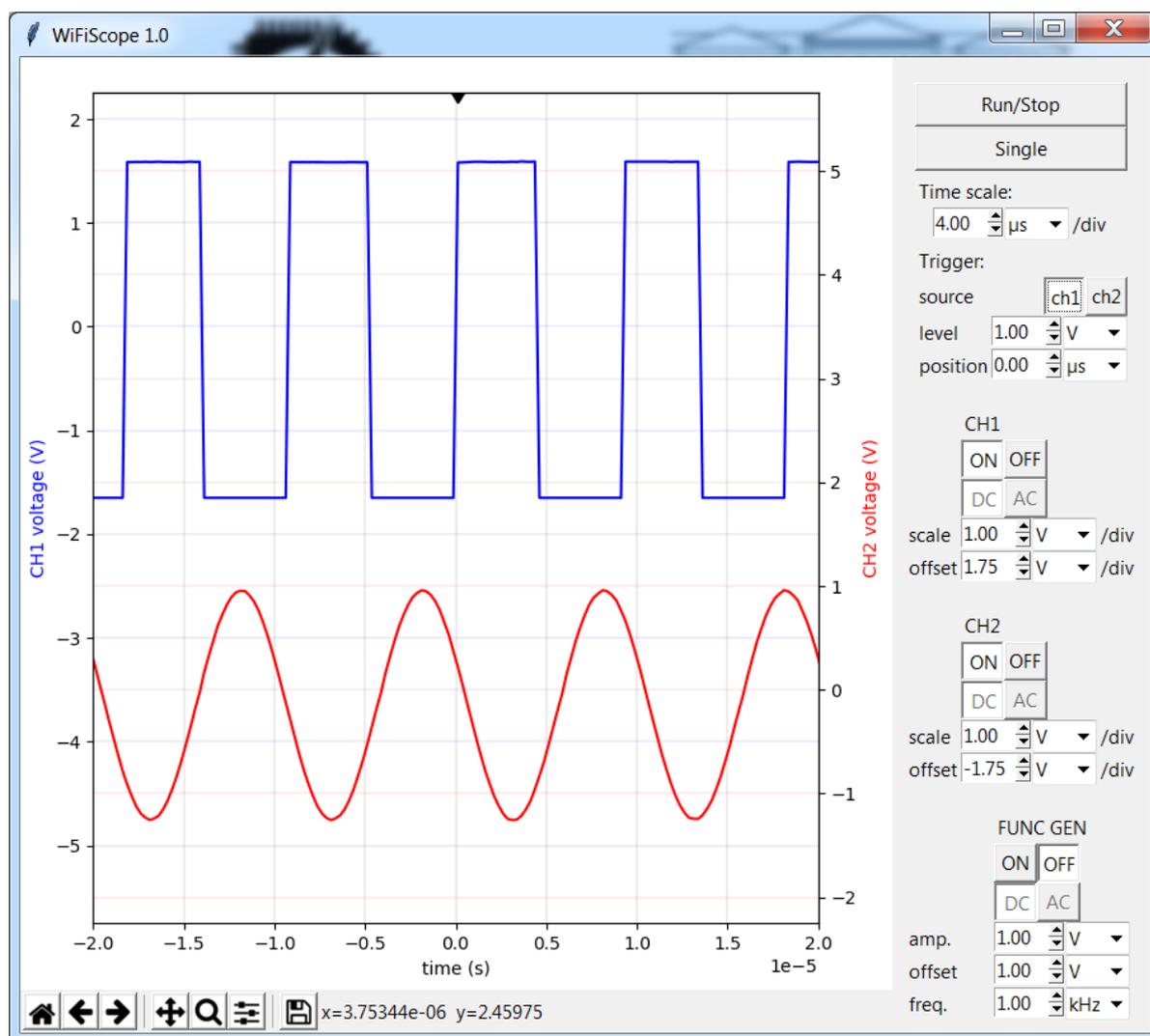
4.2 AMOSTRAGEM E ENVIO DE DADOS

O mecanismo de amostragem, reorganização dos dados e envio mostrou-se funcional. Foi atingida uma taxa de amostragem estável de 4 MHz, a uma resolução de 12 bits. O número de amostras por tela foi fixado em 2.500 para cada canal. Como cada amostra ocupa 2 bytes (variável inteira de 16 bits) e o *header* completo ocupa 16 bytes, os dados de uma tela ocupam 10.016 bytes. A máxima taxa de transferência de dados obtida na comunicação UART entre o STM32F303 e o ESP8266 foi de 2 Mb/s. O ESP8266 cumpriu bem o seu papel de intermediário entre o PC e o STM32F303. A conversão de UART para UDP se deu de maneira transparente nos dois sentidos.

4.3 SOFTWARE

O *software* cumpriu seus objetivos de apresentação das formas de onda, admissão de configurações do usuário a partir de uma interface gráfica e envio das mesmas ao osciloscópio. A recepção e envio dos dados por Wi-Fi utilizando soquete UDP mostrou-se funcional, mesmo com a não confiabilidade característica do protocolo UDP, que foi tratada com verificações na aplicação. Por exemplo, as configurações desejadas, armazenadas no PC, e as reais, armazenadas no osciloscópio, são confrontadas e reenviadas caso haja discrepância.

FIGURA 36 – INTERFACE GRÁFICA DO USUÁRIO.



FONTE: Os autores (2018)

A interface gráfica permitiu o controle do equipamento como planejado. Sua versão final pode ser acompanhada na figura 36. Os comandos implementados são listados a seguir:

- Início e parada da amostragem;
- Ajuste da escala temporal;
- Fonte do *trigger* (canal 1 ou 2);
- Nível de tensão de *trigger*;
- Posição horizontal do ponto de *trigger*;
- Canais:
 - Ativação e desativação;

- Indicação de acoplamento (controlado por uma chave no *hardware*);
- Escala de tensão;
- Deslocamento de tensão;
- Gerador de Função:
 - Ativação e desativação;
 - Deslocamento de Tensão;
 - Frequência;

A mudança de escala vertical dos canais pelo usuário é tratada por um algoritmos que decide entre uma mudança puramente gráfica e uma mudança do ganho do estágio de entrada do osciloscópio, de modo que o usuário perceba uma mudança suave da amplitude aparente da onda na tela, sem discontinuidades. Este é o comportamento observado em osciloscópios de bancada, onde a mudança de ganho é geralmente feita por chaveamento de relés, o que pode até mesmo ouvido em alguns modelos.

5 CONSIDERAÇÕES FINAIS E PERSPECTIVAS FUTURAS

Os objetivos do projeto foram cumpridos de maneira satisfatória. A banda passante obtida para o estágio de entrada chegou a superar a esperada, como mostrado na figura 30. Foi possível implementar uma comunicação Wi-Fi confiável (estável) com o computador hospedeiro. Conseguiu-se construir uma interface gráfica na qual pode-se controlar todo o equipamento, bem como da apresentação dos dados. O gerador de funções foi satisfatoriamente validado, gerando senoides com baixa distorção harmônica, inclusive em frequências superiores às almejadas. A estratégia de seleção de ganho do estágio de entrada por meio de um multiplexador analógico também foi validada com sucesso. O mecanismo de *trigger* por *hardware* apresentou um bom funcionamento, cumprindo com os objetivos de baixa latência e baixa carga de processamento no tratamento do evento de disparo.

Durante o decorrer do projeto foram encontrados alguns contratemplos, como a indisponibilidade de componentes no mercado nacional, complexidade dos circuitos e *firmwares* envolvidos e o curto prazo para o desenvolvimento do projeto.

Em âmbito comercial, o projeto pode ser transformado em um produto praticamente sem concorrência no cenário brasileiro, o que abre portas para uma pesquisa de mercado e a possível abertura de uma empresa de instrumentação.

As ideias precisam de alguma maturação para terem a confiabilidade necessária para ir ao mercado, porém, oferecem diferenciais que poucos instrumentos desta faixa de preço proporcionam.

Como perspectivas futuras, é possível otimizar o sistema de aquisição, chegando a 10 MSps com a utilização do modo intercalado de amostragem, com os 2 conversores AD que restaram.

Um algoritmo que pode ser estudado também é o de amostragem em tempo equivalente, podendo medir ondas periódicas com uma resolução igual à resolução do temporizador contador que dispara a conversão (72 MSps no nosso caso).

O gerador de sinais também pode ser melhorado, tendo controle sobre o nível DC em níveis positivos e negativos. Feito isso, a PCI poderá ser feita com processo industrial, figurando o encerramento do desenvolvimento do *hardware*.

Com o circuito concluído e adicionando algumas funcionalidades e documentações à interface de usuário, o equipamento poderá ser disponibilizado para venda.

REFERÊNCIAS

SEDRA, A. S. **Microelectronic circuits**. 5. ed. Oxford: Oxford University Press, 2004.

GARRET, Patrick H. **Advanced Instrumentation and Computer I/O Design: Defined Accuracy Decision, Control, and Process Applications**, 2ª ed. Wiley-IEEE Press, 2013.

MINER, Gayle F., COMER, David J. **Physical Data Acquisition for Digital Processing**, 1ª ed. Prentice Hall, 1992.

NOCETI FILHO, Sidney **Filtros – Seletores de Sinais**, 3ª ed. UFSC, 2003.

WILLIAMS, R. **Real-time systems development**. Oxford: Elsevier, 2006.

HICKMAN, I. **Digital Storage Oscilloscopes**. Oxford: Newnes, 1997.

JOHNSON, H. W.; GRAHAM, M. **High-speed digital design: a handbook of black magic**. Englewood Cliffs, New Jersey: Prentice Hall, 1993.

KUROSE, James F., ROSS, Keith W. **Computer Networking: A Top-Down Approach**, 6ª ed., Pearson, 2012

SILVA, A. M; USSUNA, D. A. **USBScope 2.10**. UFPR, 2011

PREDEBON, João V., BECKER, Wesley M. **Curso de Programação Para Microcontroladores STM32F0**, SEATEL UFPR 2018 – Disponível em:

<<http://bit.ly/ARMUFPR>>

STMicroelectronics. **RM0316 Reference Manual**: STM32F303xB/C/D/E, STM32F303x6/8, STM32F328x8, STM32F358xC, STM32F398xE advanced ARM®-based MCUs. 5. rev. Genebra: STMicroelectronics, 2017. Disponível em:

<https://www.st.com/content/ccc/resource/technical/document/reference_manual/4a/19/6e/18/9d/92/43/32/DM00043574.pdf/files/DM00043574.pdf/jcr:content/translations/en.DM00043574.pdf> Acesso em: 29 jul. 2018.

STMicroelectronics. **UM1786 User Manual**: Description of STM32F3 HAL and low-layer drivers. 7. rev. Genebra: STMicroelectronics, 2017. Disponível em:

<https://www.st.com/content/ccc/resource/technical/document/user_manual/a6/79/73>

[/ae/6e/1c/44/14/DM00122016.pdf/files/DM00122016.pdf/jcr:content/translations/en.DM00122016.pdf](#)> Acesso em: 29 jul. 2018.

STMicroelectronics. **UM1724 User manual**: STM32 Nucleo-64 boards. 12. rev.

STMicroelectronics, 2017. Disponível em:

<https://www.st.com/content/ccc/resource/technical/document/user_manual/98/2e/fa/4b/e0/82/43/b7/DM00105823.pdf/files/DM00105823.pdf/jcr:content/translations/en.DM00105823.pdf> Acesso em: 29 jul. 2018.

APÊNDICE – A

