

Thiago Henrique Freitas

**Projeto e simulação de blocos básicos de  
receptor de RF no tempo discreto, baseado na  
teoria de N-Path filter**

CURITIBA

2019

Thiago Henrique Freitas

## **Projeto e simulação de blocos básicos de receptor de RF no tempo discreto, baseado na teoria de N-Path filter**

Trabalho de conclusão de curso apresentado como requisito parcial para a obtenção de aprovação na disciplina TE105 - Projeto de graduação no curso de engenharia elétrica na Universidade Federal do Paraná. Orientador: Luis Henrique Assumpção Lolis, Ph. D.

Universidade Federal do Paraná

Setor Tecnologia

Engenharia Elétrica

CURITIBA

2019

# Resumo

Com a ascensão dos dispositivos de comunicação sem fio existe um interesse em técnicas que levem a uma reconfigurabilidade para diversas faixas de frequência portadora, para este fim os sistemas de comunicação mais atuais utilizam filtros BAW e SAW, e embora estes filtros apresentem boa linearidade e boa seletividade eles não são reconfiguráveis, o que traz a necessidade do uso de vários filtros. Este trabalho se propõe a desenvolver uma arquitetura *mixer-1<sup>st</sup>* a qual apresenta a técnica de filtragem N-Path que diferentemente dos filtros BAW e SAW apresenta a vantagem de ser reconfigurável, desta forma um filtro N-Path pode substituir vários filtros BAW e SAW. Neste trabalho foram desenvolvidos os blocos que compõem a arquitetura *mixer-1<sup>st</sup>* (filtro N-Path e amplificador em banda base) além do *mixer-1<sup>st</sup>* em si, na tecnologia 28 nm utilizando capacitores chaveados (usando chaves e capacitores da tecnologia CMOS) que além de realizar a filtragem do sinal também fará com que ele seja deslocado para a banda base. Os blocos do circuito foram validados isoladamente: o filtro N-Path com simulações PAC, PSS, PSP e transiente, com o intuito de validar a resposta em frequência, operação de deslocamento em frequência (*mixer*) com filtragem e casamento de impedância na entrada ( $S_{11}$ ); o amplificador de banda base com simulação AC com o intuito de encontrar o seu ganho e a sua largura de banda. O circuito *mixer-1<sup>st</sup>* completo também foi validado, usando simulação transiente para observar a operação de mixer com filtragem e observar o ganho de conversão.

**Palavras-chaves:** N-Path. Capacitores Chaveados. Receptores RF.

# Lista de ilustrações

Figura 1 – Esquemático mostrando a alta quantidade de filtros SAW no <i>Transceiver</i> MB86L13A - Fonte:adptado de (FUJITSU, 2012) . . . . .	9
Figura 2 – Representação esquemática do processo de <i>upconversion</i> e de <i>downconversion</i> do filtro passa-baixas que resulta em um filtro passa-faixa - Fonte:(Barber, 1947) . . . . .	11
Figura 3 – N-Path utilizando chaves para <i>upconversion</i> e <i>downconversion</i> - Fonte:(Franks; Sandberg, 1960) . . . . .	12
Figura 4 – Topologia N-Path substituindo os filtros pass-baixas por filtros RC - Fonte:(Klumperink; Westerveld; Nauta, 2017a) . . . . .	12
Figura 5 – Topologia N-Path substituindo os filtros passa-baixas por filtros RC - Fonte: O autor . . . . .	13
Figura 6 – Estratégia de clocks para o chaveamento do filtro N-Path - Fonte:(Klumperink; Westerveld; Nauta, 2017a) . . . . .	13
Figura 7 – Comportamento no domínio do tempo do filtro N-Path quando $f = f_s$ - Fonte:(Klumperink; Westerveld; Nauta, 2017b) . . . . .	14
Figura 8 – Comportamento no domínio do tempo do filtro N-Path quando $f = 1, 5f_s$ (comportamento de rejeição) - Fonte:(Klumperink; Westerveld; Nauta, 2017a) . . . . .	15
Figura 9 – Comportamento no domínio do tempo do filtro N-Path quando $f = 3f_s$ (comportamento de passagem de harmônicas) - Fonte:(Klumperink; Westerveld; Nauta, 2017a) . . . . .	15
Figura 10 –Espectro de frequência teórico do filtro N-Path - Fonte: o autor . . . . .	16
Figura 11 –Topologia proposta de amplificador - Fonte: o autor . . . . .	17
Figura 12 –Arquitetura na qual este trabalho se baseia - Fonte: adaptado de (Andrews; Molnar, 2010b) . . . . .	18
Figura 13 –Arquitetura que este trabalho se propõe a desenvolver - Fonte: o autor . . . . .	19
Figura 14 –Esquemático de validação do filtro N-Path - Fonte: o autor . . . . .	20
Figura 15 –Topologia de N-Path utilizada para a validação de sua resposta em frequência - Fonte: o autor . . . . .	24
Figura 16 –Resposta em frequência do filtro N-Path - Fonte: o autor . . . . .	25
Figura 17 –Validação das operações de filtragem com mixer - Fonte: o autor . . . . .	26
Figura 18 –Esquemático do filtro N-Path com carga - Fonte: o autor . . . . .	27
Figura 19 –Resultado da simulação PSP destacando o valor ótimo para a resistência $RB$ - Fonte: o autor . . . . .	28

Figura 20 –Resposta do <i>mixer-1<sup>st</sup></i> a) antes e b) depois do amplificador - Fonte: o autor . . . . .	29
Figura 21 –Operação de mixer e filtragem para o <i>mixer-1<sup>st</sup></i> - Fonte: o autor . . . . .	30

# Lista de tabelas

Tabela 1 – Protocolos de comunicação e suas respectivas frequências (POTHU-GANTI; CHITNENI, 2014) . . . . .	8
Tabela 2 – Parâmetros do amplificador de banda base . . . . .	28

# Lista de abreviaturas e siglas

AC	Alternating Current
BAW	Bulk Acoustic Wave
CMOS	Complementary Metal Oxide Semiconductor
LNA	Low Noise Amplifier
NMOS	N-Metal Oxide Semiconductor
PAC	Periodic AC
PMOS	P-Metal Oxide Semiconductor
PSP	Periodic S-Parameter
PSS	Periodic Steady State
Q	Fator de qualidade
RF	Radio Frequência
$S_{11}$	Parâmetro-S 11
SAW	Surface Acoustic Wave
SC	Switched Capacitor
SDR	Software Defined Radio

# Sumário

<b>1</b>	<b>Introdução</b>	<b>8</b>
1.1	Contexto e motivação	8
1.2	Objetivo geral	9
1.3	Objetivos específicos	9
1.4	Estrutura do documento	10
<b>2</b>	<b>Revisão da literatura</b>	<b>11</b>
2.1	Filtro N-Path	11
2.2	Amplificador de banda base	16
2.3	Mixer 1 <sup>st</sup>	18
<b>3</b>	<b>Metodologia</b>	<b>20</b>
3.1	Validação do filtro N-Path	20
3.2	Projeto do filtro N-Path	21
3.3	Obtenção dos parâmetros do amplificador de banda base	22
3.4	Projeto do amplificador	22
3.5	Validação do <i>mixer-1<sup>st</sup></i>	22
3.6	Projeto do <i>mixer-1<sup>s</sup></i>	23
<b>4</b>	<b>Simulação e resultado</b>	<b>24</b>
4.1	Filtro N-Path	24
4.2	Arquitetura <i>mixer-1<sup>st</sup></i> completa	28
	<b>Conclusão</b>	<b>31</b>
	<b>Referências</b>	<b>32</b>

# 1 Introdução

## 1.1 Contexto e motivação

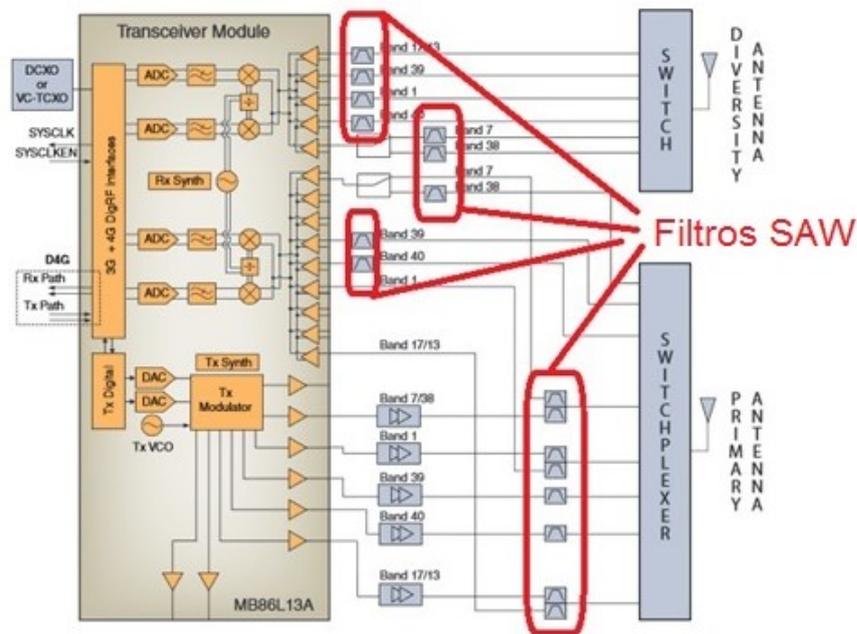
Os dispositivos de comunicação sem fio se tornam cada vez mais presentes na sociedade atual, e com este aumento do número de dispositivos o número de protocolos de comunicação, que operam em diferentes frequências, também aumenta. Desta forma é almejado que o receptor RF seja reconfigurável para todos estes protocolos. A necessidade desta reconfigurabilidade de frequências pode ser observada na tabela 1 que apresenta alguns dos protocolos sem fio mais utilizados e suas diferentes frequências de operação.

Tabela 1: Protocolos de comunicação e suas respectivas frequências (POTHUGANTI; CHITNENI, 2014)

Protocolo	Frequência
Bluetooth	2,4 GHz
ZigBee	868/915 MHz; 2,4 GHz
Wi-Fi	2,4 GHz; 5 GHz
GSM	900 MHz
LTE	700MHz; 1,8 GHz; 2,6 GHz

Os receptores RF reconfiguráveis mais atuais utilizam filtros BAW e SAW, estes filtros apresentam boa linearidade e boa seletividade entretanto eles não são reconfiguráveis tornando necessária a utilização de muitos destes filtros (Klumperink; Westerveld; Nauta, 2017a), além do fato que estes filtros quando comparados a soluções que façam a utilização de tecnologias CMOS integradas apresentam desvantagens em custo e em área ocupada (Klumperink; Westerveld; Nauta, 2017b). A figura 1 apresenta o *transceiver* MB86L13A, e é possível observar a grande quantidade de filtros SAW presentes no receptor devido à falta de reconfigurabilidade dos elementos de filtragem.

Figura 1: Esquemático mostrando a alta quantidade de filtros SAW no *Transceiver* MB86L13A - Fonte: adaptado de (FUJITSU, 2012)



Atualmente tem-se também o que se conhece como rádio definido por software (SDR) que permite que todos os parâmetros do enlace de rádio frequência sejam reprogramáveis, devido ao fato de que vários elementos do enlace que eram implementados em *hardware* passem a ser implementados em software (Andrews; Molnar, 2010b). Entretanto a interface física de conexão da antena e em consequência os filtros utilizados nestes receptores ainda são difíceis de reconfigurar (filtros BAW e SAW também são utilizados nestas arquiteturas) (ANDREWS, 2012).

A solução apresentada neste trabalho faz uso de receptores baseados na filtragem N-Path que apresenta boa reconfigurabilidade, bom fator de qualidade  $Q$ , além de fazer uso de tecnologia CMOS integrada.

## 1.2 Objetivo geral

Este trabalho tem como principal meta o desenvolvimento e entendimento de um receptor *mixer-1<sup>st</sup>* cuja arquitetura é baseada no circuito apresentado por Andrews e Molnar (2010b), e a validação a nível de processamento de sinal da operação de filtragem e deslocamento em frequência.

## 1.3 Objetivos específicos

Uma vez estabelecido o objetivo final de desenvolver uma arquitetura *mixer-1<sup>st</sup>* são estabelecidos os seguintes objetivos específicos:

- Fazer a revisão da literatura e do estado da arte dos receptores baseados em filtros N-Path e em *mixer-1<sup>st</sup>*;
- Desenvolver o filtro N-Path a nível de esquemático na plataforma Cadence Virtuoso o filtro N-Path;
- Desenvolver o amplificador de banda base, também a nível de esquemático e também na plataforma Cadence Virtuoso;
- Realizar testes utilizando a arquitetura completa do *mixer-1<sup>st</sup>*, validando seletividade, filtragem e conversão em frequência.

## 1.4 Estrutura do documento

A primeira parte do documento consiste na revisão da literatura, nesta seção será realizado um estudo bibliográfico de cada um dos blocos que compõem a arquitetura *mixer-1<sup>st</sup>* completa (filtro N-Path e amplificador de banda base) incluindo uma revisão do *mixer-1<sup>st</sup>* em si. Será explicado o funcionamento de cada um dos blocos e as arquiteturas a serem utilizadas.

A segunda parte é a metodologia que explicará como será validado cada bloco e a arquitetura completa e também explica o processo utilizado para o projeto de cada bloco, partindo dos parâmetro do bloco que se deseja alcançar.

O capítulo seguinte consiste na simulação e nos resultados obtidos, mostrando os valores dos parâmetros de cada elemento do circuito e apresentando resultados usados para validar o comportamento de cada bloco e do circuito completo.

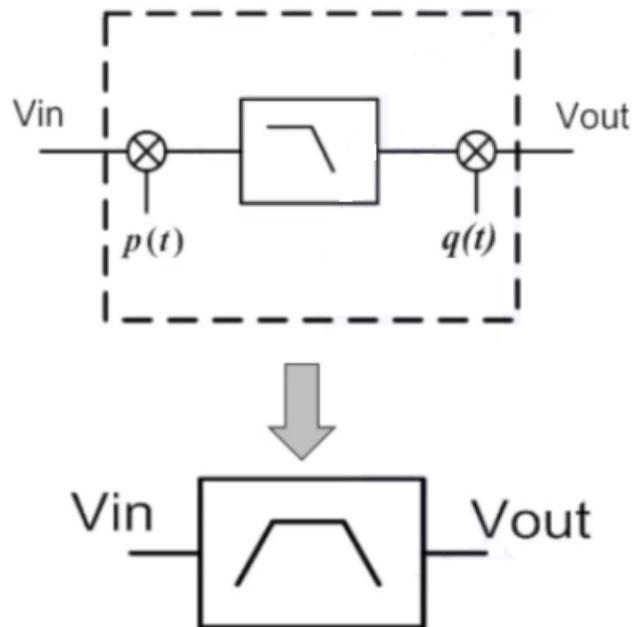
Por fim apresenta-se a conclusão, na qual será feito um agregado do que foi alcançado pelo trabalho e apresentará perspectivas de trabalhos futuros.

## 2 Revisão da literatura

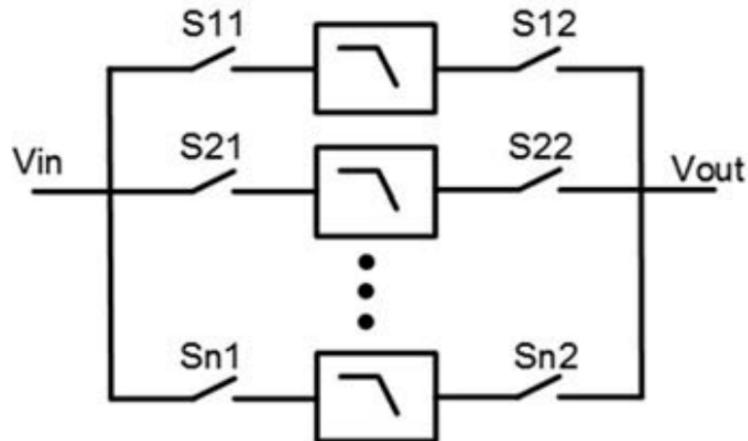
### 2.1 Filtro N-Path

A ideia inicial do filtro N-Path consiste em tomar um filtro passa-baixas, levá-lo para uma frequência mais alta (*upconversion*) e em seguida trazê-lo novamente para uma frequência mais baixa (*downconversion*) (Barber, 1947) e isto faz com que o filtro que antes era passa-baixas torne-se um passa-faixa. A figura 2 apresenta esquematicamente esta operação.

Figura 2: Representação esquemática do processo de *upconversion* e de *downconversion* do filtro passa-baixas que resulta em um filtro passa-faixa - Fonte:(Barber, 1947)



A primeira topologia de N-Path que utiliza capacitores chaveados foi apresentada por Franks e Sandberg (1960), os processos de *upconversion* e *downconversion* são realizados por chaves, como é apresentado na figura 3.

Figura 3: N-Path utilizando chaves para *upconversion* e *downconversion* - Fonte:(Franks; Sandberg, 1960)

Ainda usando como referência o filtro N-Path apresentado na figura 3 é possível trocar os filtros passa-baixas por filtros RC, e é possível usar o caso no qual o deslocamento em frequência de *upconversion* e *downconversion* seja o mesmo isto faz com que as chaves que chaveiam os mesmos filtros passa-baixas apresentem o mesmo comportamento (fechadas juntas e abertas juntas;  $S_{i1} = S_{i2}$  na figura 3), assim é possível remover um dos ramos de chaves (Franks; Sandberg, 1960). A figura 4 apresenta a topologia N-Path na qual os filtros passa-baixas foram substituídos por filtros RC, enquanto a figura 5 remove o ramo de chaves à direita dos capacitores e o sinal filtrado é obtido no nó  $V_x$ , ambos os filtros apresentam o mesmo comportamento.

Figura 4: Topologia N-Path substituindo os filtros pass-baixas por filtros RC - Fonte:(Klumperink; Westerveld; Nauta, 2017a)

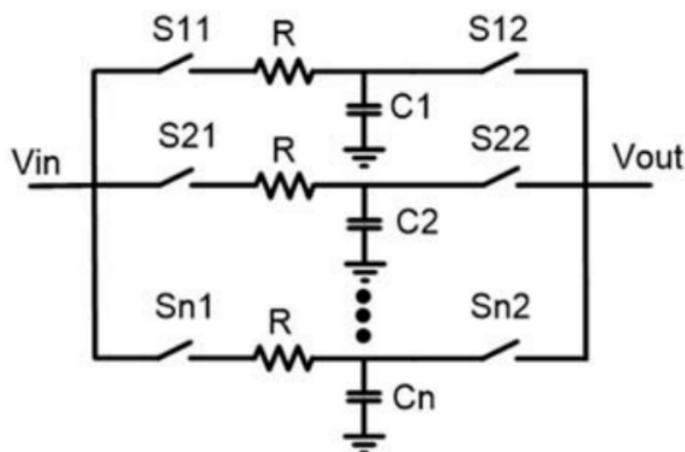
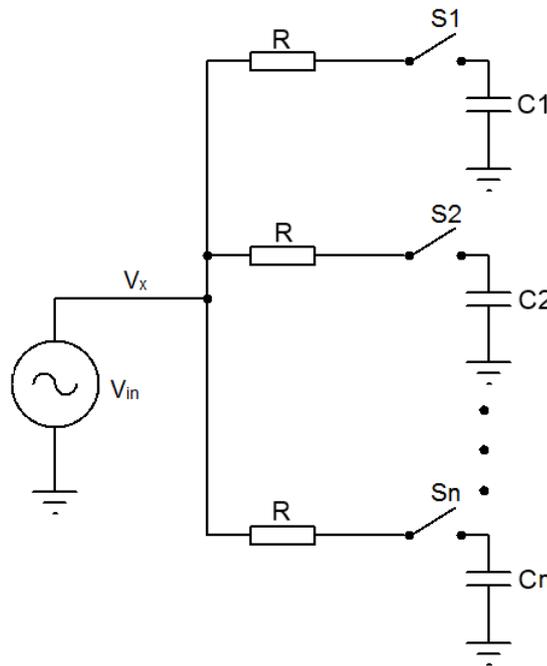
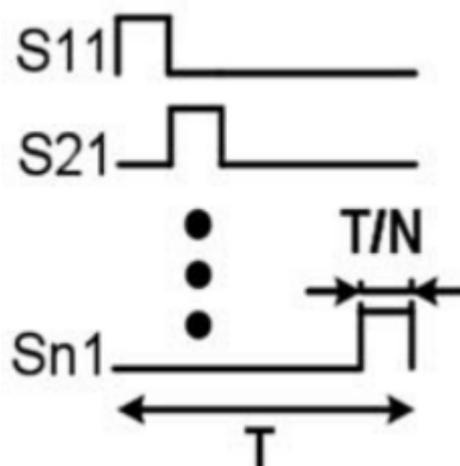


Figura 5: Topologia N-Path substituindo os filtros passa-baixas por filtros RC - Fonte: O autor



Assim tem-se a topologia mais básica utilizada para os filtros N-Path. O chaveamento do filtro se comporta de forma que o ciclo total de clock é dividido para o chaveamento de cada capacitor individualmente, os capacitores são chaveados em sequência e nunca devem estar fechados ao mesmo tempo (Klumperink; Westerveld; Nauta, 2017a), a figura 6 apresenta a estratégia de *clocks* utilizada para o N-Path.

Figura 6: Estratégia de clocks para o chaveamento do filtro N-Path - Fonte:(Klumperink; Westerveld; Nauta, 2017a)

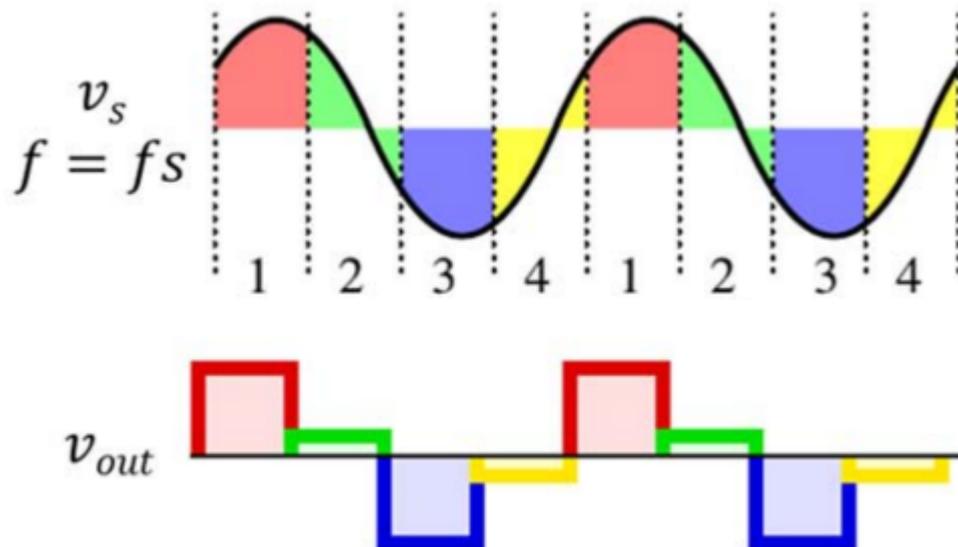


Como mencionado anteriormente os filtros N-Path são filtros passa-baixas que podem ser reconfiguráveis, o entendimento do seu funcionamento torna-se mais acessível observando-o no domínio do tempo e atribuindo ao filtro um valor fixo de 4-Path (quatro ramos capacitores/chaves). Para o funcionamento correto do filtro também é importante

que a constante de tempo RC seja alta (RC muito maior que o tempo no qual a chave fica fechada,  $T_{on}$ )

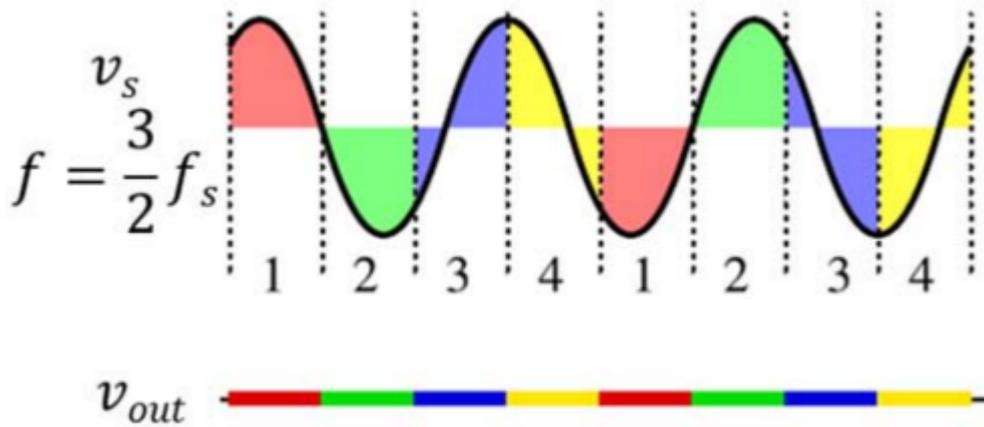
Considera-se primeiramente o caso no qual o valor da frequência de chaveamento,  $f_s$ , é igual à frequência que está na entrada do filtro,  $f$ . No primeiro ciclo cada capacitor armazenará um pequeno valor de carga, devido à alta constante de tempo RC, no segundo ciclo cada capacitor terá em sua entrada o mesmo valor de tensão da frequência de entrada do primeiro ciclo, devido ao fato de que a frequência de amostragem é igual à frequência de entrada o que faz com que dois pontos de mesma tensão na entrada estejam separados por um período, e este período é igual ao período de amostragem. Desta forma é possível perceber que para  $f = f_s$  cada capacitor amostrará sempre o mesmo ponto da entrada, assim depois de vários ciclos de amostragem o valor em cada capacitor tenderá ao valor médio do respectivo ponto de tensão que cada um amostra, logo o filtro aceita a frequência cujo valor é igual à frequência de amostragem (Klumperink; Westerveld; Nauta, 2017b). A figura 7 apresenta esta operação.

Figura 7: Comportamento no domínio do tempo do filtro N-Path quando  $f = f_s$  - Fonte:(Klumperink; Westerveld; Nauta, 2017b)



Agora considera-se que a frequência de amostragem é diferente da frequência na entrada do filtro, isto faz com que o capacitor não amostrasse o sinal sempre no mesmo valor de tensão, em alguns ciclos será amostrado um valor de tensão positiva e em outros valores de tensão negativo, assim após vários ciclos de *clock* o valor da tensão em cada um dos capacitores tenderá a zero, desta forma é possível perceber que o filtro rejeita frequências diferentes da frequência de amostragem. A figura 8 apresenta o sinal de entrada e o sinal na saída do filtro para  $f = 1,5f_s$  que é o valor da frequência de entrada que apresenta a melhor rejeição (embora os outros valores de frequência diferentes da frequência de amostragem não tendam exatamente a zero ainda sim existe rejeição)

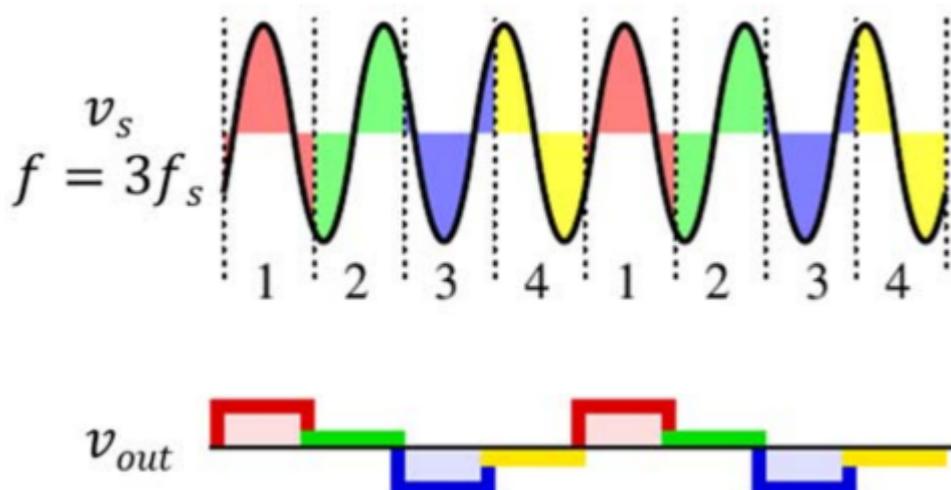
Figura 8: Comportamento no domínio do tempo do filtro N-Path quando  $f = 1,5f_s$  (comportamento de rejeição) - Fonte:(Klumperink; Westerveld; Nauta, 2017a)



Desta forma é possível perceber que o filtro N-Path aceita a frequências que sejam iguais a frequência de amostragem e rejeita as que são diferentes da frequência de amostragem. Isto faz com que o N-Path seja um filtro passa-faixas que pode ser reconfigurado, bastando para isto alterar a frequência de amostragem.

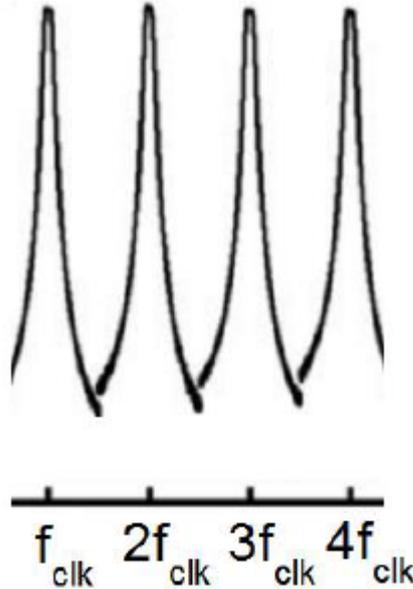
Estretanto este método de funcionamento também apresenta uma desvantagem: se a frequência de entrada do filtro for igual a um múltiplo inteiro da frequência de amostragem o filtro também aceitará esta frequência, pois pontos de mesmo valor na entrada acontecem a cada período ou a cada múltiplo dele, assim harmônicas da frequência de amostragem também fazem com que os capacitores amostram sempre a entrada em um mesmo ponto, fazendo com que o filtro aceite também estas harmônicas. A figura 9 apresenta as tensões de entrada e saída no domínio do tempo para uma situação na qual a frequência de entrada é harmônica da frequência de amostragem (neste caso  $f = 3f_s$ ).

Figura 9: Comportamento no domínio do tempo do filtro N-Path quando  $f = 3f_s$  (comportamento de passagem de harmônicas) - Fonte:(Klumperink; Westerveld; Nauta, 2017a)



Uma vez entendido quais frequências o filtro rejeita e quais ele aceita é possível conhecer o espectro de frequência do N-Path, que é apresentado na figura 10, como esperado ele seleciona a frequência de amostragem e suas harmônicas.

Figura 10: Espectro de frequência teórico do filtro N-Path - Fonte: o autor



Algo que também deve ser observado no N-Path é o fato do deslocamento em frequência ser realizado pelo próprio N-Path (devido à operação de *downconversion* realizada no filtro passa-baixas também deslocar o sinal da entrada), esta operação é de extrema importância em arquiteturas de *mixer-1<sup>st</sup>* (Yang; Andrews; Molnar, 2015) como a que é apresentada neste projeto.

Por fim é possível apresentar a expressão que apresenta o valor da largura de banda do filtro N-Path (frequências nas quais a diferença para a frequência de valor mais alto é de  $3dB$ ) (Klumperink; Westerveld; Nauta, 2017b):

$$BW_{-3dB} = \frac{1}{\pi NRC}, \quad (2.1)$$

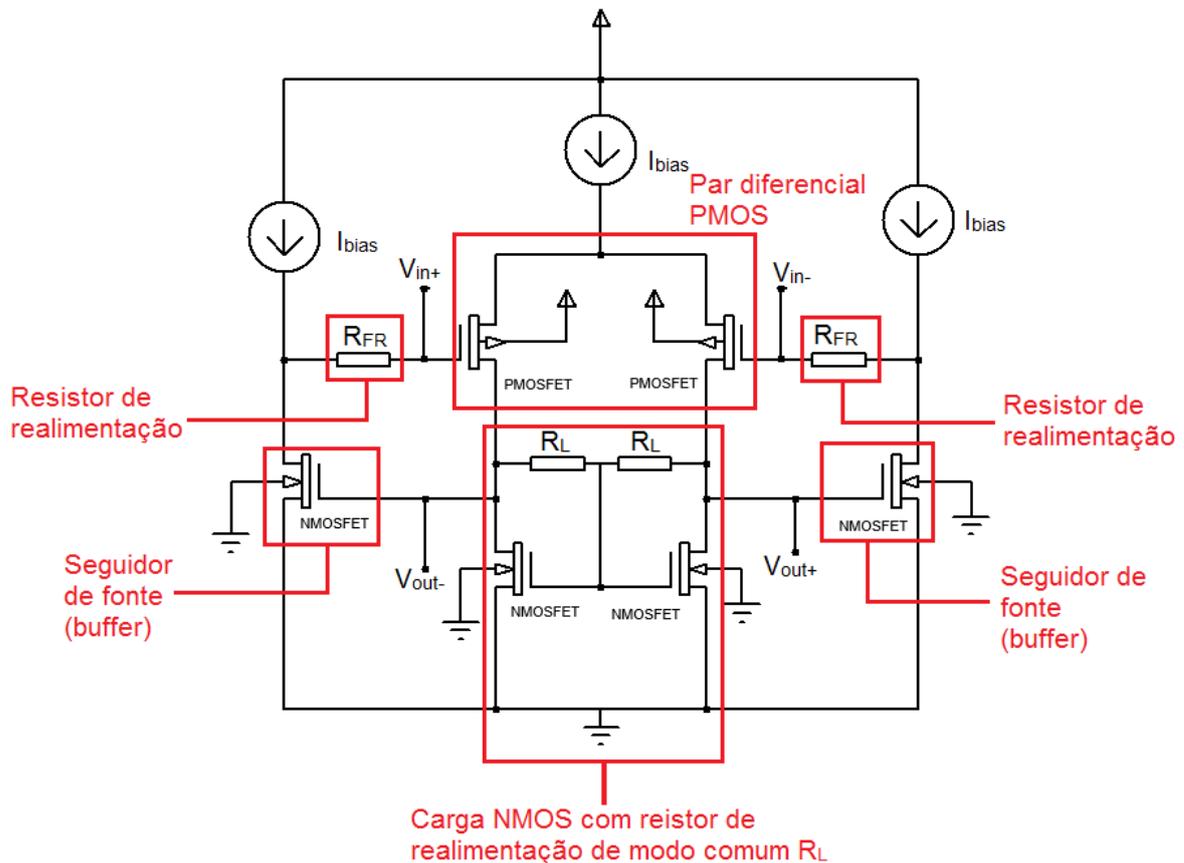
a partir desta equação é possível inferir que a largura de banda independe da frequência central, e isto faz com que quanto maior a frequência central maior será o fator de qualidade ( $Q = \frac{f_s}{BW_{-3dB}}$ ), algo que não é encontrado na maioria dos filtros (apresentam fator de qualidade fixo, fazendo que quanto maior a frequência central maior a largura de banda).

## 2.2 Amplificador de banda base

A etapa que segue o filtro N-Path é o amplificador de banda base, este amplificador receberá o sinal já deslocado em frequência, logo a sua largura de banda não necessita

ser muito grande, entretanto é necessário que ele apresente baixo ruído. Para este fim é utilizado o amplificador apresentado na figura 11, que mostra o seu esquemático e aponta cada um dos "subblocos" que o compõem, esta topologia é utilizada por [Andrews e Molnar \(2010b\)](#) no desenvolvimento de sua arquitetura (na qual este trabalho se baseia).

Figura 11: Topologia proposta de amplificador - Fonte: o autor



Para o melhor entendimento deste amplificador deve-se observar cada um dos blocos. O primeiro bloco é o par diferencial PMOS, ele é o bloco do sistema que amplifica o sinal, esta topologia é uma topologia clássica de amplificadores com a diferença que são usados transistores de canal longo com o intuito de diminuição de ruído; a alteração do valor da largura deste transistor implica diretamente no ganho do amplificador completo.

O segundo bloco é a carga ativa NMOS com resistores de realimentação de modo comum, a utilização de cargas ativas para rejeição de modo comum é uma técnica muito conhecida na literatura ([SEDRA; SMITH, 2000](#)), entretanto esta carga ativa tem uma alteração que é a presença dos resistores de realimentação de modo comum, estes resistores afetam diretamente o ganho do amplificador, em [Andrews e Molnar \(2010b\)](#) e são utilizados com o intuito de alterar o ganho do amplificador dentro de uma faixa, tornando-o assim um amplificador de ganho programável.

O terceiro bloco são os *buffers*, que consiste em apenas um transistor PMOS na configuração dreno comum que tem como intuito entregar uma melhor resistência de saída

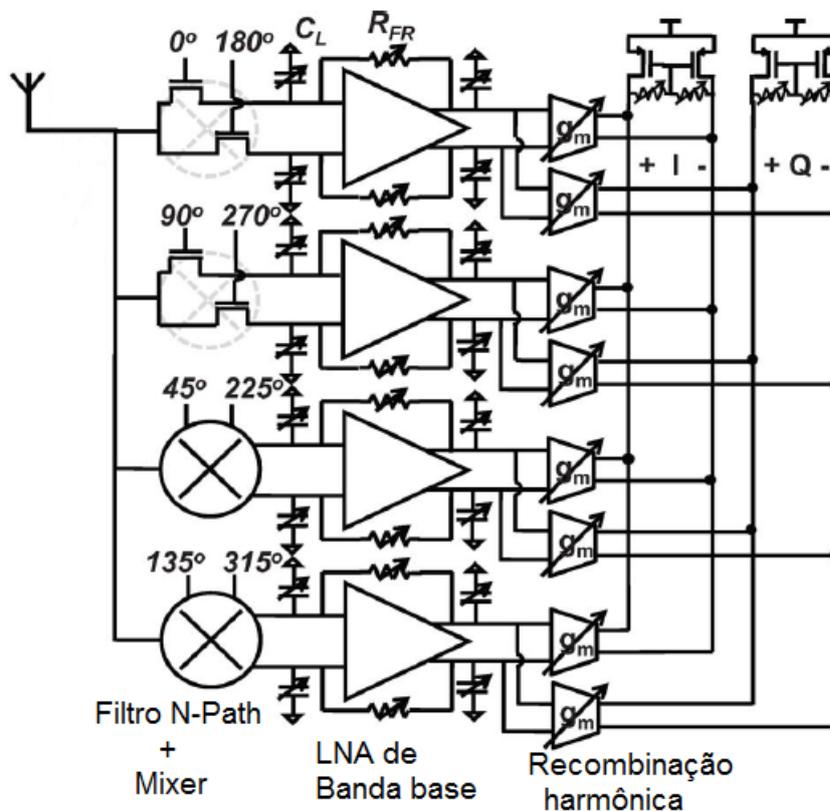
para o amplificador e mantém o mesmo nível de tensão, e isto é importante devido ao último bloco do amplificador, que é a realimentação que conecta um resistor de uma das saídas do amplificador à uma de suas entradas, este resistor é importante para o controle da resistência de entrada do amplificador (ANDREWS, 2012).

## 2.3 Mixer 1<sup>st</sup>

O primeiro bloco do circuito *mixer-1<sup>st</sup>* é um filtro N-Path que realizará as operações de filtragem e deslocamento em frequência (*mixer*) antes da amplificação (o nome *mixer-1<sup>st</sup>* é dado devido a esta característica). O bloco de filtragem é seguido de um amplificador de banda base que receberá o sinal já convertido em frequência e irá amplificá-lo, este amplificador deve ter impedância de entrada que traga à arquitetura completa o melhor valor de  $S_{11}$ .

O circuito de *mixer-1<sup>st</sup>* aqui desenvolvido é baseado na arquitetura apresentada em Andrews e Molnar (2010b), cuja arquitetura desenvolvida pode ser observado na figura 12.

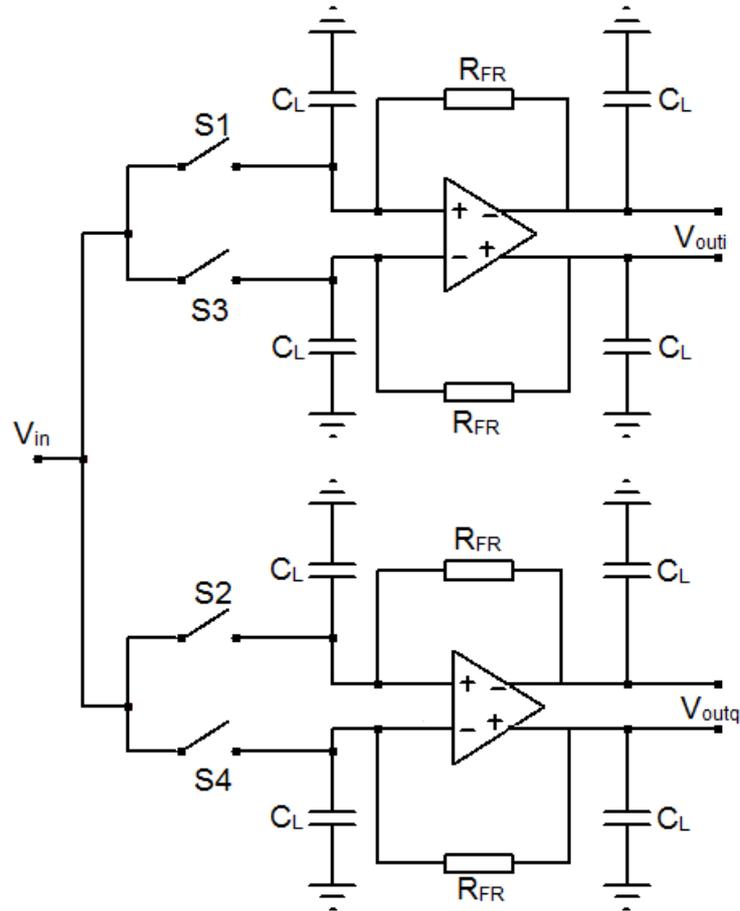
Figura 12: Arquitetura na qual este trabalho se baseia - Fonte: adaptado de (Andrews; Molnar, 2010b)



O circuito desenvolvido neste trabalho não apresenta a etapa de recombinação harmônica uma vez que esta etapa seria utilizada caso fosse desejado realizar o tratamento complexo do sinal, algo que foge o escopo deste trabalho. O circuito apresentado em

Andrews e Molnar (2010b) é um *mixer-1<sup>st</sup>* com filtro N-Path que pode ser utilizado como 4-Path ou 8-Path, já o circuito deste trabalho operará apenas como 4-Path, após realizadas as adaptações do circuito apresentado na figura 12 é possível apresentar a arquitetura que este trabalho se propõe a desenvolver, isto é apresentado na figura 13.

Figura 13: Arquitetura que este trabalho se propõe a desenvolver - Fonte: o autor

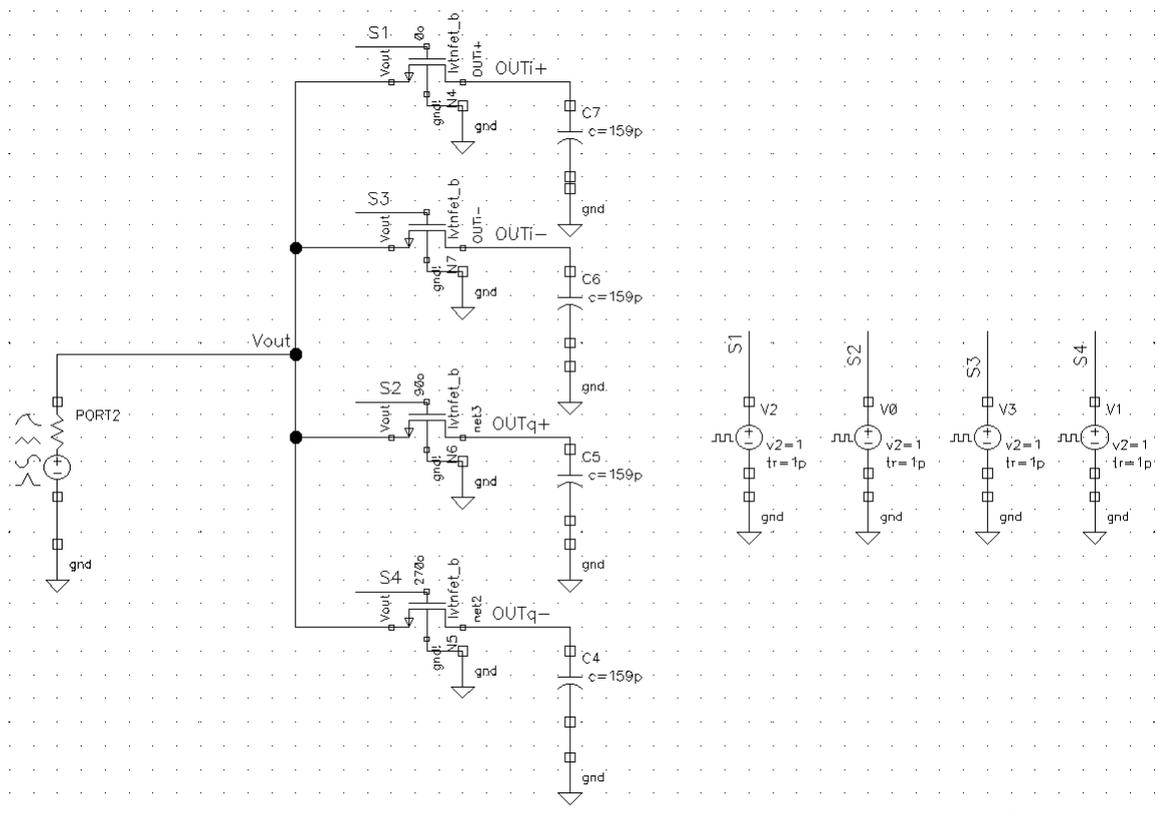


## 3 Metodologia

### 3.1 Validação do filtro N-Path

O filtro N-Path foi desenvolvido na plataforma Cadence Virtuoso usando transistores NMOS da tecnologia  $28nm$  como chaves, capacitores ideais (retirados da biblioteca *analogLib*), para o chaveamento foram usadas fontes de onda quadrada (fonte *vpulse* da biblioteca *analogLib*) e o elemento *port* também da biblioteca *analogLib* para representar as frequências de entrada. Os valores de potência na entrada serão de  $-40dBm$ , uma vez que este é um valor condizente com a potência de um sinal proveniente da antena chegando no filtro. A figura 14 mostra esquemático utilizado para a validação do circuito.

Figura 14: Esquemático de validação do filtro N-Path - Fonte: o autor



O primeiro parâmetro que é extraído é a resposta em frequência do filtro para isto é usada uma simulação PSS em conjunto com uma simulação PAC, a simulação PAC tem a mesma função da simulação AC comum (varrer uma faixa de frequência e mostrar o comportamento do circuito para cada uma destas frequências), entretanto diferentemente da simulação AC ela pode ver variações do circuito no tempo (algo que é importante para o circuito deste trabalho devido aos *clocks*) e com isto torna-se possível obter o espectro

mesmo que haja deslocamento em frequência. A simulação PAC trabalha em conjunto com a simulação PSS para a obtenção da resposta em frequência.

Outro ponto que se deseja validar é a operação de mixer e filtragem concomitantemente, para isto usa-se o mesmo esquemático com a diferença que nesta etapa serão colocados dois tons senoidais de mesma amplitude na entrada do filtro, um tom estará na banda passante do filtro enquanto a outra estará na sua faixa de rejeição, e será realizada uma simulação transiente (simulação no domínio do tempo) seguida de uma transformada de Fourier (implementada usando a função  $dft()$ ); ambas as operações são realizadas no Cadence Virtuoso. Isto fará com que na saída sejam observados os dois tons deslocados em frequência (devido a operação de mixer) e o tom senoidal que estava na banda de rejeição do filtro deverá estar mais atenuado que o outro (devido a operação de filtragem). As saídas deslocadas em frequência são obtidas nos capacitores (diferentemente da operação apenas de filtragem N-Path que é tomada no nó  $V_x$ ) e estas saídas se combinam em duas saídas diferenciais: uma em quadratura e outra em fase, a saída em fase é obtida a partir da diferença das tensões dos capacitores  $C1$  e  $C3$  enquanto a saída em quadratura é obtida da diferença entre as tensões dos capacitores  $C2$  e  $C4$

O último parâmetro a ser validado é o parâmetro  $S_{11}$ , que é o parâmetro que qualifica o casamento de impedâncias na entrada do filtro. Para este caso será utilizada a simulação PSP, igualmente à simulação PAC esta simulação trabalha em conjunto com a simulação PSS para obter o resultado. O parâmetro  $S_{11}$  será obtido para diversos valores de resistores de carga e será escolhido o valor da carga que imponha o melhor  $S_{11}$  e este valor de carga será utilizado como resistência de entrada do amplificador que entrará na saída do N-Path.

## 3.2 Projeto do filtro N-Path

Para o projeto do N-Path dois parâmetros em especial devem ser observados: frequência central e largura de banda. O primeiro parâmetro a ser obtido para o filtro é a sua frequência central, este valor é definido pela frequência de amostragem das chaves.

O segundo parâmetro é a largura de banda, para o cálculo deste valor são necessários os valores da capacitância e da resistência do N-Path. Primeiramente deve-se escolher um valor para a largura de banda, em seguida deve ser arbitrariamente escolhido o valor da capacitância ou da resistência, este trabalho opta por arbitrar o valor da resistência pois este valor implicará no tamanho dos transistores de chave (a resistência da chave fechada será usada como resistência do N-Path), o valor da resistência deve apresentar um compromisso: não pode ser muito alto de forma a atenuar o sinal (uma vez que haveria um divisor de tensão que levaria maior parte do sinal ao resistor caso sua resistência seja muito grande e deseja-se que a maior parte da tensão esteja no capacitor) e não pode ser

muito baixa pois isto levaria a um valor de  $W$  do transistor muito alto e a uma capacitância muito alta. Uma vez escolhido o valor da resistência é possível deduzir o valor da capacitância que leve ao valor escolhido de largura de banda usando a equação 2.1.

### 3.3 Obtenção dos parâmetros do amplificador de banda base

O amplificador de banda base será validado utilizando a simulação AC da plataforma Cadence Virtuoso, esta simulação coloca uma fonte de corrente alternada na entrada do componente e a cada ponto de simulação é colocada uma frequência diferente. A partir desta simulação serão extraídos os parâmetros de ganho e largura de banda. O ganho será obtido pela razão da entrada pela saída e a largura de banda será a frequência para qual o amplificador prover  $3dB$  de ganho a menos que seu maior ganho.

### 3.4 Projeto do amplificador

O projeto do amplificador tem como principal parâmetro o seu ganho, os componentes do amplificador que mais afetam o ganho são: o resistor de realimentação de modo comum da carga ativa, a largura do transistor amplificador diferencial e a corrente de polarização ( $I_{bias}$ ). Foi optado não alterar o valor do resistor de realimentação de modo comum devido ao fato que este elemento injeta ruído no sistema, e embora este trabalho não se proponha a validar o ruído do sistema, não é desejável aumentar o valor deste parâmetro. Assim, os valores usados para obter o ganho são a largura do transistor do amplificador diferencial e a corrente de polarização, um compromisso entre esses valores é mantido de forma a não ser usada uma corrente muito alta (pois isto aumentaria o consumo do circuito) e não usar um transistor muito largo (de forma a não ocupar uma grande área de silício).

Para o projeto deste amplificador não foi observado o valor da largura de banda, uma vez que este parâmetro não necessita ser muito alto, pois ele amplifica o sinal em banda base e uma banda estreita para este amplificador ainda traria a vantagem de atenuar as frequências harmônicas intrínsecas ao filtro N-Path.

### 3.5 Validação do *mixer-1<sup>st</sup>*

O primeiro parâmetro a ser validado do circuito *mixer-1<sup>st</sup>* é a sua conversão em frequência, para isto será realizada uma simulação transiente seguida de uma transformada de Fourier (tal qual foi realizado para a validação da operação de mixer e filtragem do filtro N-Path) com um tom senoidal a  $-40dBm$ , serão tomados os valores antes e depois

do amplificador de banda base, assim será validada a conversão em frequência do filtro e a operação do amplificador dentro do sistema completo.

Também deseja-se validar a operação de mixer com filtragem, a técnica de validação é a mesma utilizada para o filtro N-Path, que consiste em colocar dois tons senoidais a  $-40dBm$  um em uma frequência a qual o filtro aceita e outra na faixa de rejeição do filtro e observar na saída a diferença de amplitude dos sinais.

### 3.6 Projeto do *mixer-1<sup>s</sup>*

O *mixer-1<sup>s</sup>* completo será projetado tomando o N-Path e dois amplificadores em banda base (um amplificará a saída em fase e o outro a saída em quadratura). Entretanto neste ponto será escolhido o resistor de realimentação  $R_{FR}$  de forma a obter uma resistência de entrada do amplificador que seja igual ao valor ótimo de  $R_B$ .

Com o valor do ganho de malha aberta do amplificador e conhecendo o valor ótimo de  $RB$  é possível deduzir o valor de  $R_{FR}$  que fará com que a resistência de carga seja igual a este valor de  $RB$  usando a seguinte equação ([Andrews; Molnar, 2010b](#)):

$$R_{FR} = (1 + A)RB, \quad (3.1)$$

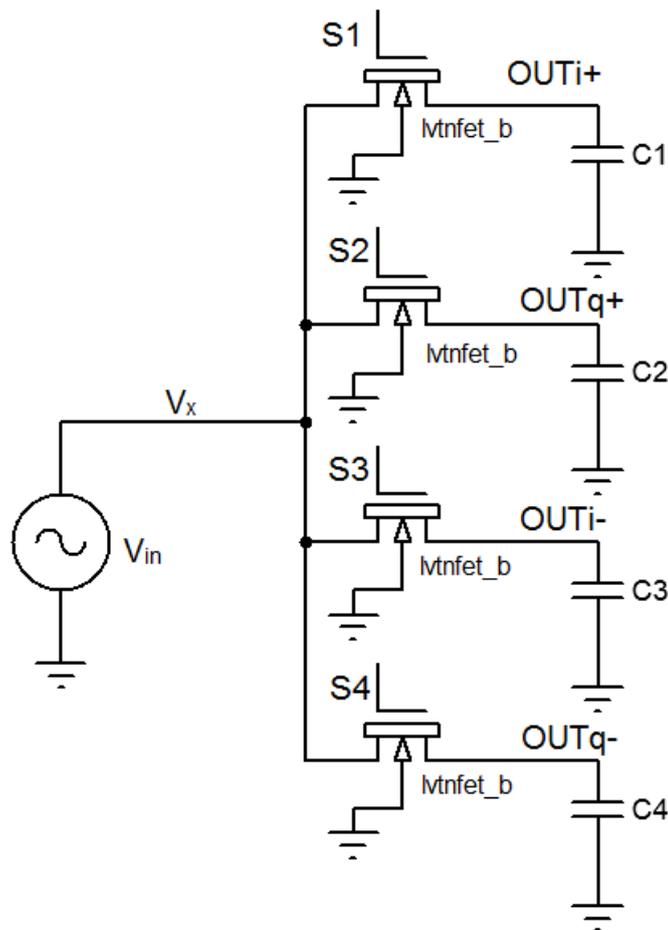
onde  $A$  é o ganho linear de malha aberta do amplificador.

## 4 Simulação e resultado

### 4.1 Filtro N-Path

A arquitetura do filtro N-Path a ser desenvolvida é baseada em [Andrews e Molnar \(2010b\)](#). O circuito aqui desenvolvido será um filtro 4-path (N-Path com quatro ramos de chaves e capacitores) o resistor do N-Path será implementado usando a resistência da chave NMOS, assim cada ramo do filtro será apenas uma chave e um capacitor. A figura 15 apresenta a topologia a ser utilizada para a simulação PAC. Este esquemático também mostra os nós que indicam as saídas em fase ( $OUT_{i+}$  e  $OUT_{i-}$ ) e em quadratura ( $OUT_{q+}$  e  $OUT_{q-}$ )

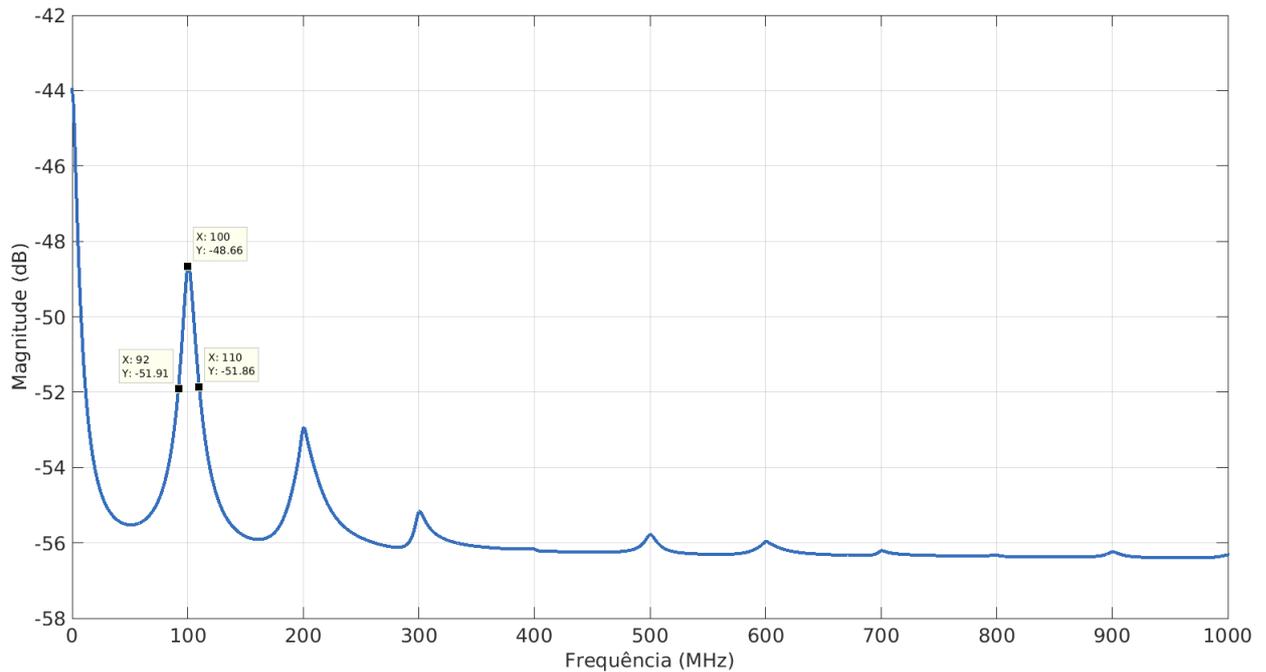
Figura 15: Topologia de N-Path utilizada para a validação de sua resposta em frequência - Fonte: o autor



O valor escolhido de largura de banda do filtro é de  $20\text{MHz}$ , o valor escolhido para a resistência é de  $25\Omega$ , e este valor de resistência é alcançado com um valor de  $W$  do transistor de  $188,544\mu\text{m}$ . Usando a equação 2.1 é possível deduzir o valor da capacitância, que neste caso será de  $159\text{pF}$ .

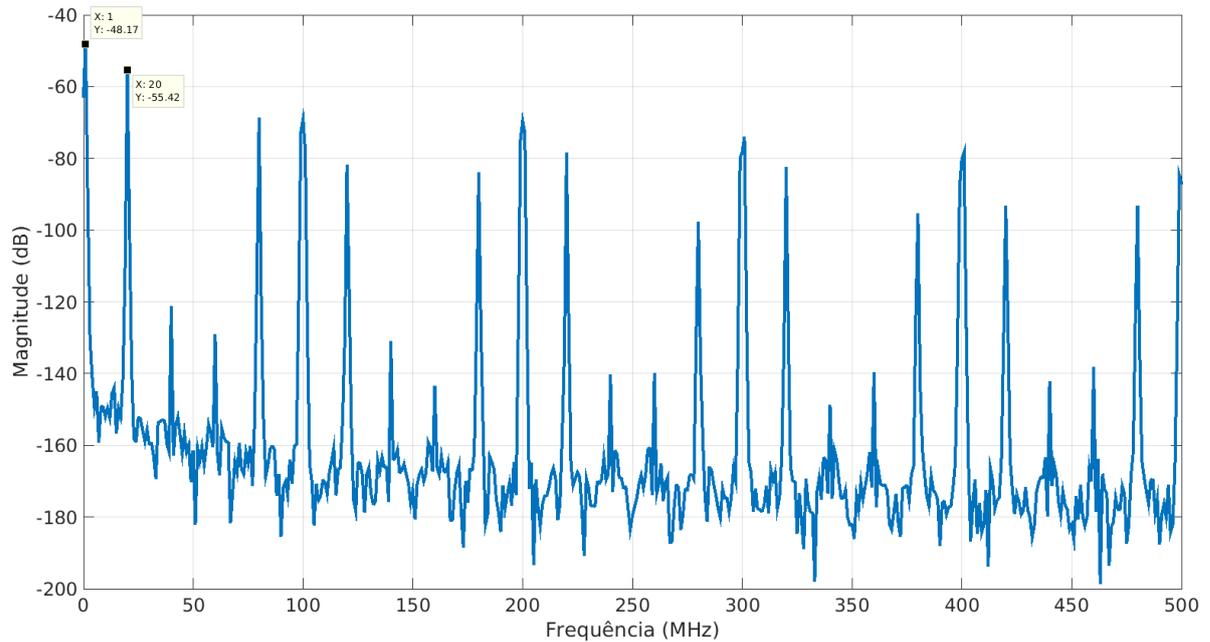
Desta forma é possível realizar os teste de validação do N-Path. Primeiramente deseja-se validar a resposta em frequência e para isto é usada a simulação PAC, é atribuída à frequência de chaveamento  $100MHz$ , a resposta em frequência do filtro é apresentada na figura 16, vale notar que este era o comportamento esperado para o N-Path uma vez que ele seleciona a frequência de  $100MHz$  e suas harmônicas; são apresentados também os pontos que definem a largura de banda cujo valor é de aproximadamente  $18MHz$ .

Figura 16: Resposta em frequência do filtro N-Path - Fonte: o autor



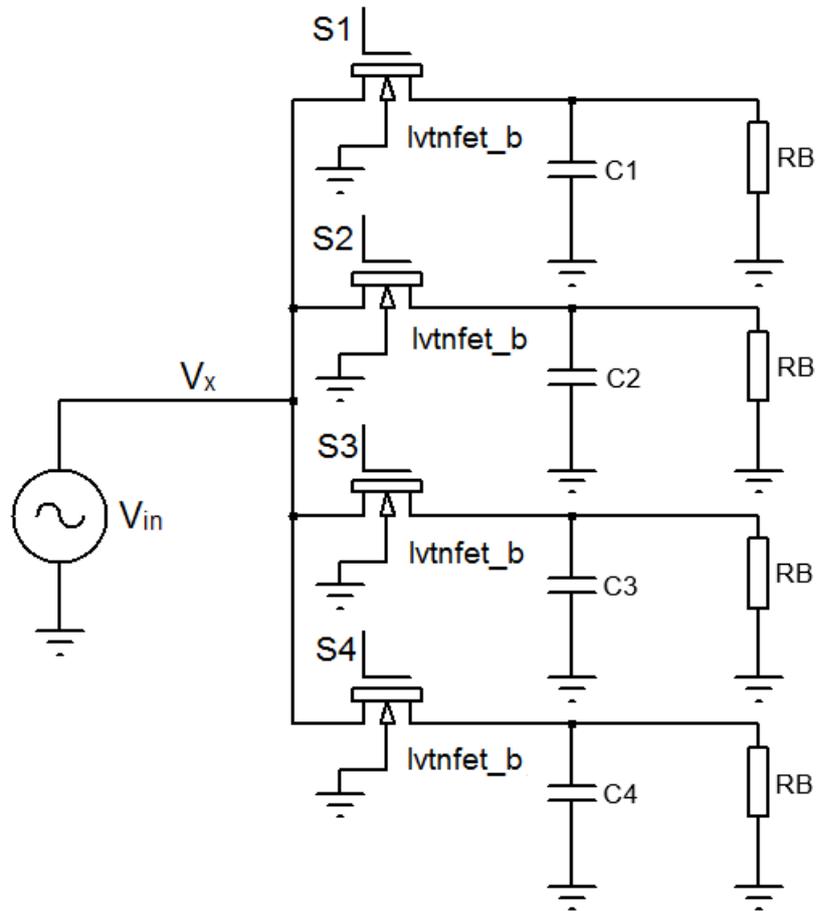
O segundo teste a ser realizado é a validação da operação de mixer com filtragem, para isto coloca-se na entrada um tom senoidal de  $101MHz$  (frequência aceita pelo filtro) e um tom de  $120MHz$  (frequência rejeitada pelo filtro) com a mesma amplitude, a frequência de amostragem mantém-se em  $100MHz$ . Para este teste é tomado apenas o valor da saída em fase (obtido pela diferença entre os nós  $OUT_{i+}$  e  $OUT_{i-}$ ). É esperado que haja um deslocamento de  $100MHz$  destas frequências, logo é esperado um tom senoidal em  $20MHz$  e um em  $1MHz$  com o tom em  $20MHz$  (devido a operação de mixer) mais atenuado que o tom em  $1MHz$  devido a operação de filtragem, e este comportamento é apresentado na figura 17.

Figura 17: Validação das operações de filtragem com mixer - Fonte: o autor

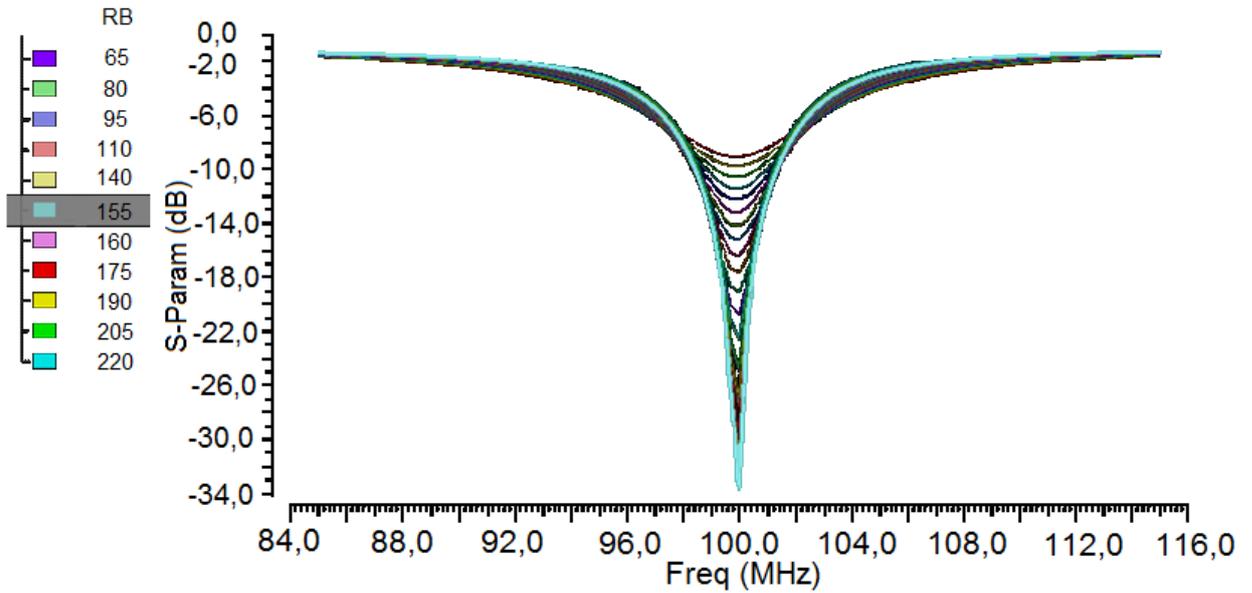


Uma vez validados os comportamentos mais básicos do N-Path deseja-se estudá-lo com carga, uma vez que no sistema completo serão conectados amplificadores às saídas  $OUT_{i+}$ ,  $OUT_{i-}$ ,  $OUT_{q+}$  e  $OUT_{q-}$ . Entretanto antes de conectar estes amplificadores é desejado descobrir qual é o melhor valor de resistência de carga para o N-Path, com este intuito foi desenvolvido o esquemático apresentado na figura 18 que consiste do circuito apresentado em 15 com resistores  $RB$  operando como carga (Andrews; Molnar, 2010a).

Figura 18: Esquemático do filtro N-Path com carga - Fonte: o autor



Com este esquemático deseja-se descobrir qual é o valor ótimo para a resistência de carga  $RB$ , o melhor valor será aquele que trará o menor valor de  $S_{11}$  para a frequência de interesse (neste caso a frequência de interesse escolhida é  $100MHz$ ) e para obter este parâmetro usa-se a simulação PSP variando o resistor  $RB$  de  $65\Omega$  a  $220\Omega$ , o resultado desta simulação é apresentado na figura 19 na qual é destacado o valor do resistor de  $155\Omega$  que apresenta o melhor valor de  $S_{11}$  nestas circunstâncias.

Figura 19: Resultado da simulação PSP destacando o valor ótimo para a resistência  $RB$  - Fonte: o autor

Desta forma a etapa N-Path do circuito *mixer-1<sup>st</sup>* é concluída, foram deduzidos os valores da largura do canal do transistor ( $W$ ) como  $188,544\mu m$ , o valor das capacitâncias  $159pF$  e o valor que a resistência de entrada do amplificador (que será a resistência de carga desta etapa) a ser conectado na saída do N-Path apresentará  $155\Omega$ .

## 4.2 Arquitetura *mixer-1<sup>st</sup>* completa

O amplificador a ser usado neste trabalho apresenta em malha aberta (sem o resistor de realimentação  $R_{FR}$ ) ganho de  $20dB$ , largura de banda de aproximadamente  $150MHz$  e resistência de entrada de  $155\Omega$  com o resistor de realimentação  $R_{FR}$ . Os valores dos componentes utilizados para alcançar estes parâmetros são apresentados na tabela 2.

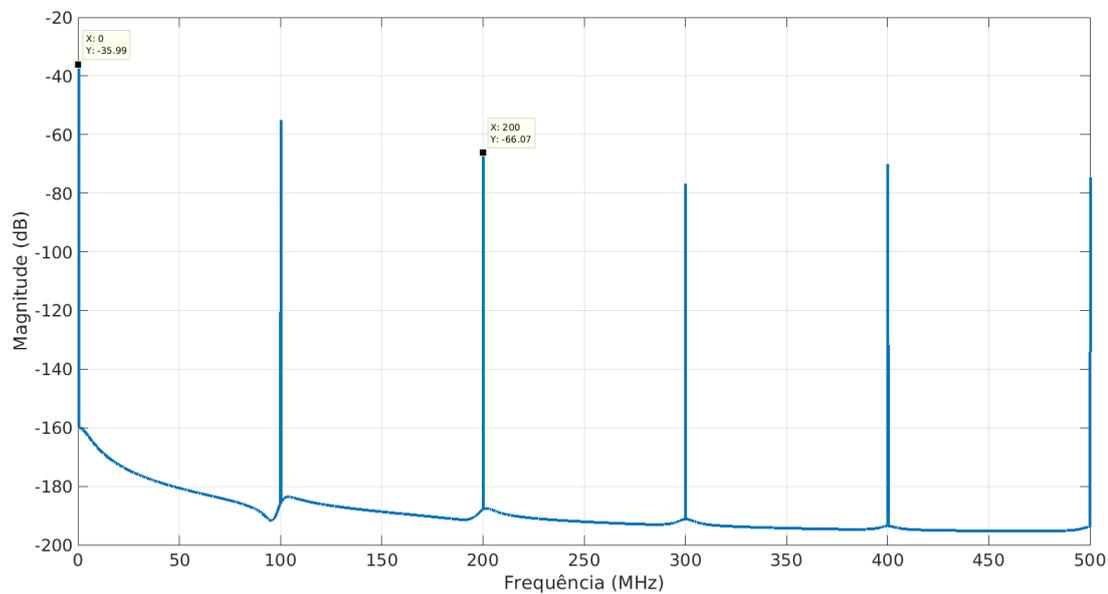
Tabela 2: Parâmetros do amplificador de banda base

$I_{bias}$	$100\mu A$
$W_{PMOS}$	$5\mu m$
$W_{PMOSbuffer}$	$80nm$
$W_{NMOScarga}$	$80nm$
$R_L$	$1M\Omega$
$R_{FR}$	$1,7k\Omega$

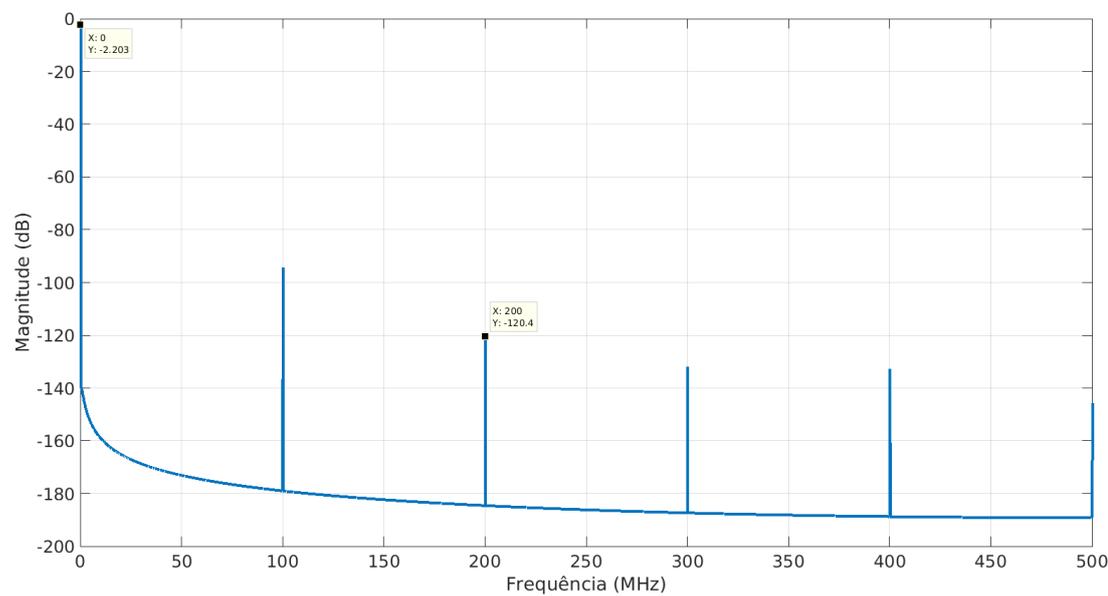
Uma vez desenvolvidos o filtro N-Path e o amplificador de banda base é possível validar o sistema completo (apresentado na figura 13). Primeiramente é validada a conversão em frequência colocando na entrada apenas um tom senoidal de  $100MHz$  (que após o deslocamento em frequência se encontrará na frequência  $0Hz$ ). A figura 20 mostra a resposta em frequência do filtro para o sinal antes e depois do amplificador, vale perceber que além de amplificar o sinal de interesse ele apresenta a vantagem de atenuar as

harmônicas que são intrínsecas do N-Path, isto acontece devido a estreita banda que foi escolhida para este amplificador.

Figura 20: Resposta do *mixer-1<sup>st</sup>* a) antes e b) depois do amplificador - Fonte: o autor



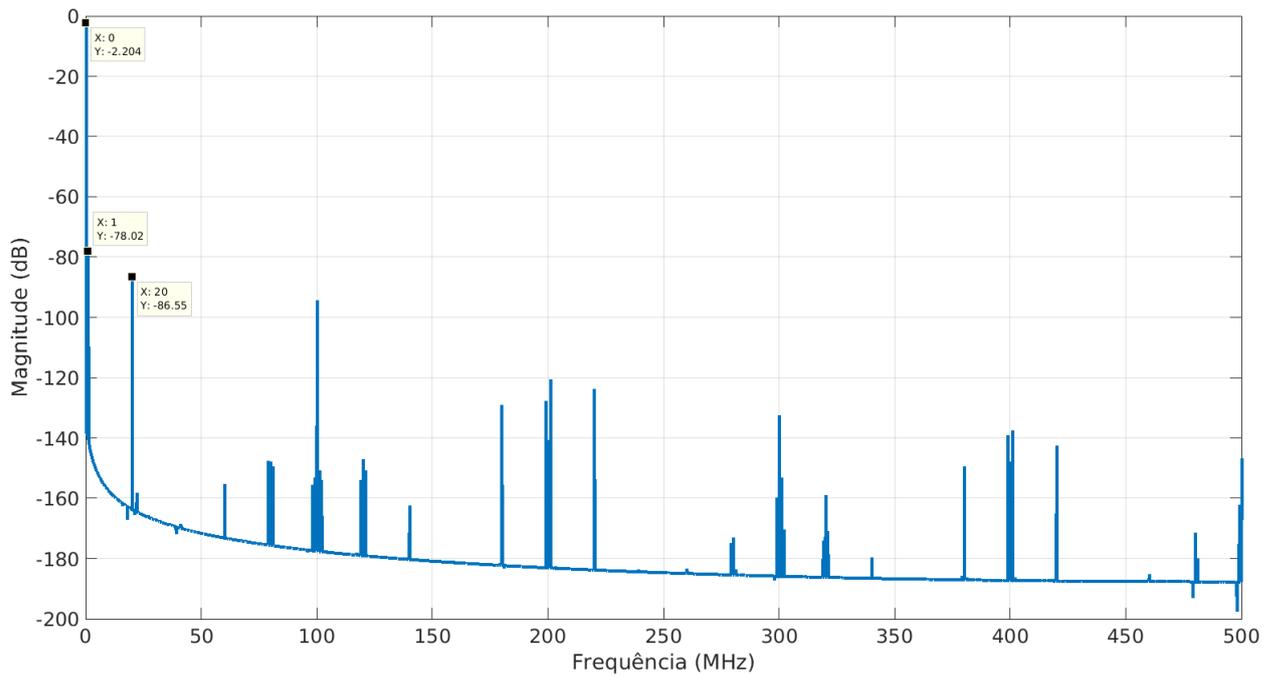
a)



b)

Por fim é possível observar a operação de mixer trabalhando junto com a operação de filtragem, tal qual para o teste desta mesma operação para o N-Path colocando um sinal na banda passante do sistema ( $101\text{MHz}$ ) e um tom senoidal na sua banda de rejeição ( $120\text{MHz}$ ), a saída do *mixer-1<sup>st</sup>* é apresentada na figura 21 e como já era esperado existem dois sinais na saída em  $1\text{MHz}$  e em  $20\text{MHz}$  devido a operação de mixer com o sinal de  $20\text{MHz}$  com menor amplitude que o sinal de  $1\text{MHz}$  devido a operação de filtragem.

Figura 21: Operação de mixer e filtragem para o *mixer-1<sup>st</sup>* - Fonte: o autor



# Conclusão

Com este trabalho foi possível desenvolver uma arquitetura *mixer-1<sup>st</sup>* usando a técnica de filtragem N-Path a capacitores chaveados e um amplificador de banda base, e foi possível validá-la em conversão de frequência, parâmetro-S (em especial  $S_{11}$ ) e operação de deslocamento em frequência (*mixer*) com filtragem. A técnica se demonstrou adaptativa a diferentes tecnologias CMOS, uma vez que o trabalho no qual este projeto se baseou ([Andrews; Molnar, 2010b](#)) utiliza a tecnologia  $65nm$  e este projeto fez uso da tecnologia  $28nm$ .

Como projetos futuros deseja-se desenvolver o leiaute da arquitetura e validá-la em ruído e linearidade, comparando em quais protocolos de comunicação ela poderia se encaixar.

# Referências

ANDREWS, C. *Analysis and Design of Wideband Passive Mixer-first Receivers*. Tese (Doutorado) — Cornell University, 2012. Disponível em: <<https://ecommons.cornell.edu/bitstream/handle/1813/30994/cja67.pdf?sequence=1&isAllowed=y>>. Acesso em: 12.06.2019. Citado 2 vezes nas páginas 9 e 18.

Andrews, C.; Molnar, A. C. Implications of passive mixer transparency for impedance matching and noise figure in passive mixer-first receivers. *IEEE Transactions on Circuits and Systems I: Regular Papers*, v. 57, n. 12, p. 3092–3103, Dec 2010. ISSN 1549-8328. Citado na página 26.

Andrews, C.; Molnar, A. C. A passive mixer-first receiver with digitally controlled and widely tunable rf interface. *IEEE Journal of Solid-State Circuits*, v. 45, n. 12, p. 2696–2708, Dec 2010. ISSN 0018-9200. Citado 8 vezes nas páginas 3, 9, 17, 18, 19, 23, 24 e 31.

Barber, N. F. Narrow band-pass filter using modulation. *Wireless Enginner*, p. 132–134, 1947. Citado 2 vezes nas páginas 3 e 11.

Franks, L. E.; Sandberg, I. W. An alternative approach to the realization of network transfer functions: The n-path filter. *The Bell System Technical Journal*, v. 39, n. 5, p. 1321–1350, Sep. 1960. ISSN 0005-8580. Citado 3 vezes nas páginas 3, 11 e 12.

FUJITSU. *MB86L13A LTE-Optimized Transceiver*: Ideal for 4g lte mobile handsets. [S.l.], 2012. 2 p. Citado 2 vezes nas páginas 3 e 9.

Klumperink, E. A. M.; Westerveld, H. J.; Nauta, B. N-path filters and mixer-first receivers: A review. In: *2017 IEEE Custom Integrated Circuits Conference (CICC)*. [S.l.: s.n.], 2017. p. 1–8. ISSN 2152-3630. Citado 5 vezes nas páginas 3, 8, 12, 13 e 15.

Klumperink, E. A. M.; Westerveld, H. J.; Nauta, B. N-path filters and mixer-first receivers: A review. In: *2017 IEEE Custom Integrated Circuits Conference (CICC)*. [S.l.: s.n.], 2017. p. 1–8. ISSN 2152-3630. Citado 4 vezes nas páginas 3, 8, 14 e 16.

POTHUGANTI, K.; CHITNENI, A. A comparative study of wireless protocols: Bluetooth, uwb, zigbee, and wi-fi. v. 4, p. 655–662, 09 2014. Citado 2 vezes nas páginas 5 e 8.

SEDRA, A.; SMITH, K. *Microeletrônica*. [S.l.]: Pearson Makron Books, 2000. ISBN 9788534610445. Citado na página 17.

Yang, D.; Andrews, C.; Molnar, A. Optimized design of n-phase passive mixer-first receivers in wideband operation. *IEEE Transactions on Circuits and Systems I: Regular Papers*, v. 62, n. 11, p. 2759–2770, Nov 2015. ISSN 1549-8328. Citado na página 16.